СИСТЕМА УПРАВЛЕНИЯ НЕЙРОН ИЗ.617

Техническое описание и инструкция
по эксплуатации
Часть I
ДЛИ1.700.022 ТО

FANUC6.RU

Восстановленный подлинник

ОКП 65 6972 5250

УТВЕРЖДЕН

ДЛИТ.700.022 ТО-ЛУ

"____"_____1987 г.

СИСТЕМА УПРАВЛЕНИЯ НЕЙРОН.ИЗ.617

Техническое описание и инструкция по эксплуатации

Часть I

ДЛИТ.700.022 ТО

FANUC.RU

Инв.№подл. | Подп. и дата | 174094 | 14.09.88 | Взам.инв.№ | Инв.№дубл. | Подп. и дата

НЕЙРОН.МЗ.617

Перв. примен.

ДЛИ1.700.022

Справ. №

Инв. № подл. | Подп. и дата | Взам. инв. № | Инв. № дубл. | Подп. и дата

М.эксп. Свешн. Светлаков 16.12.87

Н.контр. Красовская Е.П

Разраб. Ан 14/03.88

Изм. Лист № докум. Подп. Дата

СОДЕРЖАНИЕ

	Лист
1. Назначение	6
2. Технические данные	6
3. Состав комплекта системы	11
4. Принцип действия	13
5. Маркирование и пломбирование	15
6. Общие указания по вводу в эксплуатацию	15
6.1. Распаковывание и повторное упаковывание системы и принадлежностей	16
6.2. Порядок установки	17
6.3. Подготовка к работе	18
6.4. Подключение системы	18
7. Меры безопасности	28
8. Порядок работы	29
8.1. Расположение и назначение органов управления, настройки и подключения	29
8.2. Подготовка к работе	30
8.3. Порядок работы	31
9. Проверка системы	37
10. Конструкция	38
11. Устройство и работа составных частей	39
11.1. Устройство индикаторное ДИ2.043.017	39
11.2. Устройство индикаторное ДИ2.043.012	40
11.3. Клавиатура ДИ3.040.013	47

ДЛИ1.700.022 ТО

Изм.	Лист	№ докум.	Подп.	Дата
Разраб.	Лукашов			12.11.87
Пров.	Басцаль			16.12.87
Н.контр.	Сокко			18.01.88
Утв.	Липская			11.02.88
	Либерман			11.03.88

СИСТЕМА УПРАВЛЯЮЩАЯ НЕЙРОН.МЗ.617У. Техническое описание и инструкция по эксплуатации

Лит.	Масса	Масштаб
О 0А		

Лист	Листов
2	242

Зам.гл.к 17.10.94

Копировал

Формат А4

Лист

II.4. Пульт управления ДЛИ3.624.011 48
II.5. Устройство управления ДЛИ3.057.229 48
II.6. Устройство вычислительное управляющее ДЛИ3.035.054 55
II.7. Устройство управления ДЛИ3.057.225 61
II.8. Арифметический процессор 75
II.9. Устройство управления ДЛИ3.057.228 80
II.10. Устройство управления ДЛИ3.057.231 88
II.11. Устройство управления ДЛИ3.057.232 95
II.12. Устройство управления ДЛИ3.057.230 103
II.13. Устройство запоминающее ДЛИ3.065.096 114
II.14. Устройство ввода-вывода ДЛИ3.049.206 118
II.15. Устройство ввода-вывода ДЛИ3.049.207 127
II.16. Устройство управления графическим дисплеем 143
II.17. Устройство управления ДЛИ3.057.218 147
II.18. Устройство управления ДЛИ3.057.217 157
II.19. Устройство управления ДЛИ3.057.224 161
II.20. Устройство запоминающее ДЛИ3.065.095 174
II.21. Устройство ввода-вывода ДЛИ3.049.201 177
II.22. Устройство ввода-вывода ДЛИ3.049.205 181
II.23. Устройство ввода ДЛИ3.049.202 185
II.24. Преобразователь цифро-аналоговый ДЛИ3.036.061 207
II.25. Устройство ввода ДЛИ3.049.203 216
II.26. Устройство вывода ДЛИ3.049.204 219
II.27. Усилитель согласующий ДЛИ2.029.002 223
II.28. Блок трансформаторов согласовывающих ДЛИ4.725.006 223
II.29. Блок комбинированный ДЛИ2.068.016 224
II.30. Трансформатор ДЛИ4.705.028-01 226

II.31. Фильтр сетевой ДЛИ2.067.036.....226
II.32. Усилитель масштабирующий ЕЯ5.032.065.....226
I2. Указания по устранению неисправностей.....227
I3. Техническое обслуживание.....230
I4. Правила хранения.....231
I5. Транспортирование.....232

Приложение I. Перечень принятых сокращений.....233
Приложение 2. Система НЕЙРОН.ИЗ.617. Схема электрическая общая.....234
Приложение 3. Система НЕЙРОН.ИЗ.617. Перечень элементов.....235
Приложение 4. Система НЕЙРОН.ИЗ.617. Таблица соединений.....236

Система НЕЙРОН.ИЗ.617. Техническое описание и инструкция по эксплуатации. Часть 2. Иллюстрации.
ДЛИ1.700.022 ТОI.....
Система НЕЙРОН.ИЗ.617. Техническое описание и инструкция по эксплуатации. Часть 3. Иллюстрации.
ДЛИ1.700.022 ТО2.....



Рис. I

1. НАЗНАЧЕНИЕ

1.1. Настоящее техническое описание и инструкция по эксплуатации (в дальнейшем ТО) предназначено для изучения работы и правильной эксплуатации системы управления НЕЙРОН.ИЗ.617.

При изучении и эксплуатации необходимо руководствоваться следующими документами: "Система управления НЕЙРОН.ИЗ.617". Описание языка. ДЛИ.00342-01 35 01, "Система управления НЕЙРОН.ИЗ.617". Руководство оператора. ДЛИ.00342-01 34 01.

Обозначения и сокращения, принятые в настоящем ТО, приведены в приложении I.

1.2. Система управления НЕЙРОН.ИЗ.617 ДЛИ 700.022 (в дальнейшем система) предназначена для числового программного управления металлообрабатывающим оборудованием (фрезерные станки, обрабатывающие центры).

Рабочими условиями эксплуатации являются:

температура окружающего воздуха, °С – от 5 до 40;

относительная влажность окружающего воздуха, % – от 40 до 80 при температуре 25 °С;

атмосферное давление, кПа (мм рт.ст) – от 84 до 107 (от 630 до 800).

1.3. Электропитание системы осуществляется от сети переменного тока напряжением 220 В $\pm\frac{10}{15}$ %), частотой (50±1) Гц.

2. ТЕХНИЧЕСКИЕ ДАННЫЕ

2.1. Число управляемых приводов координатных перемещений – восемь, пять из них одновременно.

2.2. Число управляемых приводов главного движения – один.

2.3. Способ подготовки управляющих программ – на специальных средствах или у станка при помощи встроенных средств программирования

2.4. Номенклатура языков пользователя:

1) язык подготовки и редактирования управляющих программ – ISO.

2) язык программирования электроавтоматики станка SIPROM.

2.5. Индикация информации на экране ЭЛТ:

алфавитно-цифровой в трех масштабах – 12 строк по 32 символа, 6 строк по 16 символов, 3 строки по 8 символов;

графической в восьми масштабах с разрешающей способностью 384 точки х 288 строк.

2.6. Количество каналов вывода дискретных сигналов – 128.

2.7. Количество каналов ввода дискретных сигналов – 192.

2.8. Ввод управляющих программ с фотосчитывающего устройства типа Консул 337.601 или аналогичного в кодах ISO7113 или ETARS244.

2.9. Скорость рабочих подач до 10 м/мин, ускоренных перемещений – до 15 м/мин.

2.10. Емкость энергонезависимой памяти для хранения управляющих программ параметров, констант и коррекций – 32 К байт.

2.11. Число параллельно работающих процессоров – пять, в том числе: центральный, арифметический, видеографики, электроавтоматики, процессор пульта и клавиатуры оператора.

2.12. Максимальное программируемое перемещение по каждой координате – 9999,999 мм.

2.13. Дискретность задания перемещения по каждой координате – 0,001 мм.

2.14. Запоминание 99 пар коррекций (длины и радиуса) инструмента с предельным значением компенсации длины ±9999,999 мм и радиуса ±999,999 мм.

2.15. Задание выдержек времени в диапазоне от 0,001 до 9999,999 с с дискретностью 0,001 с.

2.16. Время хранения информации в энергонезависимой памяти после отключения питания – 1000 ч.

2.17. Параллельный и последовательный каналы связи с периферийными устройствами.

2.18. Связь с восемью измерительными датчиками индуктивного типа.

2.19. Управление следящими приводами подач.

2.20. Управление одним приводом главного движения, управляемого по скорости и положению.

2.21. Номенклатура обменных сигналов, обеспечивающих управление приводами подач и главного движения:

аналоговый сигнал управления приводами по скорости;

дискретный сигнал диапазона.

2.22. Номенклатура обменных сигналов, обеспечивающих подключение измерительных датчиков:

сигнал "$\sin\alpha$";

сигнал "$\cos\alpha$";

сигнал рассогласования.

2.23. Параметры сигналов управления приводами подач и главного движения:

диапазон изменения величины аналогового сигнала – от минус 9,99 до плюс 9,99 В;

количество диапазонов – 2;

первый диапазон – от 0 до $\pm$0,99 В;

второй диапазон – от $\pm$1 до $\pm$9,99 В;

погрешность преобразования не более:

$(0{,}002N\Delta U \pm 10$ мВ), где – N – код напряжения; ΔU – весовой коэффициент;

уровень сигнала диапазона:

"логический 0" – (0–2) В;

"логическая I" – (I8-24) В.

2.24. Параметры каналов системы для подключения измерительных датчиков:

напряжение сигналов "$\sin\alpha$", "$\cos\alpha$" – (0-5) В;

неравенство напряжений сигналов "$\sin\alpha$", "$\cos\alpha$" – не более I0 мВ;

напряжение сигнала рассогласования – (0-5) В.

2.25. Параметры дискретных сигналов вывода:

коммутируемое напряжение – не более 30 В;

коммутируемый ток – не более 0,05 А.

2.26. Параметры дискретных сигналов ввода:

уровень "логического 0" от 0-2 В;

уровень "логической I" от I8-24 В;

входное сопротивление канала ввода – 2 кОм.

2.27. Номенклатура обменных сигналов, обеспечивающих обмен информацией между системой и внешними периферийными устройствами:

I) параллельный канал:

8 линий данных на ввод;

8 линий данных на вывод;

строб приема;

строб выдачи;

2) последовательный канал по стандарту RS232C, стартстопная система, скорость обмена 9600, 4800, 2400, I200, 600, 300, 200, I50, I00, 75 Бод;

выход I03 – передаваемые данные;

вход I04 – принимаемые данные;

выход I05 – запрос на передачу;

вход I06 – разрешение передачи;

вход I07 – готовность установки данных;

выход I08,2 – готовность системы к работе;

выход 102 – общий для сигналов.

2.28. Базовое технологическое программное обеспечение обеспечивает следующие технические характеристики:

одновременное управление пятью приводами координатных перемещений с линейной и круговой интерполяцией;

дискретность задания перемещений по каждой оси – 0,001 мм;

максимальное программируемое перемещение по каждой оси – 9999,999 мм;

автодиагностика основных устройств системы при каждом включении электропитания;

автоматический контроль векторной скорости на профиле;

управление ускорением и торможением при круговой интерполяции;

компенсация люфта при реверсе;

ручное и программное изменение частоты вращения шпинделя и скорости координатных перемещений;

составление и редактирование управляющих программ;

проверка программы на холостом ходу (без перемещения осей);

проверка программы со скоростью обработки, доведенной до ускоренного перемещения и регулируемой до нуля;

прекращение перемещения (фиксация) с возможностью ручных перемещений и последующим автоматическим возвратом в точку останова;

определение допуска обработки.

2.29. Время установления рабочего режима – 15 мин.

2.30. Время непрерывной работы – 24 ч.

2.31. Мощность, потребляемая системой от сети питания – не более 900 В·А.

2.32. Средняя наработка на отказ – не менее 5000 ч. Под отказом понимается отказ системы, не вызывающий срабатывание защиты.

2.33. Среднее время восстановления – не более 2 ч.

2.34. Масса системы:

устройства индикаторного – не более 35 кг;

устройства вычислительного управляющего – не более 150 кг.

3. СОСТАВ КОМПЛЕКТА СИСТЕМЫ

3.1. Состав комплекта системы приведен в табл. 1

Таблица 1

Наименование, тип	Обозначение	Кол-во	Примечание
1. Упаковка, в ней:	ДЛИ4.170.088-01	1	
устройство индикаторное	ДЛИ2.042.017	1	
2. Комплект укладки, в нем:	ДЛИ4.160.066-01	1	
устройство вычислительное управляющее	ДЛИ3.035.054	1	
3. Комплект монтажных частей, в нем:	ДЛИ4.075.061	1	
фотосчитывающее устройство ЕС-6121 "КОНСУЛ 337.601/А"		1	
4. Комплект укладки, в нем:	ДЛИ4.160.064	1	
трансформатор	ДЛИ4.705.028-01	1	
комплект комбинированный, в нем:	ДЛИ4.068.140	1	
устройство ввода-вывода	ДЛИ3.049.207	1	
устройство ввода	ДЛИ3.048.044	3	
устройство ввода	ДЛИ3.049.202	6	
устройство ввода	ДЛИ3.049.208	1	
устройство вывода	ДЛИ3.049.204	2	
преобразователь цифро-аналоговый	ДЛИ3.036.061	1	
плата соединительная	ДЛИ5.282.180	1	
усилитель согласующий	ДЛИ2.039.002	8	
блок трансформаторов согласовывающих	ДЛИ4.735.007	8	
усилитель масштабирующий	ЕЯ5.032.065	4	

Продолжение табл. I

Наименование тип	Обозначение	Кол-во	Приме-чание
комплект запчастей согласно ведомости ЗИП	ДЛИ4.080.011	I	
комплект принадлежностей, в нем:	ДЛИ4.082.058	I	
кабель	ДЛИ4.853.329	I	
кабель	ДЛИ4.853.330	I	
вилка ОНЦ-РГ-09-45/42-В12	бР0.364 082 ТУ	I	
розетка ОНЦ-РГ-09-19/24-Р12	бР0.364.082 ТУ	9	
розетка СНЦ-63-64/95-9Р-24-2	Кб0.364.043 ТУ	4	
розетка РПО-7 ЛУ	бР0.364.025 ТУ	I	
комплект документации	ДЛИ4.089.010	I	
Техническое описание и инструкция по эксплуатации Часть I	ДЛИ1.700.022 ТО	I	
Техническое описание и инструкция по эксплуатации. Часть 2. Иллюстрации	ДЛИ1.700.022 ТО1	I	
Техническое описание и инструкция по эксплуатации. Часть 3. Иллюстрации "Блок питания"	ДЛИ1.700.022 ТО2	I	
Техническое описание и инструкция по эксплуатации "Блок питания"	ДЛИ2.087.104 ТО	I	
Техническое описание и инструкция по эксплуатации "Устройство ввода"	ДЛИ2.087.106 ТО	I	
Техническое описание и инструкция по эксплуатации	ДЛИ3.048.044 ТО	I	

Продолжение табл.1

Наименование, тип	Обозначение	Кол-во	Примечание
Базовая управляющая программа. Руководство оператора	ДМИ.00342-01 34 01	1	
Базовая управляющая программа. Описание языка	ДМИ.00342-01 35 01	1	
Формуляр	ДМИ.700.022 30	1	
Ведомость ЗИП	ДМИ.700.022 ЗИ	1	
Ведомость эксплуатационной документации	ДМИ.700.022 ЭД	1	

4. ПРИНЦИП ДЕЙСТВИЯ

4.1. Система является мультипроцессорной системой с пятью процессорами, работающими одновременно: центральным, выполняющим функции управления, обмена с внешними устройствами и синхронизации работы всех устройств системы; арифметическим, выполняющим быстрые расчеты с десятиразрядными десятичными числами с плавающей запятой; процессором видеографики, преобразующим получаемую от центрального процессора информацию в высвеченные на экране символы и точки; процессором электроавтоматики, под управлением и с данными, получаемыми от центрального процессора, управляющим электроавтоматикой станка; процессором пульта и клавиатуры, обеспечивающим опрос органов управления, а также кодирования и передачу информации об их состоянии.

4.2. Система состоит из устройства индикаторного, устройства вычислительного управляющего и трансформатора, которые могут располагаться на расстоянии друг от друга и соединяются кабелями, находящимися в комплекте комбинированном, в соответствии с приложениями.

Устройство индикаторное состоит из устройства индикаторного, пульта управления, клавиатуры и источника питания и предназначено для осуществления диалога между системой и оператором, который может производиться на более низком уровне – при помощи переключателей, потенциометров и кнопок-табло пульта управления или на более высоком уровне – при помощи клавиатуры и сообщений на экране ЭЛТ.

Устройство вычислительное управляющее состоит из устройств соединительных ДЛИ5.282.115 и ДЛИ5.282.173 с установленными в них устройствами управления, устройствами запоминающими, устройствами ввода-вывода, устройства соединительного ДЛИ5.282.158, источника питания и блока комбинированного.

4.3. Подключение цепей станка к системе производится к разъемам и контактным устройствам, расположенным на устройстве соединительном ДЛИ5.282.158. С целью исключения влияния помех от мощных устройств электроавтоматики станка на работу системы, устройства соединительные ДЛИ5.282.173 и ДЛИ5.282.158 гальванически развязаны.

4.4. Для выполнения задач механической обработки, система, в зависимости от режимов, задаваемых с пульта управления и клавиатуры, и от содержания выполняемого кадра управляющей программы, под управлением программы специального базового программного обеспечения, считываемых из постоянного запоминающего устройства, читает показания датчиков положения, состояния входов электроавтоматики и выдает через цифроаналоговый преобразователь управляющие напряжения на приводы подач и через дискретные выходы команды на управление электроавтоматикой станка.

В процессе управления станком система считывает из памяти требуемый для обработки кадр управляющей программы, сравнивает текущее положение по координатам с требуемым на конец кадра, производит расчет требующихся скоростей по координатам в соответствии с запрограммированным значением подачи, рассогласования, предельными

значениями ускорения, значениями корректоров и выдает значения скорости через ЦАП на приводы. Каждые 10 мс система сравнивает текущее, измеренное и расчетное значения по каждой координате и обновляет значение скорости для приводов. Кроме того система по программе управления электроавтоматикой станка (составленной и введенной в систему изготовлением станка) анализирует состояние дискретных входов со станка, состояние системы и выдает на дискретные выходы соответствующие сигналы для включения-выключения устройств электроавтоматики станка.

4.5. Ввод управляющих программ может производиться с фотосчитывающего устройства типа Конрад 327 или аналогичного, через последовательный канал связи или с клавиатуры. Редактирование управляющих программ, ввод и модификация значений корректоров, параметров станка и системы производится с помощью клавиатуры.

5. МАРКИРОВАНИЕ И ПЛОМБИРОВАНИЕ

5.1. На передней панели устройства индикаторного нанесен товарный знак, наименование системы и шифр изделия. На задней панели и на боковой стенке, на шильдике, нанесен заводской номер УИ и год изготовления.

5.2. На поворотной панели УВУ нанесены маркировка коммутационных колодок и разъемов. Сзади на верхней раме на шильдике нанесен заводской номер УВУ и год изготовления.

5.3. Системы поставляются потребителю в опломбированном состоянии.

УИ пломбируется 12 пломбами, по 4 пломбы на боковых стенках и задней панели. Причем из каждых 4-х пломб - две пломбы ОТК и две пломбы Госприемки.

УВУ пломбируется 8 пломбами, спереди 6 пломб:

две пломбы - на прижимной планке в месте крепления кассетницы,

две пломбы в месте крепления блока вентиляторов;

две пломбы - на поворотной панели в двух местах крепления;

две пломбы - сзади УБУ на планке в местах крепления.

В каждой паре пломб - пломба СТК и пломба Госприемки.

6. ОБЩИЕ УКАЗАНИЯ ПО ВВОДУ В ЭКСПЛУАТАЦИЮ

6.1. Распаковывание и повторное упаковывание системы и принадлежностей

6.1.1. При получении системы проверить наличие пломб, исправность тары и наличие маркировки груза. Маркировка транспортной тары системы приведена в табл.2

6.1.2. В случае повреждения транспортной тары или пломб при транспортировании необходимо составить акт технического состояния изделия.

6.1.3. Распаковывание системы производить в присутствии представителей специализированного сервисного предприятия, производящего пуско-наладочные работы и гарантийное обслуживание, или представителей завода-изготовителя.

Примечание. По согласованию с заводом-изготовителем систем и сервисным предприятием потребитель разрешается производить распаковку при отсутствии их представителей.

6.1.4. Распаковывать системы в зимнее время необходимо в отапливаемом помещении, предварительно выдержав ящики со снятыми крышками в течение 6 ч. в нормальных условиях.

Таблица 2

Обозначение и наименование (упаковка, устройство)	Маскировка
Упаковка ДЦИ4.170.094	НЕЙРОН.ИЗ.617 - $\frac{1}{т}$
Упаковка ДЦИ4.170.088-01 УИ ДЦИ2.043.017	НЕЙРОН.ИЗ.617 - $\frac{2}{т}$
Упаковка ДЦИ4.170.089-01 УЗУ ДЦИ3.036.054	НЕЙРОН.ИЗ.617 - $\frac{3}{т}$
Упаковка ЕЯ4.170.286-07 Фотосчитывающее устройство ФС-6121 "КОНСУЛ 307.601/А"	НЕЙРОН.ИЗ.617 - $\frac{4}{т}$

6.1.5. При распаковывании системы необходимо соблюдать меры предосторожности, обеспечивающие сохранность устройств системы.

Распаковав систему, проверьте:

соответствие поставленной продукции упаковочному листу;

внешний вид устройств, входящих в состав системы (отсутствие механических повреждений после транспортирования).

6.2. Порядок установки

6.2.1. Ввод в эксплуатацию системы осуществляется представителями специализированного сервисного предприятия. Представители специализированного сервисного предприятия должны иметь удостоверение на выполнение данных работ.

6.2.2. Система должна встраиваться в соответствующее механообрабатывающее оборудование, обеспечивающее нормальные условия эксплуатации системы.

6.2.3. Электропитание системы необходимо осуществлять от трехфазной сети переменного тока напряжением (220 В $^{+10}_{-15}$ %), частотой (50±1) Гц.

6.2.4. Система заземления должна представлять собой заземляющий контур с сопротивлением не более 1 Ом.

Подключение системы к заземляющему контуру должно осуществляться перемычкой сечением не менее 5 мм^2 и длиной не более 2 м.

Перемычка в комплект поставки не входит и изготавливается потребителем самостоятельно.

6.3. Подготовка к работе.

6.3.1. До начала работы с системой необходимо изучить настоящее техническое описание, "Описание языка" ДЛИ.00342-01 35 01 и "Руководство оператора" ДЛИ.00342-01 34 01.

6.3.2. Проверьте правильность подключения кабелей системы по схеме соединений и подключения в соответствии с приложениями.

6.3.3. Для подготовки системы к работе в комплекте с металлообрабатывающим оборудованием потребителя необходимо самостоятельно разработать и изготовить кабели для подключения системы к соответствующему типу станка.

Ответные части разъема типа ОНЦ-РГ-09, необходимые для монтажа кабелей, входят в комплект поставки системы.

6.3.4. Для монтажа кабелей рекомендуется использовать провод МГШВ сечением не менее 0,14 мм, свитый попарно и помещенный в экранирующую плетенку с изолирующим покрытием.

6.4. Подключение системы к станку

6.4.1. Система позволяет включать и выключать электрооборудование станка кнопками включения и выключения системы, индифицировать включение станка, а также отключать электропитание станка

в аварийных ситуациях.

Кнопки включения и выключения, светодиод сигнализации включения станка расположены на лицевой панели устройства индикаторного.

Рекомендуемая схема подключения питания станка, а также цепи коммутации, расположенные в системе, приведены на рис. 2 .

Напряжение, подаваемое от станка для включения, не должно превышать 110 В.

8.4.2. Система позволяет подключать 196 каналов ввода дискретных сигналов и 128 каналов вывода дискретных сигналов для управления электроавтоматикой станка. Подсоединение цепей электроавтоматики станка производится с помощью клеммников "I" и "U", расположенных в устройстве соединительном ДИ5.282.158 или через верхние разъемы (если вводов больше 128). Номера контактов клеммников соответствуют наименованию канала ввода дискретных сигналов, используемых в программе электроавтоматики. При подключении каналов ввода следует учитывать, что потребляемый ток по каждому каналу 5 мА, а напряжение срабатывания от 15 до 27 В.

Рекомендуемая схема подключения канала ввода дискретных сигналов приведена на рис.3.

В табл.2 приведены установочные места в устройстве соединительном ДИ5.282.174 шины B и C, программные адреса и тарировки переключателей S1 устройства ввода ДИ3.049.203 и устройства вывода ДИ3.049.204.

При подключении каналов вывода дискретных сигналов необходимо учитывать, что максимальный выходной ток открытого ключа при соответствующей нагрузке равен 200 мА при выходном напряжении 24 В. Учитывая то, что внутренний источник питания 24 В допускает максимальный ток нагрузки 4 А, недопустимо одновременное включение каналов с суммарным током более 4 А (с учетом входного тока устройств ввода - 10 мА на канал). При превышении тока потребления более 4 А заказчи-

ку необходимо использовать свой внешний источник питания (24 ÷ 2,4) В с коэффициентом пульсаций не более 7 % и размещать его в шкафу электрооборудования.

Рекомендуемая схема подключения каналов вывода дискретных сигналов при использовании внешнего источника питания 24 В приведена на рис.1а , а при использовании внутреннего источника питания 24 В на рис.4 .

Внимание! При использовании потребителем внешнего источника питания необходимо предварительно отсоединить разъем X74 устройства соединительного ДЛИ5.282.158 от разъема X7 блока питания ДЛИ2.082.078, тем самым обеспечив отключение внутреннего источника питания 24 В от запитки устройств ввода и вывода.

Таблица 2

Наименование устройства	Установочное место в устройстве соединительном ДЛИ5.282.174		Программный адрес	Тарировки (разомкнутые контакты переключателя S1
	ДЛИ5.282.178 "В"	ДЛИ5.282.178 "С"		
Устройство вывода ДЛИ3.049.204	X2	-	360.070	-
	X3	-	360.100	-
	-	X2	361.070	-
Устройство ввода ДЛИ3.049.203	X4	-	360.110	5-6, 7-8
			360.020	11-12
	X5	-	360.120	7-8, 11-12
			360.040	13-14
	-	X4	361.110	5-6, 7-8
			361.020	11-12

Инв. № подл. | Подпись и дата | Взам. инв. № | Инв. № дубл. | Подпись и дата

Изм. Лист № докум. Подп. Дата

Нов ЕЯ90884

ДЛИ1.700.022 ТО

Ф. 2. 108—76

Копировал

Схема подключения каналов вывода дискретных сигналов к системе при использовании внешнего источника питания

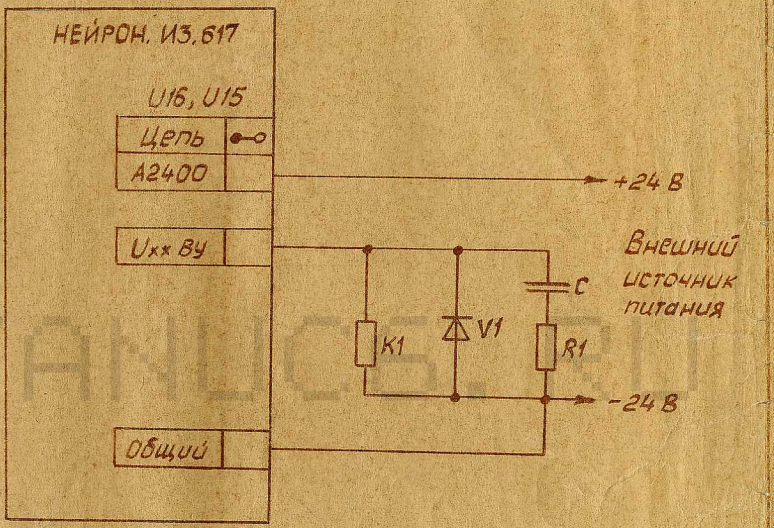


Рис. 1а

6.4.3. Система позволяет подключать девять датчиков обратной связи типа "резольвер" или "индуктосин". Подключение датчиков производится к разъемам "ДОС1"..."ДОС9", расположенным в устройстве соединительном ДЛИ5.282.158. При подключении датчиков необходимо учитывать, что максимальное амплитудное значение напряжений сигналов $sin\alpha$ и $cos\alpha$ – (5,0 ± 0,5) В, частота сигналов $sin\alpha$ и $cos\alpha$ – 10 кГц, нагрузочная способность выходных усилителей сигналов $sin\alpha$ и $cos\alpha$

не более 15 мА.

Рекомендуемые схемы подключения цепей датчиков перемещения приведены на рис.46, 47. Подключив датчики необходимо проверить временное положение сигналов рассогласования ERR0 и 20 кГц согласно техническому описанию на устройство ввода-вывода ДЛИ3.049.205. При необходимости настройку можно произвести с помощью переменного резистора R12, расположенного в устройстве ввода-вывода ДЛИ3.049.205 (для датчиков типа "резольвер"). Для датчиков типа "индуктосин" данную настройку можно произвести с помощью резистора R6, расположенного в усилителе согласующем ДЛИ2.039.003. Для датчиков типа "резольвер" проверьте коэффициент трансформации применяемых датчиков. Для этого измерьте максимальное амплитудное значение напряжения сигнала ошибки на контактах В2, В3 разъема Х4 на устройстве ввода ДЛИ3.049.202. При коэффициенте трансформации отличном от единицы требуется подобрать коэффициент усиления операционного усилителя D52 в устройстве ввода ДЛИ3.049.202 с помощью резистора R78

$$K_U = 1 + \frac{R77}{R78} = \frac{125}{U_{ERR0\ max}};$$

$$R78 = \frac{U_{ERR0\ max} \cdot R77}{125 - U_{ERR0\ max}}, \text{ где}$$

K_U – требуемый коэффициент усиления операционного усилителя,

R77, R78 – номинальное значение резисторов, кОм

$U_{ERR0\ max}$ максимальное амплитудное значение напряжения сигнала ошибки, В.

Настройку и измерение $U_{ERR0\ max}$ необходимо производить при разорванной связи, для этого необходимо снять перемычку между точками 7-8 на устройстве ввода ДЛИ3.049.202 и точку 7 соединить с проводниками "Общий". Значение R78 = 2 кОм соответствует $U_{ERR0\ max}$ = 5В.

Для датчиков типа "индуктосин" измерьте $U_{ERR0\ max}$ на контактах В2, В3 разъема Х4 на устройстве ввода ДЛИ3.049.202. При $U_{ERR0\ max}$ от-

личном от 5В, подберите с помощью резистора R7, расположенного в усилителе согласующем ДИ2.039.008, необходимый коэффициент усиления. Измерение $U_{ERRO\ max}$ необходимо производить при разорванной обратной связи.

Более точную настройку измерительной цепи для обеих типов датчиков можно произвести с помощью переменного резистора R83, расположенного в устройстве ввода ДИ3.049.202. Напряжение на резисторе R83 рассчитывается по формуле:

$$U_{R83} = 4U_{ERRO\ max} \cdot K_U \cdot \sin 0{,}18^\circ$$

Для датчиков типа "индуктосин" возможно с помощью резисторов R1 и R2, расположенных в блоке трансформаторов согласовывающих ДИ4.785.006, устранить электрическую неортогональность обмоток. Для этого необходимо свести к минимуму внутришаговую ошибку при перемещении на 250 мкм, при этом $U_{SIN\alpha} = U_{COS\alpha}$ ($\alpha = 45^\circ$).

Правильность всех настроек можно проверить перемещением к одной и тойже точке с двух противоположных сторон. Координаты этой точки должны совпадать. Данную настройку необходимо проделать для каждой оси.

Устройство ввода ДИ3.049.202 используется для измерения перемещений по разным координатам. В табл.2а приведены размыкаемые переключатели в зависимости от адреса подключенного датчика.

Таблица 2а

Адрес подключенного датчика	Разъем устройства соединительного ДИ5.282.174"		Размыкаемые контакты переключателя S1
	ДИ5.282.173 "В"	ДИ5.282.173 "С"	
362.040	XII	-	7-8, II-I2
362.050	XIO	-	9-I0, I3-I4
362.060	X9	-	9-I0
362.070	X8	-	9-I0, I2-I4

Продолжение табл.2а

Адрес подключенного датчика	Разъем устройства соединительного ДЛИ5.282.174		Размыкаемые контакты переключателя I
	ДЛИ5.282.173 "В"	ДЛИ5.282.172 "С"	
362.100	X7	-	11-12
362.110	X6	-	13-14
363.040	-	X11	7-8,11-12
363.050	-	X10	9-10,13-14
363.060	-	X9	9-10
363.070	-	X8	9-10,13-14
363.100	-	X7	11-12
363.110	-	X6	13-14

FANUC6.RU

Схема подключения цепей включения электропитания станка к системе.

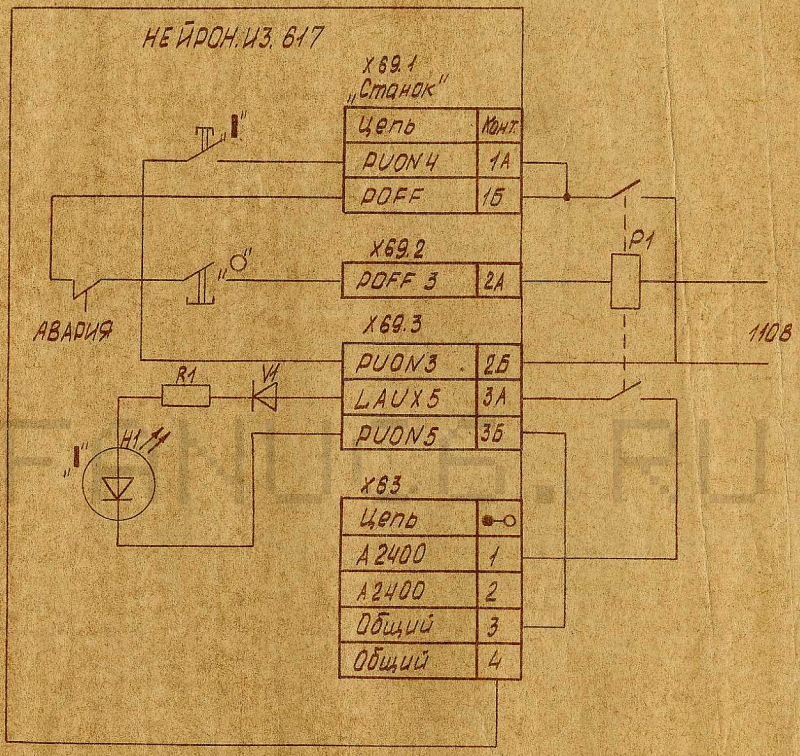


Рис. 2

Инв.№ подл. | Подп. и дата | Взам. инв.№ | Инв.№ дубл. | Подп. и дата
17409-4кг-14ОВ ВЭ

Схема подключения каналов ввода дискретных сигналов к системе

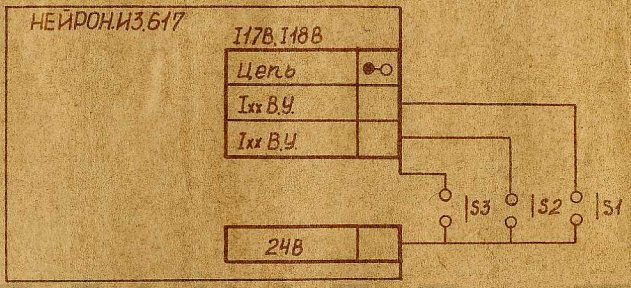


Рис 3

Схема подключения каналов вывода дискретных сигналов к системе

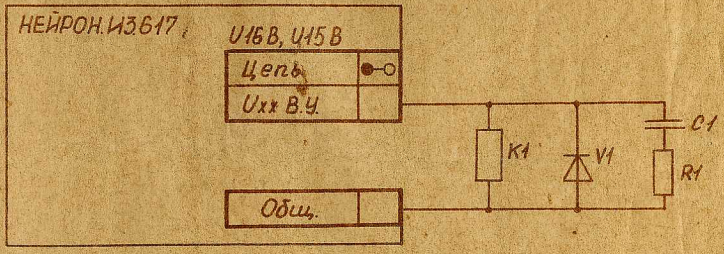


Рис 4

FANUC6.RU

(0-5) В, частота опорных сигналов - 10 кГц.

Рекомендуемая схема подключения цепей датчика перемещения приведена на рис. 47, 46.

6.4.4. Подключение приводов подач производится следующим образом. На выходе системы формируются шесть сигналов постоянного тока RAN I2 - RAN 62 с максимальными значениями ±9,99 В, величина сигнала которых позволяет регулировать частоту вращения приводов в двух диапазонах - нижнем и верхнем (сигналы RAP10 - RAP60). Уровень сигнала RAP для нижнего диапазона (0-2) В, для верхнего - (I8-24) В.

Подключение блока приводов производится через клеммники ЦАП В IK, 2K, 3K, 4K, 5K, 6K и ЦАП С 4K, 2K, 3K, расположенные в устройстве ДЛИ5.282.I58. Номера контактов клеммника соответствуют номеру рабочего канала цифро-аналогового преобразователя. Номера зажимов на клеммниках для подключения блока приведены в табл.3

Таблица 3

Параметр	Зажим
Аналоговый сигнал RAN I2 - RAN 62	I
Сигнал диапазона RAP10 - RAP60	3
Общий MAAN I - MAAN 6	2

При изготовлении кабеля подключения проводники аналогового сигнала необходимо выполнить витой парой с проводниками "Общий". Максимальный выходной ток аналогового сигнала - 2 мА.

6.4.5. В системе для обмена данными с периферийным оборудованием используются устройство ввода-вывода ДЛИ3.049.206 (параллельный интерфейс) и устройство ввода-вывода ДЛИ3.049.207 (последовательный интерфейс). Оба интерфейса являются универсальными и позво-

ляют, посредством коммутации расположенных на них переключателей, подключать различные периферийные устройства.

Параллельный интерфейс ДЛИЗ.049.206 может использоваться для подключения ЭСУ типа "Consul 337/60I" или УСД-200-I, перфоратора "FACIT 4070" или аналогичных устройств. В табл. 4 приведены замыкаемые переключатели в зависимости от подключаемого устройства.

Таблица 4

Периферийное устройство	Замыкаемые контакты переключателей				
	S5	S1	S4	S3	S2
"Consul 337/60I"	I-2 7-8 II-I2 I5-I6	5-6 II-I2 I3-I4	I-2 5-6 7-8 II-I2	9-I0 I5-I6	3-4
УСД-200-I	I-2 II-I2 I5-I6	5-6 II-I2 I3-I4	I-2 5-6 7-8 I3-I4	9-I0 I5-I6	3-4
"FACIT 4070"	I-2 I5-I6	3-4 II-I2	I-2 5-6	–	7-8

Все указанные периферийные устройства подключаются к параллельному интерфейсу через разъем "ЭСУ" кабельной коробки в соответствии с табл. 5,6,7

Таблица 5

"Consul 337/601"

Сигнал	Контакт	Контакт	Сигнал
DAPØØ	X65:5	K2:в1	F1
DAP1Ø	X65:6	K2-в2	F2
DAP2Ø	X65:7	K2:в3	F3
DAP3Ø	X65:8	K2:в4	F4
DAP4Ø	X65:9	K2:в5	F5
DAP5Ø	X65:1C	K2:в6	F6
DAP6O	X65:II	K2:в7	F7
DAP7O	X65:I2	K2:в8	F8
Общий	X65:34	K2:а2	ОВ
CLODN	X65:I	KI:вI2	Инф.Готова
CAVIØ	X65:I5	HI:в5	Пуск
AVANI	X65:3I	KI:в9	Направлен.
STRIN	X65:29	KI:а4	Стоп

Таблица 6

УСП-200-I

Сигнал	Контакт	Контакт	Сигнал
DAPØØ	X65:5	X9:40	Д1
DAP1Ø	X65:6	X9:38	Д2
DAP2Ø	X65:7	X9:45	Д3
DAP3Ø	X65:8	X9:44	Д4
DAP4Ø	X65:9	X9:6	Д5
DAP5Ø	X65:IO	X9:4	Д6
DAPCØ	X65:II	X9:I6	Д7

Продолжение табл.6

УСЛ-200-I			
Сигнал	Контакт	Контакт	Сигнал
DAP7Ø	X65:I2	X9:I4	ДВ
Общий	X65:34	X9:2	ОВ
CLODN	X65:I	X9:32	ИР2
CAVIØ	X65:I5	X9:22	ПКИ
AVANI	X65:3I	X9:34	НДД

Таблица 7

"FACIT 4070"			
Сигнал	Контакт	Контакт	Сигнал
DOUØØ	X65:I9	I	PISAØ
DOUIØ	X65:20	2	PISBØ
DOU2Ø	X65:2I	3	PISCØ
DOU3Ø	X65:22	4	PISDØ
DOU4Ø	X65:23	5	PISEØ
DOU5Ø	X65:24	6	PISFØ
DOU6Ø	X65:25	7	PISGØ
DOU7Ø	X65:26	8	PISHØ
CLRDØ	X65:I3	I2	PUNRØ
STRUN	X65:I8	II	PUINØ
STRUN	X65:I8	9	PIFOØ
Общий	X65:34	I0	AVINØ
Общий	X65:35	25	A0003

Инв.№ подл. | Подп. и дата | Взам.инв.№

Примечания: 1. Номера разъемов в табл.5-7 соответствуют их номерам в схемах электрических принципиальных подключаемых устройств.

2. При подключении ФСУ УСП-200-I, кроме соединений, указанных в табл.6, необходимо на разъеме X8 ФСУ соединить между собой контакты I7 и 36, 38 и 39, 42 и I8, I5 и 2, 24 и 48.

3. Соединительные кабели между разъемом X65 ФСУ и подключаемыми устройствами должны быть длиной до I600 мм..

4. При изготовлении кабелей рекомендуется каждый сигнальный проводник выполнить витой парой с проводниками "Общий" или, при использовании ленточных кабелей, распаивать их через один проводник.

Последовательный интерфейс ДЛИЗ.049.207 позволяет производить асинхронный обмен данными с периферийными устройствами со скоростью обмена от 75 до 9600 бод по одному из стандартных интерфейсов обмена:

а) дифференциальный;

б) RS -232C;

в) "токовая петля";

г) радиально-последовательный.

В табл.8 приведена скорость обмена данными в зависимости от положения переключателей и коммутации точек 7-II на устройстве ввода-вывода ДЛИЗ.049.207.

В табл.24 указана коммутация переключателей S1-S3 на интерфейсе ДЛИЗ.049.207 в зависимости от подключаемого внешнего устройства (пульт управления , АЦК, телетайп).

Таблица 8

Скорость обмена, бод	Коммутируем. точки	Состояние переключателей ("+" – замкнут, "–" – разомкнут)					
		S2/3,4	S2/5,6	S2/7,8	S2/9,10	S2/11,12	S2/13,14
9600	7–10	+	+	–	+	+	+
4800	7–10	+	+	+	–	+	+
2400	7–10	+	+	+	+	+	–
1200	7–10	–	+	+	+	+	+
600	7–10	+	+	+	+	–	+
300	7–10	+	–	+	+	+	+
200	8–9,10–11	+	+	+	+	–	+
150	8–10	+	+	+	+	–	+
100	8–9,10–11	+	–	+	+	+	+
75	8–10	+	–	+	+	+	+

В табл. 9 указано какой переключатель необходимо замкнуть при использовании того или иного стандартного интерфейса обмена, а также наименование соответствующих данному интерфейсу входных и выходных сигналов и контакты разъема устройства ввода-вывода ДЛИ3.049.207, на которые они выходят.

Таблица 9

Стандартный интерфейс обмена	Состояние переключателей ("+" – замкнут, "–" – разомкнут)				Вход		Выход	
	S3/3,4	S3/5,6	S3/7,8	S3/11,12	Сигнал	Конт.	Сигнал	Конт.
Дифференциальный	–	–	+	–	DAPTØ	B5	DATPØ	B7
					DANTØ	A6	DATNØ	A8

Продолжение табл. 9

Стандартный интерфейс обмена	Состояние переключателей ("+" - замкнут, "-" - разомкнут)				Вход		Выход	
	S3/3,4	S3/5,6	S3/7,8	S3/11,12	Сигнал	Конт.	Сигнал	Конт.
RS-232C	+	-	-	-	CLESE	A1	DATRE	B9
					DASRE	B1	PETSE	A9
					RIPOE	B2	TRADE	B8
					RIDRE	A7	-	-
"Токовая петля"	-	+	-	-	LIRIA	A3	ALTRØ	B3
					ALRIN	B4	LITER	A5
					-	-	ALPLØ	A4
					-	-	PLLER	A2
Радиально-последовательный	-	-	-	+	CM4RP	A20	CM4TP	A19
					CM4RN	B20	CM4TN	B19

Подключение периферийных устройств, использующих один из указанных стандартных интерфейсов обмена, производится через кабель непосредственно к разъему устройства ввода-вывода ДЛИЗ.049.207. При изготовлении кабеля подключения сигнальные проводники необходимо выполнить витой парой с проводниками "Общий".

Длина кабеля зависит от типа стандартного интерфейса обмена.

7. МЕРЫ БЕЗОПАСНОСТИ

7.1. Класс защиты 01 по ГОСТ 12.2.007.0-75.

7.2. При выполнении работ с системой необходимо руководствоваться инструкцией "Правила техники безопасности и производственной санитарии в электронной промышленности", утвержденной 26 апреля 1972 г.

7.3. Обслуживание и эксплуатацию должны производить лица, имеющие доступ к работе с напряжением свыше 2000 В, а также прошедшие специальный курс обучения по эксплуатации системы.

7.4. Перед включением системы необходимо проверить исправность кабеля подключения к питающей сети.

7.5. При всех видах работ с системой необходимо соблюдать следующие требования:

корпуса УИ, УВУ, трансформатора должны быть надежно заземлены проводом сечением не менее 5 мм^2;

к системе должен быть обеспечен свободный доступ;

работы с элементами, питающимися высоковольтным напряжением, следует производить с особой осторожностью, тщательно соблюдая правила техники безопасности;

заменять платы, соединять и разъединять разъемы разрешается только при выключенном электропитании.

7.6. При монтажных работах категорически запрещается производить пайку паяльником, питающимся напряжением свыше 36 В. Паяльник необходимо подключать к сети через разделительный трансформатор.

8. ПОРЯДОК РАБОТЫ

8.1. Расположение и назначение органов управления, настройки и подключения

8.1.1. Органы управления расположены на трех панелях: устройства индикаторного, клавиатуры и пульта управления.

8.1.2. На панели дисплея расположены регулятор яркости свечения экрана и две кнопки: черная – включение системы и красная – отключение системы.

8.1.3. Клавиатура (рис. 6 ДЛИ.700.022 ТОI) содержит два поля кнопок: в первом поле сосредоточены буквенно-цифровые, а во втором – функциональные кнопки.

Функциональное назначение кнопок приведено в табл. 10

8.1.4. Пульт управления (рис. 5 ДЛИ.700.022 ТОI) предназначен для ручного управления режимами работы станка.

Функциональное назначение органов управления приведено в табл. 11

8.1.5. К местам подключения относятся клеммы силового трансформатора для подключения системы к сети питания; разъемы и кабели, соединяющие УУ и УВУ; устройство соединительное (расположенное внутри УВУ), предназначенное для соединения станка с системой.

Все подключения осуществляются в соответствии с приложениями 2,3,4.

8.2. Подготовка к работе

8.2.1. Подготовка к работе системы состоит из подготовки к работе системы автономно и в комплексе с технологическим оборудованием.

8.2.2. Подготовка системы к работе в комплексе с различными типами механообрабатывающих станков описана в инструкциях по эксплуатации соответствующего подключаемого технологического оборудования.

8.2.3. При подготовке системы в автономном режиме проверьте величину напряжения питающей сети. Напряжение сети должно находиться в пределах (220 В $\frac{+10}{-15}$ %).

8.2.4. Проверьте наличие и надежность защитного заземления.

8.2.5. Проверьте положение всех переключателей на системе. Они должны быть в выключенном или исходном состоянии.

8.2.6. Подайте сетевое напряжение от силового щита на систему. При этом должен гореть светодиод над кнопкой включения " I ".

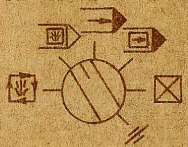
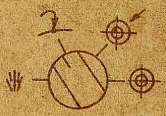
8.2.7. Нажмите кнопку " I/O " и подержите 2-5 с до полного включения блока питания. При включении системы на экране устройства индикации выдается последняя исполняемая программа.

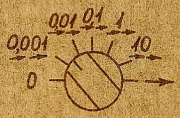
Таблица 10

Обозначение кнопки	Выполняемая функция
	Кнопка КОНТРОЛЬ используется совместно с другими для проведения некоторых операций
	Стирание последнего введенного знака
	Позволяет отработать кадр с пульта без переключения переключателя РЕЖИМ РАБОТЫ. Включение отработки производится кнопкой ПУСК
	Отображение состояния логического цикла станка
	Отображение режимов работы системы
	Дает возможность уничтожить отображенные на экране дисплея профили во время графического отображения
	Возврат на один знак
	Перемещение вперед на один знак
	Пуск. Вызывает выполнение команды или ввод данных
	Возврат к началу (аннулирует набранную директиву и подготавливает систему к приему новой)
	Конец кадра в коде ISO (LF)
	Конец кадра в коде EIA (CR)
	Режим определения параметров коррекций инструмента
	Ввод коррекции длины и диаметра инструмента
	Стирание последнего введенного знака

Обозначение кнопки	Выполняемая функция
	Повторение. Используется с другой клавишей для многократного выполнения операции
	Возврат в кадр
	Переход на следующий кадр
	Стирание информации, а также стирание ошибки
	Запятая
	Возврат в исходное состояние
	Ввод русских букв. Нажимается совместно с информационной кнопкой
	Изменение режима: с режима отработки в режим редактирования (или наоборот), вызов на индикацию таблицы компенсаций (путем нажатия ), с режима видеографики на обычный
	Ввод команд не отображенб сигналов электроавтоматики
	Ввод команд в программу электроавтоматики
	Изменяет страницы в дисплее 1 – 2 или 3 – 4
	Применяется при геометрическом программировании для ввода некоторых символов

Таблица 11

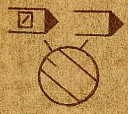
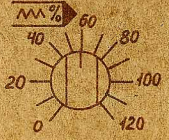
Обозначение органов управления	Выполняемая функция
Переключатель РЕЖИМ РАБОТЫ 	Переключатель на 6 положений, позволяет выбирать один из режимов работы станка и системы
	Ручное управление Ввод кадра с клавиатуры Автоматическое выполнение программы Пошаговое выполнение программы Сброс ошибки (по нажатию кнопки ) Сброс (по нажатию кнопки )
Переключатель РЕЖИМ РУЧНОЙ РАБОТЫ 	Переключатель на 4 положения, позволяет выбирать режим ручного управления

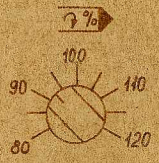
Обозначение органов управления	Выполняемая функция
	Движение одной из осей в направлении и со скоростью задаваемыми потенциометром ПАРАМЕТРЫ ПЕРЕМЕЩЕНИЙ во время удержания кнопки ▌ непрерывно или на заданную величину
	Автоматический возврат в точку останова (ось за осью) после перемещения вручную Автоматическое позиционирование (ось за осью) на микровыключатели нуля Назначение нулевой точки (без перемещения). Осуществляется для выбранной оси нажатием кнопки ▌.
Переключатель ОСИ ДЛЯ РУЧНОЙ РАБОТЫ 	Выбор оси для ручной работы
Переключатель ПРИРАЩЕНИЕ 	Выбор дискретности ручных перемещений

Продолжение табл.II

Обозначение органов управления	Выполняемая функция
Потенциометр ПАРАМЕТРЫ ПЕРЕМЕЩЕНИЙ 	Определяет скорость и направление ручных перемещений
Кнопка РАЗРЕШЕНИЕ РУЧНОЙ РАБОТЫ 	Разрешает ручную работу с пульта управления системы
Кнопка ПУЛЬТ СТАНКА 	Разрешает ручную работу с пульта управления станка
Кнопка ПУСК ЦИКЛА 	Возобновляет цикл управления после ручной смены инструмента

FINISH.RU

Обозначение органов управления	Выполняемая функция
Переключатель ВЕТВЛЕНИЕ КАДРОВ 	Когда переключатель установлен в положение  , то кадры, которые отмечены символом "/" пропускаются, если в положение  , то выполняются.
Переключатель ВОЗМОЖНОЙ ОСТАНОВКИ 	Когда переключатель установлен в положение  , то по М1 происходит останов, когда в  , то по М1 останова не происходит
Кнопка ПУСК 	Запуск программы в автоматическом, полуавтоматическом (понадровом) режимах, запуск отработки кадра, введенного с клавиатуры, сброс ошибки
Кнопка СТОП 	Нажатие приводит к остановке движения с управляемым торможением. По кнопке ПУСК движение возобновляется. Кнопка не действует во время постоянного цикла нарезания резьбы
Потенциометр ПЕРЕРЕГУЛИРОВАНИЕ ПОДАЧИ 	Позволяет регулировать скорость подачи в пределах от 0 до 125 % от заданной; не действует во время постоянного цикла нарезания резьбы

Обозначение органов управления	Выполняемая функция
Потенциометр ПЕРЕРЕГУЛИРОВАНИЕ СКОРОСТИ ШПИНДЕЛЯ 	Регулирует скорость вращения шпинделя на ±25 % от заданной в программе. Регулировка не работает во время постоянного цикла (G84)

8.3. Порядок работы

8.3.1. Работа системы производится в соответствии с программами, разработанными потребителем и описанием "Система управления НЕЙРОН.ИЗ.617. Описание языка. ДЛИ.00342-01 35 01" и "Система управления НЕЙРОН.ИЗ.617. Руководство оператора. ДЛИ.00342-01 34 01".

9. ПРОВЕРКА СИСТЕМЫ

9.1. Проверка работоспособности устройств системы выполняется автоматически при каждом включении.

Автодиагностика состоит из следующих стадий (стадия определяется номером и буквой, которые отображаются в левом верхнем углу экрана устройства индикации):

стадия 0,1,2 – проверка динамической оперативной памяти системы;

стадия 3 – проверка арифметического процессора;

стадия 4 – проверка энергонезависимой оперативной памяти;

стадия 5 – проверка постоянной памяти для хранения системного программного обеспечения.

10. КОНСТРУКЦИЯ

10.1. Система состоит из трех конструктивно законченных частей: устройства индикации, устройства вычислительного управляющего и развязывающего трансформатора.

Устройство индикации и устройство вычислительное управляющее с автономными блоками питания скомпонованы в оригинальных сварных корпусах каркасного типа с габаритами 483х404х577 мм и 566х447х1103 мм соответственно.

Связь между устройствами системы осуществляется гибкими кабелями.

Внутренний электромонтаж устройств выполнен жгутами и гибкими кабелями. В устройстве индикации предусмотрена брызгозащита.

10.2. Устройство индикации включает в себя две панели, на которых смонтированы устройство индикаторное, клавиатура и пульт управления.

Внутри УИ размещен блок питания. Масса УИ 35 кг.

10.3. Устройство вычислительное управляющее состоит из кассет с модулями на платах печатного монтажа, устройства соединительного с коммутационными кольцами. Для удобства устройство соединительное собрано на поворотной панели. Внутри корпуса УВУ размещено устройство комбинированное с пускателем и сетевым фильтром и блок питания. Теплообмен в УВУ осуществляет блок вентиляторов. Масса УВУ 160 кг.

II. УСТРОЙСТВО И РАБОТА СОСТАВНЫХ ЧАСТЕЙ

II.I. Устройство индикаторное ДЛИ2.043.017

II.I.I. Устройство индикаторное ДЛИ2.043.017 (в дальнейшем УИ) предназначено для осуществления диалога между системой управления ДЛИ1.700.022 и оператором. Диалог осуществляется на двух уровнях: более простом – при помощи переключателей, потенциометров и кнопок – табло пульта управления и более сложном – при помощи алфавитно-цифровой клавиатуры и сообщений. УИ переводит информацию, выдаваемую системой в сообщения на экране, а вводимую оператором в команды для системы. На передней панели УИ расположены кнопки включения и выключения системы и станка, светодиодная индикация наличия напряжения сети и включения станка.

II.I.2. УИ соединяется с устройством вычислительным управляющим посредством двух кабелей. Один из них силовой, по которому поступает напряжение 220 В для питания УИ, напряжение для сигнализации наличия сети и включения станка, цепи включения системы. Второй – сигнальный, для передачи от устройства вычислительного управляющего сигналов синхронизации строк, кадров и видеосигнала, команды опроса переключателей, потенциометров и кнопок пульта управления и от УИ к устройству вычислительному управляющему информации о состоянии органов управления пульта и кнопок клавиатуры. Информация передается в последовательном коде, скорость обмена 9600 Бод. В качестве выходных формирователей используются микросхемы I69АП1. Длина кабелей – 5 м.

В состав УИ входит устройство индикаторное ДЛИ2.081.010, пульт управления ДЛИ3.624.011 (с входящими в него устройством управления ДЛИ3.057.229 и алфавитно-цифровой клавиатурой ДЛИ3.040.013), блок питания ДЛИ2.087.104, кнопки включения и выключения (рис. 1 ДЛИ1.700.022 ТО1).

Инв. № подл. | Подп. и дата | Взам. инв. № | Инв. № дубл. | Подп. и дата
17401 | 05.85

II.1.3. При нажатии кнопки SI на передней панели УИ через разъем на источник питания подается напряжение 220 В. С выхода источника на модули УИ поступают стабилизированные напряжения + 5 В, минус 5 В, + 12 В, минус 12 В, + 15 В, минус 15 В, + 24 В.

Сигналы синхронизации строк и кадров и видеосигнал через разъем X7 поступают на устройство управления ДЛИ3.057.229 и оттуда на ДЛИ2.081.010 в ТТЛ-уровнях.

Устройство управления ДЛИ3.057.229 по командам УВУ, приходящим через X6 в последовательном коде, проверяет состояние кнопок, переключателей и потенциометров и передает информацию в УВУ о их состоянии (также в последовательном коде). Кроме того, устройство управления ДЛИ3.057.229 постоянно сканирует алфавитно-цифровую клавиатуру при обнаружении нажатой кнопки передает ее код в УВУ в последовательном коде.

II.2. Устройство индикаторное ДЛИ2.043.612

II.2.1. Устройство индикаторное (УИ) предназначено для отображения на экране ЭЛТ алфавитно-цифровой и графической информации и состоит из блока разверток, ЭЛТ и отклоняющей системы.

Технические характеристики:

размер рабочего поля экрана - (180x210) мм ±15 мм;

количество точек в строке - не более 384;

число точечных строк - не менее 288;

нелинейные искажения изображения (при номинальном размере) - - не более 20 %.

Структурная схема УИ приведена на рис.5 и включает в себя следующие функциональные узлы:

узел строчной развертки;

узел кадровой развертки;

II.2.2. Структурная схема блока разверток ДЛИ2.081.010 приведена на рис. 5 и состоит из видеоусилителя, канала кадровой развертки, канала строчной развертки, высоковольтного блока, отклоняющей системы и кинескопа.

Видеоусилитель предназначен для преобразования входного сигнала низкого уровня в сигнал высокого уровня, требуемый для управления ЭЛТ. Видеоусилитель собран на транзисторах V17 и V19 и представляет собой двухкаскадный широкополосный усилитель с полосой пропускания до 12 МГц. Первый каскад собран по схеме с общим эмиттером, нагрузкой каскада является резистор R24. Для обеспечения необходимой полосы пропускания видеоусилителя второй каскад его собран по схеме с общим коллектором. Элементы R28 и V20 служат для защиты транзистора при паразитном разряде в ЭЛТ.

Для питания видеоусилителя используются импульсы обратного хода, снимаемые со строчного трансформатора и выпрямленные диодом V13, работающим в режиме пикового детектирования. После сглаживающего фильтра и стабилизатора R21, V14, C21, C22 выпрямленное напряжение подается на видеоусилитель.

II.2.3. Схема кадровой развертки предназначена для формирования в катушках отклоняющей системы тока отклонения луча ЭЛТ по вертикали, она содержит формирователь пилообразного напряжения и мощный выходной каскад. Формирователь пилообразного напряжения выполнен на микросхеме D3 по схеме активного интегратора. Разряд конденсатора C2 осуществляется кадровыми синхроимпульсами через транзистор V1 при обратном ходе кадровой развертки. Резистором R3 регулируется коэффициент усиления микросхемы, а следовательно, и размер изображения по вертикали. Конденсатор C3 устраняет возможную генерацию микросхемы на высоких частотах.

С выхода интегратора пилообразное напряжение поступает через разделительный конденсатор C5 на вход дифференциального каскада.

Структурная схема блока разверток

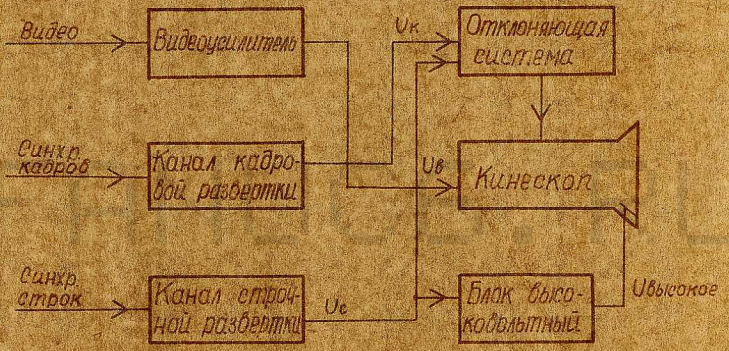


Рис 5

сюда же подается напряжение смещения, снимаемое с цепочки R6,R7,R8.

Подстроечным резистором R7 можно смещать изображение по вертикали. На второй вход дифференциального каскада подается напряжение отрицательной обратной связи с выхода схемы кадровой развертки. Резистором R20 регулируется глубина ООС и вследствие этого меняется линейность изображения по вертикали.

Данная схема обеспечивает размах тока в кадровых отклоняющих катушках от 100 до 250 мА. Временные диаграммы напряжений и токов схемы кадровой развертки приведены на рис. 6.

II.2.4. Схема строчной развертки предназначена для формирования в катушках отклоняющей системы пилообразного тока для перемещения луча ЭЛТ по горизонтали. Кроме того, она обеспечивает все необходимые напряжения для питания ЭЛТ.

Строчные синхроимпульсы поступают на вход формирователя управляющего сигнала, выполненного на микросхеме D1. Резистором R2 можно плавно менять длительность управляющих сигналов. Микросхема D2.2 согласует выход формирователя D1 с промежуточным усилителем, выполненным на транзисторе V4. Чтобы обеспечить необходимый ток в цепи базы транзистора V7, удерживая его в состоянии насыщения до конца прямого хода развертки, согласование выходного каскада с промежуточным осуществляется с помощью трансформатора T1. Когда V4 открыт, через него протекает ток и в индуктивности первичной обмотки T1 запасается энергия. После того как откроется транзистор V7 и закроется V4, за счет накопленной энергии в цепь базы V7 трансформируется ток. Величина базового тока в конце прямого хода должна обеспечивать режим насыщения выходного транзистора V7. В противном случае в конце прямого хода будет увеличиваться сопротивление насыщения, что неизбежно приведет к потерям и вызовет ухудшение линейности отклоняющего тока.

Временные диаграммы токов и напряжений схемы кадровой развертки

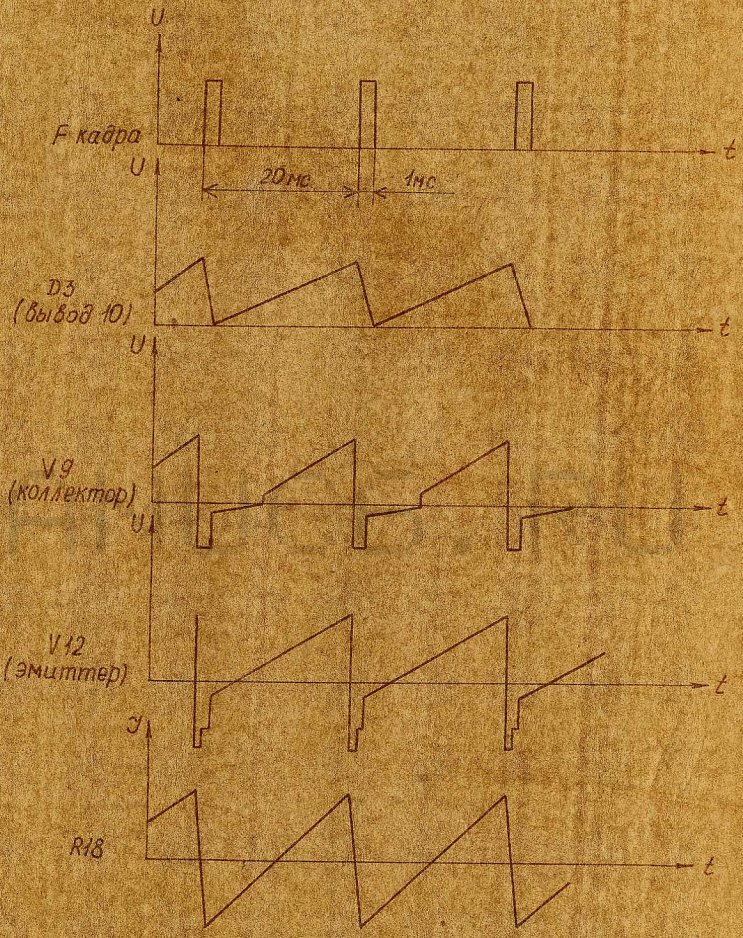


Рис 6

Работа выходного каскада строчной развертки основана на принципе симметричного ключа. В качестве последнего использовано параллельное соединение транзистора V7 и демпферного диода VII. В первую половину прямого хода ток протекает через диод, демпфирующий колебания контура, образованного индуктивностью вторичной обмотки трансформатора T1 и емкостью конденсаторов C12 и C14, т.е. обеспечивает возврат энергии в источник питания. Во вторую половину прямого хода, когда ток изменяет направление, открывается транзистор V7. Чтобы устранить постоянную составляющую тока через отклоняющие катушки, они к выходному каскаду подключаются через разделительные конденсаторы C16, C17.

Совместно с функцией разделения эти конденсаторы используются для S-образной коррекции формы отклоняющего тока. Последовательно с отклоняющими катушками включен и дроссель L2 с насыщающимся сердечником, являющийся регулятором линейности строк. Временные диаграммы напряжений и токов канала строчной развертки приведены на рис. 7.

Наряду с основной функцией - получением отклоняющего тока, схема строчной развертки выполняет ряд дополнительных функций. Она обеспечивает питающие напряжения для ускоряющего и фокусирующего электродов ЭЛТ, получение высокого напряжения и питание видеоусилителя.

Выпрямитель на диоде VI6 работает в режиме пикового детектирования импульсов напряжения обратного хода и обеспечивает напряжение +350 В для ускоряющего электрода ЭЛТ и фокусирующее напряжение от 0 до 350 В. Фокусирующее напряжение регулируется потенциометром R26. Резистор R23 ограничивает ток через диод VI6.

Выпрямитель на диоде VI5 обеспечивает напряжение от минус 40 до минус 80 В для питания модулятора. Потенциометром R32 подбирается диапазон регулировки яркости. Яркость регулируется резистором R1.

Временные диаграммы токов и напряжений схемы строчной развертки

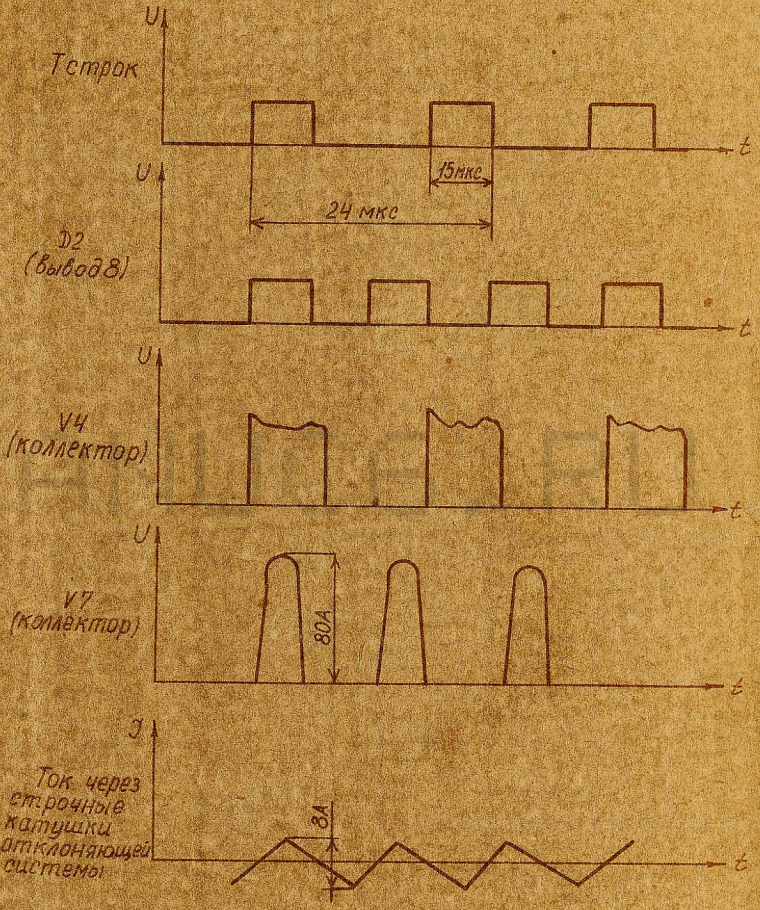


Рис 7

установленным в устройстве индикации.

II.2.5.Высоковольтный выпрямитель выполнен на трех диодах V1 – V3 по схеме импульсного умножения напряжения. В качестве высоковольтных диодов умножителя напряжения применены диоды КЦ106Г. В качестве конденсаторов С1 и С2 применены высоковольтные конденсаторы типа КТ5-5. В роли третьего конденсатора высоковольтного выпрямителя выступает собственная емкость кинескопа 31ЛК4Б, составляющая примерно 200 пФ.

II.3. Клавиатура ДЛИ3.040.013

II.3.1. Клавиатура ДЛИ3.040.013 является алфавитно-цифровой и функциональной клавиатурой (в дальнейшем АЦК) системы управления НЕЙРОН.ИЗ.617 и служит для ввода информации в систему и звуковой сигнализации о ее вводе.

АЦК состоит из клавиатуры ДЛИ3.040.007, кабеля с разъемом для подключения к устройству управления и громкоговорителя (рис. ДЛИ.700.022 ТО1).

Клавиатура ДЛИ3.040.007 выполнена в виде матрицы кнопок 10х8 и содержит 86 кнопок (7 из которых включены параллельно – "пробел") и 3 управляющие: "↑" – сдвиг, "⟶" – управление и "..." – повтор).

II.3.2. Конструктивно клавиатура ДЛИ3.040.007 выполнена в виде двух печатных плат – жесткой и гибкой с диэлектрической прослойкой с отверстиями между ними, а также декоративной пленки с нанесенными символами. На жесткой печатной плате выполнены все соединения клавиатуры, кроме замыкателей, а на гибкой печатной плате выполнены только замыкатели. Между гибкой и жесткой платой расположена диэлектрическая пленка с отверстиями против замыкателей на гибкой и контактами на жесткой печатных платах. При отсутствии нажатия контакты на жесткой плате разомкнуты, при нажатии гибкая плата прогибается и через отверстие замыкает соответствующие два контакта.

Инв.№ подл. | Подп. и дата | Взам.инв.№ | Инв.№ дубл. | Подп. и дата

Поверх гибкой платы размещена декоративная пленка с нанесенными границами кнопок и символами. Все четыре пластины склеены между собой.

II.4. Пульт управления ДЛИЗ.624.011

II.4.1. Пульт управления ДЛИЗ.624.011 предназначен для ввода в систему информации о режимах работы системы и станка и вывода сообщений из системы (при этом зажигаются соответствующие лампы кнопок-табло).

II.4.2. Пульт управления состоит из устройства управления ДЛИЗ.057.229 и панели с закрепленными на ней: шестью переключателями, тремя потенциометрами и пятью кнопками-табло (рис.5 ДЛИ1.700.022 ТО1).

Устройство управления ДЛИЗ.057.229 связано с навесными элементами кабелем с разъемом, через который устройство управления опрашивает состояние элементов управления. Информация о состоянии элементов управления устройство управления передает в УВУ.

II.5. Устройство управления ДЛИЗ.057.229

II.5.1. Устройство управления ДЛИЗ.057.229 предназначено для выполнения функций интерфейса алфавитно-цифровой клавиатуры и интерфейса пульта управления.

II.5.2. Устройство имеет следующие технические характеристики:

количество опрашиваемых кнопок клавиатуры – до 80;

количество опрашиваемых переключателей – до 6;

количество направлений в переключателях – до 8;

количество кнопок пульта – до 5;

количество мощных выходов 24 В х 0,1 А (для ламп пульта) – 5;

количество аналоговых входов – 4;

разрядность аналого-цифрового преобразования – 7.

II.5.3. Структурная схема устройства приведена на рис. 8 и состоит из следующих частей:

ТГ – тактовый генератор;

ОМЭ – однокристальная микро-ЭВМ;

БТС – буфер телевизионных сигналов;

РА – регистр адреса;

ПЗУ – постоянное запоминающее устройство;

СЕЛ – селектор;

ПК – передатчик клавиатуры;

ППП – приемопередатчик пульта;

ПИП – параллельный интерфейс пульта;

ИК – интерфейс клавиатуры;

Т – таймер;

К – ключ;

УИ – устройства индикации;

ДШ – дешифратор.

Основой устройства является ОМЭ 1М1816ВЕ48, содержащая микропроцессор, встроенное ОЗУ данных и схемы ввода-вывода.

Устройство имеет типичную структуру с общей шиной. Все основные узлы устройства подключены к двунаправленной шине данных и управляются при помощи общей шины управления. С вычислительным блоком ЧПУ устройство связано шестью каналами последовательного обмена: три канала передают синхросигналы строк, кадров и видеосигнал, которые поступают на БТС и выходят в ТТЛ-уровнях на плату развертки УИ, один канал – команды для опроса пульта; два канала – выходы клавиатуры и пульта управления.

ТГ вырабатывает тактовую частоту для внутренней синхронизации последовательных приемопередатчиков ПК и ППП и тактовую частоту для БИС АЦП. ОМЭ имеет внешнюю память программ – ПЗУ, на которое поступает адрес с РА. Несколько разрядов РА поступают на селектор,

Структурная схема устройства управления ДЛИ3.057.229

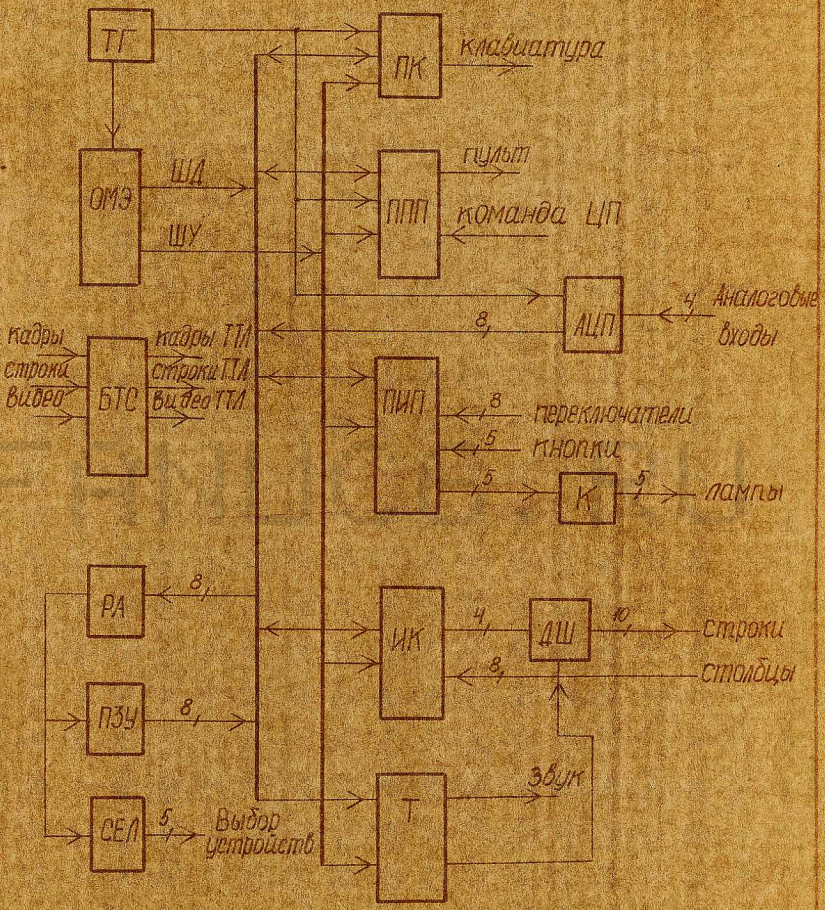


Рис. 8

выходы которого подключены к ПК, ППП, ИК и АЦП. Адреса этих узлов находятся в поле адресов внешней памяти данных ОМЭ. ПК получает от ОМЭ управляющие слова и данные (2 адреса, начиная с 84 Н). ППП получает управляющие слова (2 адреса с 8Ø Н), данные для передачи и выдает на ШД принятые данные. ПИТ принимает 5 разрядов данных от кнопок, 8 разрядов данных от переключателей пульта (3 адреса с 88 Н). ИК опрашивает 10 линий клавиатуры и принимает 8 разрядов данных клавиатуры (3 адреса с 8СН). АЦП получает через селектор СЕЛ сигнал запуска и выдает на ШД 8 разрядов данных. Таймер Т формирует частоту и длительность звукового сигнала и период повторения символа клавиатуры при нажатии кнопки "Повтор".

II.5.4. Схема электрическая принципиальная устройства управления ДЛИ3.057.229 (рис.6 ДЛИ.700.022 ТОТ).

ЕТС состоит из дифференциальных приемников 169УП1 (D1, D2). Один канал микросхемы D2 подключен ко входу ППП, собранном на микросхеме 580ВВ51 (D4). Микросхема 169АП1 (D5) работает на последовательный вход пульта и клавиатуры. Передатчик клавиатуры - D8.

ОМЭ КМ1816ВЕ48 (D14) работает на частоте 2,45 МГц от тактового генератора D10, D15. Вторая тактовая частота 153,1 кГц используется для синхронизации ПК, ППП, Т, АЦП и ИК. С выходов данных ОМЭ адрес команды фиксируется в РА (D3 - 580ИР82) во время действия импульса ALE. Считывание команды из внешнего ЗУ программ D7 происходит во время действия сигнала PSEN. Дешифратор D6 вырабатывает сигналы выбора устройств. Выходы P10, P11 ОМЭ управляют аналоговым коммутатором D23 (590КН3). Одно из четырех аналоговых напряжений подается на вход АЦП. Запуск преобразования осуществляется подачей высокого уровня на выход P24 ОМЭ. Через 72 мкс на выходах D4 - D11 АЦП D20 (К572ПВ1А) появляется цифровой код. Выходы P12 - P17 ОМЭ через инвертор с открытым коллектором D18 опрашивают 6 переключателей пульта.

На подвижный контакт выбранного переключателя подается "0", который через неподвижный контакт приходит на один из входов порта А ПИП, собранного на микросхеме 580ВВ55 (DI9). Через порт С этого интерфейса опрашиваются кнопки пульта и 2 кнопки клавиатуры.

Параллельный интерфейс DI9 вводит информацию с пульта управления. Замыкающие контакты 5 кнопок заведены на входы триггеров Шмитта D22.

Стабилизатор R39, V7, R4I формирует опорное напряжение АЦП. Стабилизатор R58, V9 запитывает переменные резисторы пульта.

Интерфейс клавиатуры D9 (580ВВ79) сканирует клавиатуру, определяет номер нажатой кнопки и сигнализирует об этом, выставляя высокий уровень на выходе INT, подключенном ко входу Т0 ОМЭ. При считывании кода кнопки выход INT переходит в состояние "логического 0". Интерфейс имеет встроенные триггеры Шмитта и резисторы, включенные между входом и питанием. Для подавления дребезга используются конденсаторы CI9 – C29. Дешифраторы DI7, D2I преобразуют двоичный код выходов S0 –S3 в позиционный код строк клавиатуры. Канал 0 таймера программируется как одновибратор с перезапуском. Длительность его импульса в 2 раза больше, чем время сканирования клавиатуры. Это используется для определения нажатия клавиатуры в режиме без повтора. Канал I формирует частоту, а канал 2 – длительность звука. Интерфейс клавиатуры выдает номер строки и номер кнопки на строке. Кнопки РЕГИСТР и СДВИГ считываются через порт С DI9.

Общий сброс по питанию формируется на C30, R25, DII.I, DII.2. Команды опроса пульта обрабатываются по прерыванию, для чего выход готовности приемника заведен через инвертор DI2.I на вход прерывания ОМЭ.

Временные диаграммы работы ОМЭ приведены на рис. 9 .

Коды команд опроса пульта приведены в табл. 12. В скобках приведены названия, соответствующие функциям органов управления и индикации.

Таблица 12

Байт команды								Команда
D7	D6	D5	D4	D3	D2	D1	D0	
1	0	0	0	0	0	0	1	Включение лампы Л1 (МЕСЯЦ)
1	0	0	0	0	0	1	0	То же Л2 (ПУСК-А)
1	0	0	0	0	1	0	0	-"- Л3 (ПУСК-Р)
1	0	0	0	1	0	0	0	-"- Л4 (ИНСТР)
1	0	0	1	0	0	0	0	-"- Л5 (СТОП-А)
0	0	0	1	0	0	0	0	Опрос аналогового входа 1 (В1)
0	0	0	1	0	0	0	1	То же 2 (В2)
0	0	0	1	0	0	1	0	-"- 3 (В3)
0	0	0	1	0	0	1	1	-"- 4 (РОТЕФ)
0	0	0	0	0	0	0	0	Опрос кнопок
0	0	0	0	0	1	1	1	Опрос переключателя 1 (ШАГ)
0	0	0	0	0	0	1	0	То же 2 (РЕЖИМ)
0	0	0	0	0	0	1	1	-"- 3 (ПК2)
0	0	0	0	0	1	0	0	-"- 4 (ПК1)
0	0	0	0	0	1	0	1	-"- 5 (РУЧН)
0	0	0	0	0	1	1	0	-"- 6 (ОСЬ)
0	0	1	0	0	0	0	0	Опрос кнопки 5 ("СТОП-А")

FANUC.RU

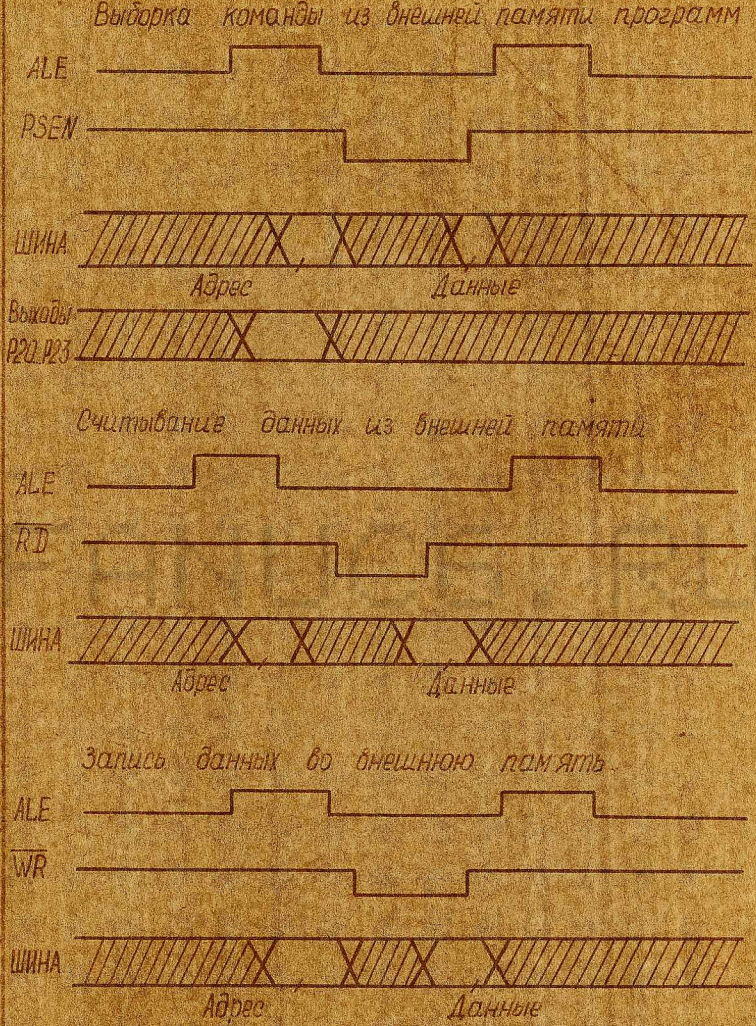

Выборка команды из внешней памяти программ
ALE
PSEN
ШИНА
Адрес
Данные
Выходы P2.0...P2.3
Считывание данных из внешней памяти
ALE
RD
ШИНА
Адрес
Данные
Запись данных во внешнюю память
ALE
WR
ШИНА
Адрес
Данные

Рис 9

Формат данных, загружаемых в D9, показан на рис. I0 и в табл. I3

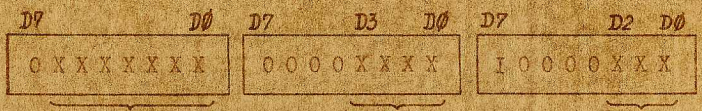


Рис. I0

Таблица I3

Код	Кнопка
000	КН1 (МЕСТН)
001	КН2 (ПУСК-А)
010	КН3 (ПУСК-Р) НАЖАТА
011	КН4 (ИНСТР)
100	КН5 (СТОП-А)
101	КН3 (ПУСК-Р) ОТЖАТА
110	Не используется
111	Сброс

II.6. Устройство вычислительное управляющее ДЛИ3.035.054

II.6.I. Устройство вычислительное управляющее ДЛИ3.035.054 (в дальнейшем УВУ) предназначено для управления в составе системы механообрабатывающим оборудованием.

II.6.2. УВУ имеет следующие технические характеристики:

число процессоров – 4;

быстродействие процессоров: центрального – до 400 тыс.оп/с над байтами, арифметического – до 700 тыс.оп/с над десятиразрядными десятичными числами с плавающей запятой, видеографики – до 400 тыс.оп/с над байтами, электроавтоматики – до 400 тыс.оп/с над байтами;

разрядность адресной лины – 16;

объем ПЗУ для хранения базового программного обеспечения – 104 К байт;

объем ПЗУ для хранения программы электроавтоматики станка – до 20 К байт;

объем ОЗУ – 48 К байт, в том числе энергонезависимого для хранения управляющих программ, подпрограмм, параметров станка, значений коррекций инструмента – 32 К байта;

число каналов связи: параллельный – 1, последовательный – 3;

число дискретных каналов ввода для связи с электроавтоматикой станка – 192;

число дискретных каналов вывода для связи с электроавтоматикой станка – 128;

число аналоговых входов – 6 (может быть расширено до 12);

число входов для связи с датчиками перемещения – до 9.

II.6.3. В состав УБУ входят два устройства соединительных (ДИ5.282.115 и ДИ5.282.174) с установленными в них устройствами управления, устройствами запоминающими.

II.6.4. Устройство соединительное ДИ5.282.115 является базовой платой, в которую устанавливаются устройства управления ДИ3.057.223 ДИ3.057.232, ДИ3.057.230, ДИ3.057.231 (четыре модуля арифметического процессора), устройства запоминающие ДИ3.065.096 (энергонезависимое ОЗУ), устройство управления ДИ3.057.224 (центральный процессор), устройство ввода-вывода ДИ3.049.201 (модуль связи с расширителем ввода-вывода), устройства ввода-вывода ДИ3.049.206 и

ДЛИЗ.049.207 (параллельный и последовательный интерфейсы), устройство запоминающее ДЛИЗ.065.095 (постоянное запоминающее устройство), устройство управления ДЛИЗ.057.225 (процессор электроавтоматики), устройство управления ДЛИЗ.057.218 и ДЛИЗ.057.217 (процессор и память видеографики).

II.3.5. Устройство соединительное ДЛИЗ.282.174 является базовой платой расширителя ввода-вывода, в которую устанавливаются устройство ввода-вывода ДЛИЗ.049.205 (генератор опорных сигналов), устройства ввода ДЛИЗ.049.202 (интерфейс с датчиками перемещения), устройства ввода ДЛИЗ.049.203 (ввод дискретных сигналов), устройства вывода ДЛИЗ.049.204 (вывод дискретных сигналов), преобразователь цифро-аналоговый ДЛИЗ.036.061.

Устройство соединительное ДЛИБ.282.158 предназначено для связи УВУ с цепями станка и УИ.

II.3.6. При включении системы блоки питания вырабатывают стабилизированные напряжения +5 В, минус 5 В, +12 В, минус 12 В, +15 В, минус 15 В, +24 В, которые подаются на модули УВУ. Если какое-либо напряжение отсутствует, или не в допуске, или с УИ поступает сигнал "АВАРИЯ", то срабатывает блокировка и блок питания отключается. Одновременно с подачей напряжения с блока питания на модули подается сигнал АРЖ07, который сигнализирует о наличии всех стабилизированных напряжений и является начальным сбросом системы. После начального сброса центральный процессор начинает свою работу с нулевого адреса. В этой области расположено ПЗУ с программами начальной автодиагностики, под управлением которых центральный процессор проверяет: ОЗУ путем записи и чтения контрольных байтов во всю область ОЗУ в первом банке; ПЗУ путем счета контрольных сумм и сравнения с записанными; арифметический процессор путем задания контрольной задачи и проверки полученного результата; контрольную сумму области энергонезависимой памяти с записанными там параметрами.

Если в ходе какой-то проверки обнаруживается ошибка, то на экран УИ выводится сообщение об аварии. Если все проверки проходят без ошибок, то система выходит, в зависимости от заданного режима, в режим "МОНИТОР" или в режим отработки управляющей программы. Центральный процессор обращается к арифметическому процессору и интерфейсы командами ввода-вывода. Все остальные модули (памяти, модули ввода, модули вывода, ЦАП, интерфейсы датчиков перемещения, модули видеоробики) адресуются как ячейки памяти и могут читаться и писаться как нейтральным процессором, так и арифметическим (в режиме прямого доступа в память). Последовательные и параллельный интерфейсы, а также модуль связи с расширителем ввода-вывода могут вносить путаницу в работу центрального процессора.

Для защиты от сбоев контролируется на четность передаваемая информация по шине, считываемая из ОЗУ, микропрограмма арифметического процессора.

II.6.7. Состав и назначение сигналов магистрали устройства соединительного ДЛИ5.282.115 приведены в табл.14

Таблица 14

Наименование сигнала	Количество	Назначение	Характеристика сигнала	Возможный источник сигнала	Возможный приемник сигнала
AD00L... AD15L	16	Адрес для памяти	3-х стабильный, инверсный	ЦП, АП	Все модули
A1001... A107L	8	Адрес для периферийных устройств	3-х стабильный, инверсный	ЦП	Интерфейсы
D00L... D07L	8	Данные	Двунапр. 3-х стабильный, инверсный	Все модули	Все модули

Продолжение табл. I4

Наименование сигнала	Число линий	Назначение	Характеристика сигнала	Возможный источник сигнала	Возможный приемник сигнала
NPOOL ... NPO4L	5	Номер прерывающего устройства	3-х стабильный инверсный	Модули, вызывающие прерывания	ЦП
CLOI?	I	Фаза I синхронизации МП	Прямой	ЦП	Все
CL02?	I	Фаза 2 синхронизации МП	Прямой	ЦП	Все
STAKL	I	Обращение к стеку (из байта состояния МП)	Инверсн.	ЦП	Все
HLTAL	I	Подтверждение останова (из байта состояния МП)	Инверсн.	ЦП	Все
INTAL	I	Подтверждение прерывания (из байта состояния МП)	Инверсн.	ЦП	Все
INPUL	I	Ввод (из байта состояния МП)	Инверсн.	ЦП	Все
OUTPL	I	Вывод (из байта состояния МП)	Инверсн.	ЦП	Все
MEMRL	I	Чтение памяти (из байта состояния МП)	Инверсн.	ЦП	Все
CIMIL	I	Цикл MI микропроцессора (из байта состояния МП)	Инверсн.	ЦП	Все
MHZ4L	I	Импульсы частотой 4 МГц	Инверсн.	ЦП	Все
WROUL	I	Запись вывод (из байта состояния МП)	Инверсн.	ЦП	Все

Инв. № подл. | Подп. и дата | Взам. инв. № | Инв. № дубл. | Подп. и дата

Наименование сигнала	Число линий	Назначение	Характеристика сигнала	Возможный источник сигнала	Возможный приемник сигнала
DBINL	I	Прием (строб)	Инверсн.	ЦП, АП	Все
WRITL	I	Выдача (строб)	Инверсн.	ЦП, АП	Все
WAITL	I	Ожидание (микропроцессора)	Инверсн.	ЦП	Все
HLDAL	I	Подтверждение захвата	Инверсн.	ЦП	Все
INTEL	I	Разрешение прерывания	Инверсн.	ЦП	Вызывающие прерывание
SYNC?	I	СИНХРО микропроцессора	Прямой	ЦП	Все
MH4RL	I	Импульсы частотой 4 МГц, сдвинутые на I/4 периода относительно MHZ4L	Инверсн.	ЦП	Все
OST?L	I	Вывод по 377Q адресу (для сброса интерфейсов)	Инверсн.	ЦП	Интерфейсы
FISIL	I	Конец опознания прерывающего устройства	Инверсн.	ЦП	Вызвавший прерывание
RESE?	I	Сброс	Прямой	ЦП	Все
RE D Y?	I	Готовность	Прямой	Любой	ЦП
HOLDL	I	Захват	Инверсн.	АП	ЦП
LINTL	I	Прерывание	Инверсн.	Вызывающий прерывание	ЦП
MEPR?	I	Готовность для АП	Прямой	Память	АП
COINL	I	Шины заняты	Инверсн.	АП	ЦП

Продолжение табл. I4

Наименование сигнала	Число линий	Назначение	Характеристика сигнала	Возможный источник сигнала	Возможный приемник сигнала
IPRIL	I	Вход цепочки приоритета по прерыванию	Инверсн.	Вызывающий прерывание	Вызывающий прерывание
IPROL	I	Выход цепочки приоритета по прерыванию	Инверсн.	Вызывающий прерывание	Вызывающий прерывание
SEBAL	I	Выбор банка памяти	Инверсн.	ЦП	Память
ERMEL	I	Сигнал обнаружения ошибки	Инверсн.	Имеющий контроль на четность	ЦП
PARBL	I	Бит четности шины	Инверсн.	ЦП	Модуль связи с РЕВ
APRO7	I	Наличие питания	Прямой	Блок питания	ЦП, память

II.7. Устройство управления ДЛИ3.057.225

II.7.I. Устройство управления ДЛИ3.057.225 является дополнительным процессором (ДП) в системе и предназначено для хранения программ логического интерфейса объекта управления, их исполнения по командам и с данными, выданными устройством управления ДЛИ3.057.224 (ЦП) и выдачи результатов в общую с ЦП память для их дальнейшего использования в управлении объектом.

Инв.№ подл. | Подп. и дата | Взам. инв.№ | Инв.№ дубл. | Подп. и дата

Устройство управления ДЛИЗ.057.225 представляет собой одноплатную микро-ЭВМ на базе микропроцессора и имеет следующие технические характеристики:

микропроцессор – 5В0ВМ30;

число разрядов шины данных – 8;

число разрядов адресной шины – 16;

число основных команд – 75;

тактовая частота – 2 МГц;

емкость ОЗУ – 2 К байт, в том числе

типа "двойной порт" – 1 К байт;

емкость ППЗУ с УЗС – 24 К байт, в том числе

для программ пользователя – 20 К байт;

число реализованных уровней прерывания – 1;

возможность программирования временных интервалов 1 – 32,75 мс;

контроль информации на четность – есть.

11.7.2. Структурная схема устройства ДЛИЗ.057.225 приведена на рис.11 и содержит:

ТГ – тактовый генератор;

МП – микропроцессор;

МК – системный контроллер и шинный формирователь;

ППЗУ – перепрограммируемое постоянное запоминающее устройство с ультра-фиолетовым стиранием;

ОЗУ – оперативное запоминающее устройство;

ПТ – программируемый таймер;

ШФА – шинный формирователь адреса;

ШФД – шинный формирователь адреса центрального процессора;

ДСА – дешифратор адреса центрального процессора;

ТАК – коммутационное поле для предустановки адреса от центрального процессора;

УСО ЦП – узел синхронизации обмена с центральным процессором;

Инв. № подл. | Подп. и дата | Взам. инв. № | Инв. № дубл. | Подп. и дата
174094 [illegible] 11.03.88г

Структурная схема устройства управления ДЛИ3057225

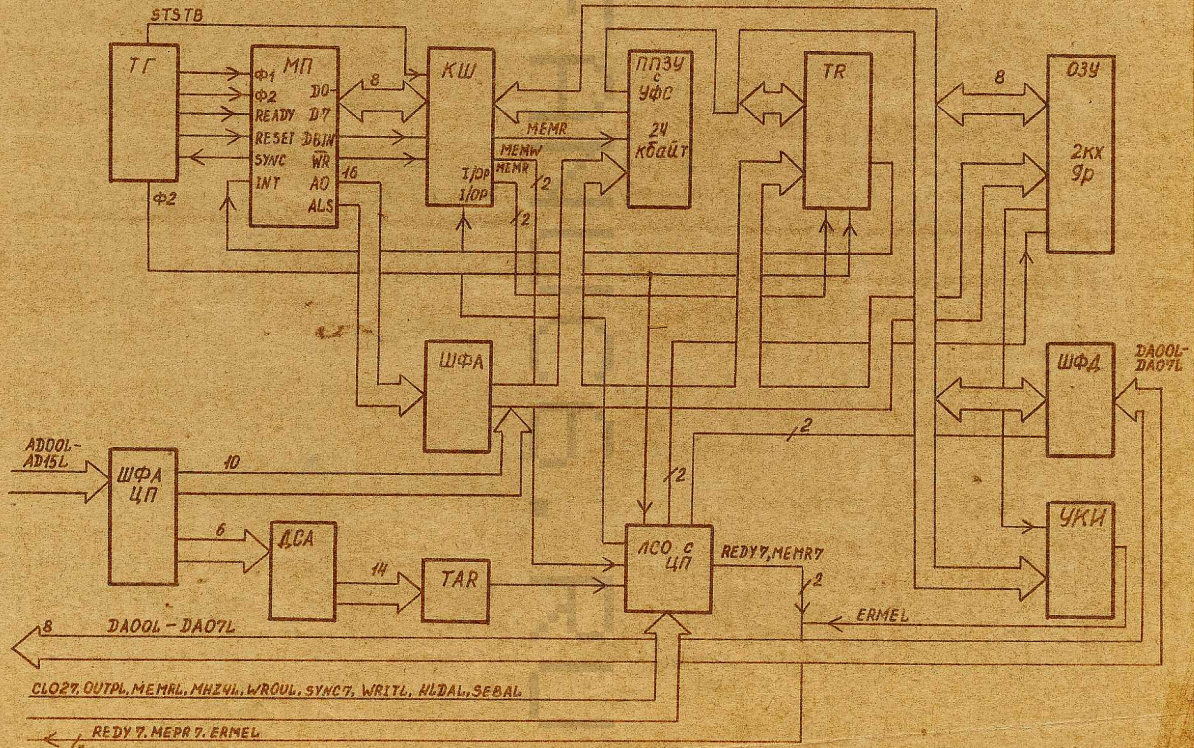


Рис. 11

ПОЛ. 700. 028 ТО
63

УКП – узел контроля на четность и индикации ошибки информации ОЗУ.

Тактовый генератор (ТГ) предназначен для генерации и формирования по уровню тактовых импульсов Ø1 и Ø2 для микропроцессора и Ø2 ттл для синхронизации работы устройства, а также для формирования по уровню и синхронизации сигналов для МП готовности и сброса.

При подаче серий тактовых импульсов Ø1 и Ø2 МП начинает производить выполнение операций. 16-разрядный адрес через шинный формирователь адреса идет на внутреннюю шину адреса и выходит на ОЗУ, ППЗУ и программируемый таймер. Требуемые биты слова состояния запоминаются в контроллере шины (КШ), где хранятся в течение машинного цикла и где в зависимости от содержимого слова состояний вырабатываются управляющие сигналы "MEMR" (чтение памяти), "MEMW" (запись в память), "I/OR" (чтение порта ввода/вывода), "I/OW" (запись в порт ввода/вывода), "INTA" (подтверждение прерывания) и сигнал для управления направлением передачи в шинном формирователе данных. Слово состояния запоминается в КШ по импульсу "STSTB", вырабатываемом в ТГ по сигналу МП "SYNC".

Шина данных МП через шинный формирователь данных соединена внутренней шиной данных с выходами данных ППЗУ, входами-выходами данных ОЗУ, входами-выходами данных программируемого таймера, с шинным формирователем данных для системной шины, входами узла контроля на четность.

Программируемый таймер может через определенное время вызвать прерывание работы местного МП с командой "RST7" при условии предварительного его программирования.

Центральный и дополнительный процессоры общаются между собой, используя разделяемую зону памяти (память типа "двойной порт"), в которой размещаются данные и команды, используемые для синхронизации работы обоих процессоров.

Инициатором обмена всегда является центральный процессор. При обращении ЦП к памяти типа "двойной порт" адрес передается через ИФА ЦП, старшие разряды дешифрируются ДСА и сигнал об обращении ЦП через коммутационное поле предустановки адреса, где задается адрес памяти типа "двойной порт" в поле адресов ЦП подается в УСС с ЦП. Узел синхронизации обмена переводит на низкий уровень сигнал системной шины "READY" (готовность) и выдает сигнал захвата шин для местного МП. МП заканчивает выполнение текущего машинного цикла, переводит шины адреса и данных в высокоимпедансное состояние и выдает сигнал подтверждения захвата. Сигнал подтверждения захвата переводит формирователи данных и адреса местного МП в высокоимпедансное состояние и в состояние передачи информации формирователь младшей части адреса от ЦП и шинный формирователь данных на системную шину. Сигналом "DBINL" выбирается направление передачи шинного формирователя данных, устанавливается в "I" сигнал "READY" и производится чтение ОЗУ или запись в ОЗУ центральным процессором. Запись и чтение памяти типа "двойной порт" возможно также в режиме прямого доступа в память (центральный процессор отключен от системной шины) устройством, осуществляющим ПДП (в нашем случае арифметическим процессором).

Часть ОЗУ доступна только местному МП и только он производит запись и чтение его.

При записи в память (местную или "двойной порт") любым источником в узле контроля на четность анализируется записываемый байт на четность и результат записывается в девятый бит памяти. При чтении все 9 бит проверяются и в случае ошибки зажигается светодиод и выдается на системную шину сигнал "ERMEL".

II.7.3. Схема электрическая принципиальная устройства управления ДЛИ3.057.225 (рис. 19 ДЛИ1.700.022 Т02). Тактовый генератор выполнен на специализированной ИС 580ГГ24 (D1), резисторах R1 и R2,

кварцевом резонаторе ZI. На вход "SYNC" заведен соответствующий выход МП, на вход сброса сигнал системной шины "RESET" через инвертор. Выходы Ф1, Ф2, сброс и готовность идут на МП. Выход Ф2 ТТЛ заведен на вход счетчика программируемого таймера D46 и на синхронизацию триггеров узла синхронизации. Генератор вырабатывает импульсы синхронизации Ф1 и Ф2 частотой 2 МГц.

В качестве обрабатывающего устройства применен МП 580ВМ80 (D11). На вход прерывания "INT" поступает сигнал с выхода программируемого таймера (D47), на вход захвата шин "HOLD" подается сигнал с узла синхронизации обмена. 16 выходов адреса А0-А15 через шинные формирователи D17 и D18 поступают на местную шину адреса. 8 двунаправленных линий данных через системный контроллер и шинный формирователь D16 соединены с местной шиной данных. Туда же подаются и стробирующие выходные сигналы МП "DBIN" и "$\overline{WR}$". Выходной сигнал подтверждения захвата "HLDA" подается на узел синхронизации обмена с МП (D41.2).

После подачи сигнала сброса при подаче серий тактовых импульсов микропроцессор начинает выполнение операций. Команды микропроцессор выполняет по машинным циклам. В зависимости от типа команда выполняется за 1, 2, 3, 4 или 5 циклов. В каждом машинном цикле осуществляется одно обращение к ячейке памяти или порту ввода-вывода. Каждый машинный цикл выполняется по машинным тактам. Цикл может длиться три, четыре или пять тактов. Число тактов определяется кодом выполняемой команды. Длительность такта равняется периоду тактовой частоты и определяется как интервал времени между двумя передними фронтами последовательности фаз Ф1. Такты Т1, Т2, Т3 используются для обращения к памяти или внешнему устройству и выполняются в любом цикле. Такты Т4 и Т5, если они присутствуют в цикле, используются для внутренних операций в микропроцессоре. Между Т2 и Т3 может присутствовать такт ожидания, который длится целое число перио-

дов, появляется при установке сигнала готовности в "0" и заканчивается после перехода готовности в "I". В каждом цикле МП вырабатывает сигнал "SYNC", который инцентифицирует начало машинного цикла и свидетельствует о выдаче на шину данных слова состояния МП - информации о действиях микропроцессора в текущем цикле. Слово состояния записывается в системном контроллере и шинном формирователе (DI6) по сигналу с DI вывод 7 "STSTB". В зависимости от содержимого слова состояния DI6 вырабатывает один из сигналов "MEMR", "MEMW", "I/OR", "I/OW", "INTA".

При обращении к ППЗУ старшие четыре разряда адреса дешифрируются на D23 (при условии отсутствия захвата с D4I вывод 9 и наличия сигнала "MEMR" с DI6 вывод 24, где выбирается одна из 6 микросхем ППЗУ (D25 - D30). Сигнал с выхода дешифратора D23 поступает на входы выбора микросхемы "CS" и разрешение выхода "CE", пропуская информацию с ячейки ППЗУ, выбранной A0-A11 на выход микросхемы, откуда она считывается МП через шинный формирователь DI6. Адреса ПЗУ следующие: D25-0000H до 0FFFH; D27-1000H до 1FFFH; D29-2000H-2FFFH; D26-3000H-3FFFH; D28-4000H-4FFFH; D30-5000H-5FFFH. В D25, D27 записан монитор дополнительного процессора, в D26, D28- D30 записывается пользователем отлаженная программа логического интерфейса станка.

При обращении ДП к ОЗУ I0 младших разрядов подаются на микросхемы памяти D32- D34, D36- D38 непосредственно с внутренней шины адреса, а 6 старших дешифрируются на DI9.I и D24. ОЗУ разбито на 2 страницы емкостью на I Кбайт. I страница (D32- D34) является памятью типа "двойной порт" (доступной для записи и считывания двум процессорам - центральному и дополнительному), имеющей для обоих процессоров разные адреса и II страница - внутренняя оперативная память (D36- D38). Низкий уровень на входе дешифратора D24 вывод I4 свидетельствует об обращении к внутреннему ОЗУ через D5 и D3I.2

при условии наличия сигналов "MEMR" или "MEMW" (проверяется на D31.2) подается на входы $\overline{CS}$ микросхем внутренней памяти. Если производится чтение, то на входах W/R D36-D38 (высокий уровень) информация с выбранной младшими 10 разрядными ячейками памяти передается на внутреннюю магистраль данных и считывается МП.

При записи на входе W/R низкий уровень (сигнал "MEMW" через D9.2) и информация с шины данных записывается в микросхемы памяти. При обращении местного МП к памяти типа "двойной порт" на выходе D24 вывод I5 низкий уровень и через D5 и D35.I выбираются микросхемы D32-D34. Запись и чтение производится также как и во внутреннюю память. Адреса ОЗУ для дополнительного процессора: ОЗУ типа "двойной порт" C000H-C3FFH, внутреннего ОЗУ C400H-C7FFH.

При обращении ЦП к памяти типа "двойной порт" старшие 6 разрядов системной адресной шины через формирователи-инверторы D4.I и D5.I подаются на два дешифратора D12 и D13.

Выходы дешифраторов заведены на коммутационное поле предустановки адреса. Туда же заведены два входа D15.2. Соединяя один из выходов каждого дешифратора со входами D15.2 перемычками на коммутационном поле, задается 6 старших разрядов адреса памяти типа "двойной порт" в адресном пространстве системы. При обращении ЦП к памяти типа "двойной порт" на D15.2 "0" и при " STBAL" = I (включен I банк памяти) при наличии цикла обращения в память ("MEMR" или "WRDU", в отсутствии "OUTP" на D7.I, D7.2, D10.I, D10.2) по заднему фронту MHZ4I триггер D2I.I установится в "0". По первому следующему "CLO2" произойдет выработка сигнала "READY" на D47 вывод I5 и D20.2, который переводит ЦП в режим ожидания. По первому сигналу "SYNC" местного МП через D3I.4 триггер D45.2 обрасывается в "0", вырабатывая сигнал захвата для местного МП. После принятия сигнала захвата МП переходит в режим захвата, сигнализируя об этом сигналом "HLDA" на DII вывод 2I, который по заднему

фронту Ф2 ТСИ запоминается на триггере D41.2. При условии нормальной работы, а не отладки (присутствует перемычка между D41 вывод 6 и D9 вывод 5) по переднему фронту "CLO27" (прохождению через D7.3 и D7.4) триггер D41.1 устанавливается в "1", переводя шинные формирователи и данные местного МП D16, D17 и D18 в высокоимпедансное состояние и запрещая работу дешифраторов D23 и D24. По следующему переднему фронту "CLO27" устанавливается в "0" триггер D21.2, разрешая передачу 10 младших разрядов с системной адресной шины через D2 и D3 на местную адресную шину, разрешает открытие по сигналу "DBINL" или "WRITL" шинного формирователя данных D43 и D44 и разрешает выработку сигнала "CS" для микросхем памяти D32 – D34. При чтении центральным процессором сигнал "DBINL" через цепочку задержки D6.2, D8.3, C4, D8.4, D22.1 и D22.2, а также через D5.3, D40.3, D40.4 открывает формирователи D43 и D44, а через D19.3 включает направление их передачи от памяти к системной шине. С выхода D19.3 через D22.4 на вход регистров D47 вывод 5 подается "1", которая записывается в регистр по переднему фронту "CLO27" и через D15.3 подается на J-вход D21.1. По приходу заднего фронта "MWZ41" триггер D 21.1 устанавливается в "1". Следующим передним фронтом "CLO27" устанавливается в "1" "READY". По окончании сигнала "DBINL" (считывание закончилось) на выходе D19.4 появляется "0" и через инвертор D22.5 на J-входе D21.2 появляется "1". По переднему фронту "CLO27" триггер D21.2 устанавливается в "1", переводя в высокоимпедансное состояние формирователи десяти младших разрядов адреса системной шины (формирователь данных перешел в высокоимпедансное состояние по окончании сигнала "DBINL"), а следующим передним фронтом "CLO27" устанавливается в "1" триггер D45.2 (по J-входу через D9.3), снимая сигнал захвата местного МП. МП переводит сигнал "HLDA" на низкий уровень, устанавливая триггеры D41.2 и D41.1 по R-входу в "0"; разрешая работу шин-

ных формирователей D16, D17, D18.

При записи центральным процессором информации в память типа "двойной порт" дешифрация адреса, выдача сигнала захвата и вход в режим захвата вплоть до установки D21.2 в "I" аналогична режиму чтения. В режиме записи нужно сформировать импульс записи для памяти. Он формируется D47, D14.3, D10.4, снимается с D47 вывод II и равен периоду "CL027". Этот импульс поступает через D9.2 на вход W/R, через D35.I на входы CS D32 - D34, а также переводит в рабочее состояние шинный формирователь данных D43, D44. Данные поступают на входы микросхем памяти и запоминаются по сигналу "W/R". По следующему переднему фронту "CL027" на выходе D47 вывод I3 появляется "I", которая через D15.3 подается на J-вход триггера D2I.I. Задним фронтом "MHZ4I" D2I.I устанавливается в "I" и дальше цикл записи заканчивается как и цикл считывания.

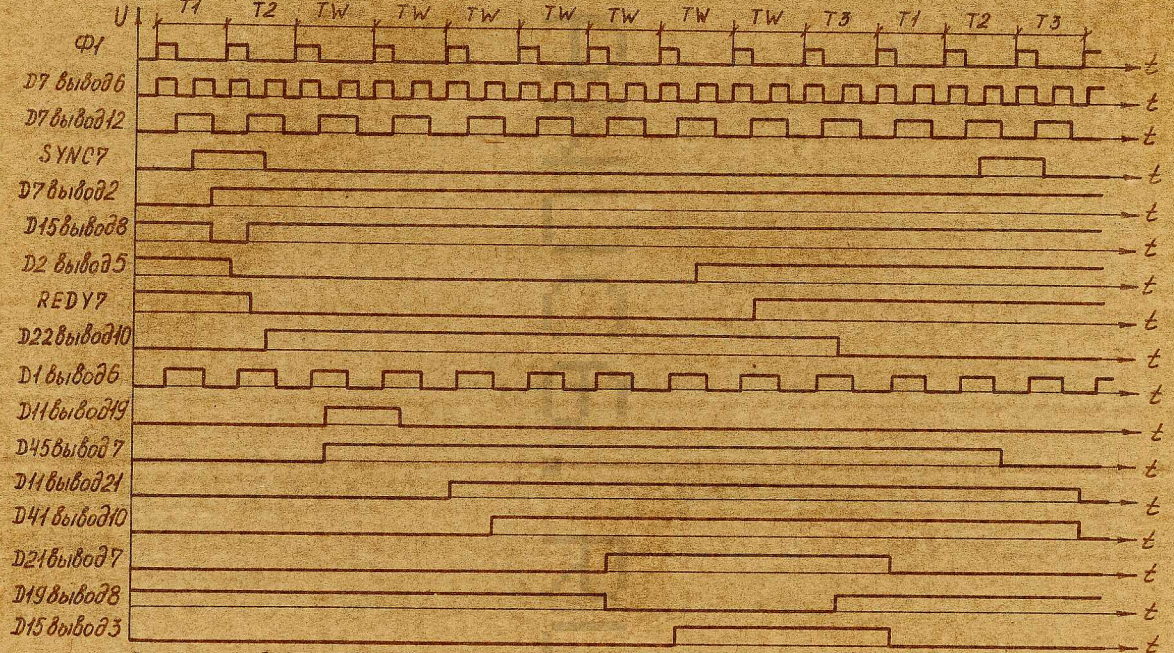
Обращение к памяти типа "двойной порт" может производиться также и в режиме прямого доступа в память. Отдельные обращения в режиме ПДП от обращения ЦП в том, что отсутствует на системной шине сигнал "SYNC", а присутствует сигнал подтверждения захвата ("HLDAL" = 0). При ПДП местный процессор из состояния захвата не выводится все время чтения или записи группы байтов (в случае управления прямым доступом арифметическим процессором группа состоит из 6 байт). Обмен длится до тех пор, пока на шине системы сигналы "MEMRL" или "WROUL" равны "0". Импульс "MEMR" с выхода D20.I свидетельствует, что запись или чтение одного байта произведено.

Временные диаграммы чтения и записи памяти типа "двойной порт" центральным процессором, а также в режиме ПДП приведены на рис. I2, I3, I4, I5.

При записи информации в память (в местную или типа "двойной порт") от любого источника байт записываемых данных через D39 подается на D42. На D42 байт анализируется на число разрядов, пред-

Инв. № подл. | Подп. и дата | Взам. инв. № | Инв. № дубл. | Подп. и дата
174099 от 19/03 89г

Временная диаграмма чтения памяти типа „двойной порт"



TW – период ожидания

Рис. 12

Временная диаграмма записи в память типа „двойной порт"

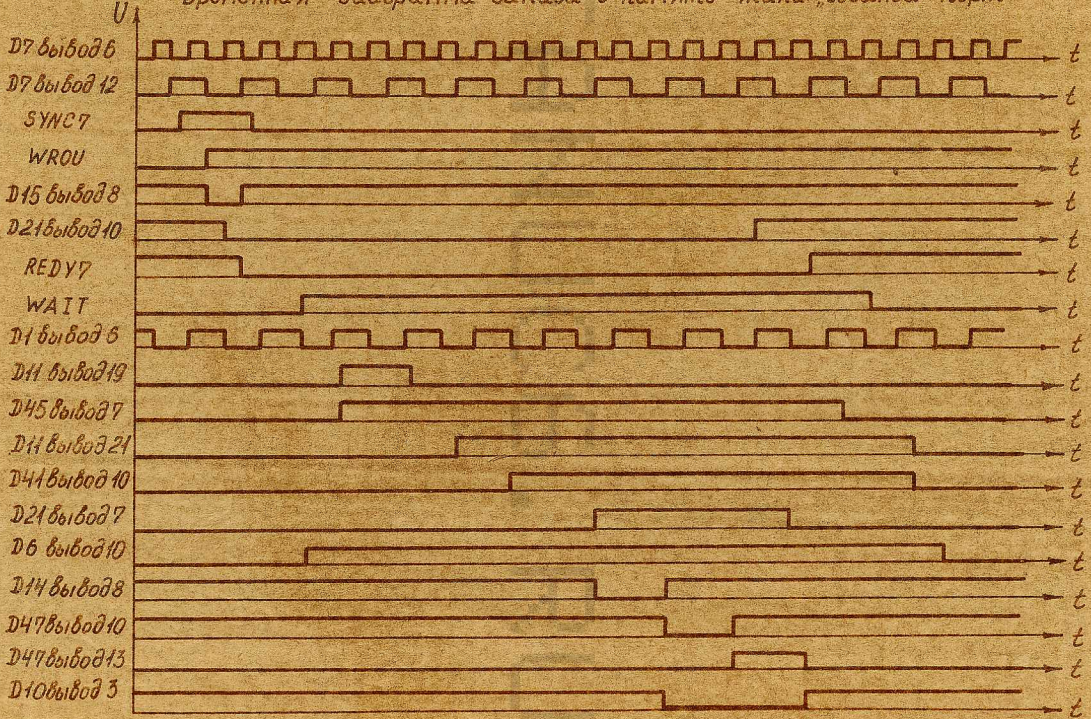
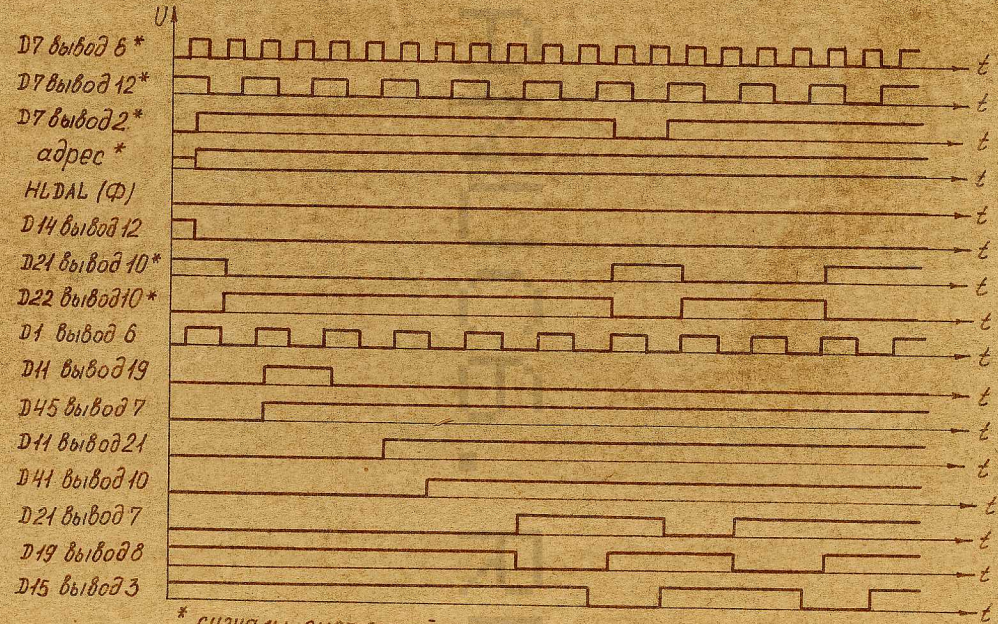


Рис. 13

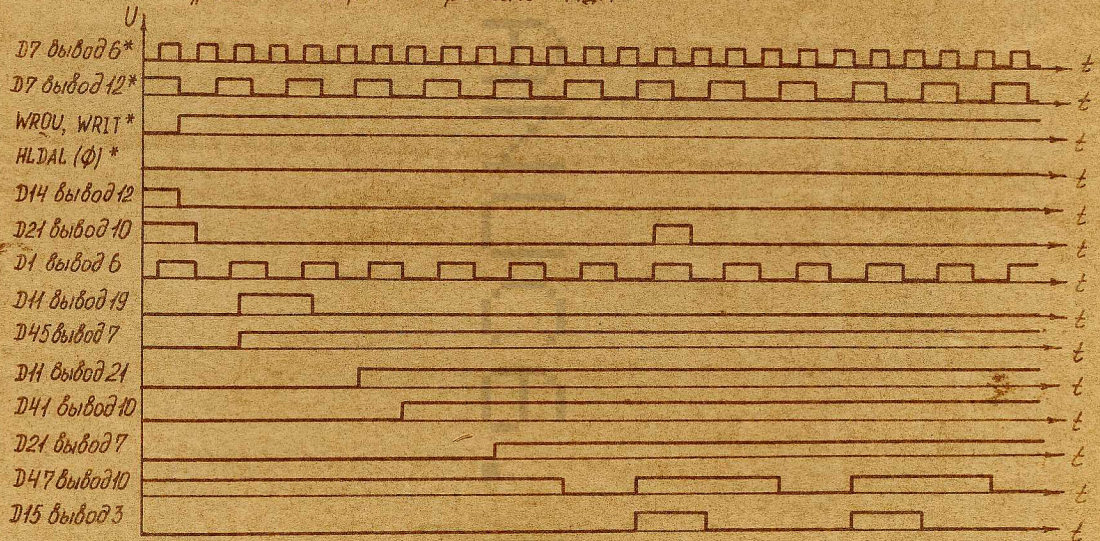
Чтение памяти типа „двойной порт в режиме ПДП



* сигналы системной шины

Рис. 14

Временная диаграмма записи в память типа „двойной порт" в режиме ПДП



* сигналы системной шины

Рис. 15

ставленных "I". Если число разрядов, предоставленных "I" четно, то на выходе S2 "0", если нечетно - то "I". С выхода D42 вывод 6 информация о четности записываемой информации через D15.4 при установке разрешающего сигнала с D9.2 (запись в память) передается на информационные входы D34 и D38 и записывается по выбранному адресу как бит четности.

При считывании информации байт считанных данных также через D39 подается на восемь входов D42, а бит четности через D40.2 при разрешающем уровне на D40 вывод 8 на девятый вход D42. Число "I" на девяти входах всегда должно быть четно и на D42 вывод 5,7 уровень "I", а также на $\overline{R}$-входе триггера ошибки D45.I. Триггер установлен в "I", сигнал "ERMEL", вырабатываемый D20.3, также "I", светодиод HI не светится. В случае ошибки на выходе D42 вывод 5 уровень "0", триггер по сигналу приема данных из СДУ устанавливается в "0", вырабатывается сигнал "ERMEL", сигнализирующий системе об ошибке и зажигается светодиод HI.

В качестве программируемого таймера использована БИС 580ВИ53. Из трех каналов таймера используется только нулевой канал. На счетный вход таймера (D46) заведен выход тактового генератора С2ТТЛ. На два адресных входа заведены два младших адреса с местной адресной шины. На вход $\overline{CS}$ через перемычку, позволяющую отключать таймер, заведен А2 местной адресной шины. При "0" на входе $\overline{CS}$ и "I" на адресных входах командой вывода таймеру задается режим работы, при "0" на адресных входах происходит обращение к нулевому каналу таймера. Выход нулевого канала (D46 вывод I0) заведен на вход запроса прерывания МП и может вызывать прерывание с командой повторного запуска "RST7".

II.8. Арифметический процессор

II.8.I. Арифметический процессор (АП), состоящий из устройств ДИ2.057.230, ДИ2.057.232, ДИ3.057.228, ДИ3.057.231, предназначен для быстрой

обработки чисел с плавающей запятой. Он имеет свой формат данных и набор команд.

АП рассматривается центральным процессором как обычное периферийное устройство. Обмен между АП и центральным процессором происходит по командам "OUT" и "IN". Если адрес этих команд находится в пределах 200-2I2 (в восьмеричном коде), то АП воспринимает его как код одной из команд, а содержимое аккумулятора воспринимается как:

1) адрес памяти в командах чтения-записи;

2) код операции в командах арифметических операций;

3) адрес начала программы в команде запуска программы.

Команда "IN200" выводит из АП слово состояния. Команда "IN20I" считывает значение зоны памяти.

АП имеет 3 регистра, из них программно доступны 2 - регистры А и В. Команды "OUT" выполняют следующие функции:

OUT200 }
OUT20I } - арифметические операции

OUT202 - пересылка регистра памяти в регистр А;

OUT203 - пересылка регистра памяти в регистр В;

OUT204 - пересылка регистра А в регистр памяти;

OUT205 - пересылка регистра В в регистр памяти;

OUT206 - запись зоны памяти;

*OUT2I0 - включение управляющей программы;

**OUT2II - передача управления центральному процессору;

**OUT2I2 - условный переход.

Команда, отмеченная *, выдается только центральным процессором, ** - только арифметическим процессором, остальные - и АП и ЦП.

При выполнении команд чтения-записи АП производит прямой доступ в память. По командам "OUT200", "OUT20I" производятся следующие арифметические операции согласно табл. I5

Таблица I5

Команда	Разряды данных			Время выполнения, мкс	Инструкция
OUT200	DA#7	DA#6	DA#5		
	0	0	0	8,25	Нормализация
	0	0	I	38,25	Умножение
	0	I	0	I3,75	Суммирование
	0	I	I	I3,75	Вычитание
	I	0	0	255	Деление
	I	0	I	4	Пересылка A в B
	I	I	0	4	Пересылка B в A
	I	I	I	8,25	Приведение к порядку
OUT20I	0	0	0	I,5	Абсолютная величина
	0	0	I		Не используется
	0	I	0		
	0	I	I		
	I	0	0		
	I	0	I	4,25	Инверсия знака
	I	I	0		Не используется
	I	I	I		

Требуемая арифметическая операция определяется тремя старшими разрядами байта данных. Исключение составляет операция приведения к нужному порядку, когда в 5 младших разрядах байта записывается порядок со знаком. Результат операции - число с плавающей запятой, имеющее нужный порядок и соответственно преобразованную мантиссу. Например: $A = 0{,}5 \cdot I0^3$; порядок = 7; $A = 0{,}00005 \cdot I0^7$.

Формат чисел приведен в табл. I6

Таблица I6

Адрес младшего байта в регистре памяти						Бит
0	I	2	3	4	5	
Знак мантиссы						7
						6
	I	3	5	7	9	5
Знак показателя						4
Ст.разряд						3
	2	4	6	8	I0	2
Показатель						I
Мл.разряд						0

Пример записи числа $-0,4729431672 \cdot 10^{+14}$ приведен в табл. I7

Таблица I7

Адрес младшего байта в регистре памяти						Бит
0	I	2	3	4	5	
I	0	0	0	0	0	7
	I	0	I	0	I	6
	0	I	0	0	I	5
0	0	0	0	I	I	4
I	0	I	0	0	0	3
I	I	0	0	I	0	2
I	I	0	I	0	I	I
0	I	I	I	I	0	0

Инв.№ подл. | Подп. и дата | Взам.инв.№ | Инв.№ дубл. | Подп. и дата

Адрес регистра памяти следующий: А0–А2 – счетчик ПДП; А3–А10 – номер регистра памяти; А11–А15 – адрес зоны памяти.

Область памяти длиной 8 байт называется регистром памяти. Два последних байта не используются, так как это облегчает адресацию.

В первом байте записаны знаки мантиссы и порядка и порядок, представленный в двоичном коде. Следующие пять байтов содержат двоично-кодированные цифры мантиссы. Таким образом, в этом формате могут быть представлены в диапазоне $\pm 0{,}9999999999 \cdot 10^{\pm 15}$.

Для выполнения арифметических операций нужно в общем случае 4 команды центрального процессора. Операнды вводятся из регистров памяти в регистры А и Б, результат записывается в регистр памяти. В начале вычислений нужна команда записи зоны памяти, в которой будет идти работа. Алгоритм обращений к АП приведен ниже:

OUT206	ЗП	Занесение зоны памяти
OUT202	А1	Ввод 1 операнда из А1
OUT203	А2	Ввод 2 операнда из А2
OUT200, OUT201	КОП	Задание арифметической операции
OUT204	А3	Вывод результата в А3

Посылаемый в байте данных адрес регистра не соответствует младшим разрядам действительного 16-разрядного адреса, так как при соединении зоны и адреса байт адреса сдвигается на 3 разряда влево. Например, для регистра памяти с адресом 342 I00 (III000I0 0I000000) зона памяти будет 340 (III00000), а адрес регистра II0 (0I00I000).

Операции ввода-вывода АП производит в режиме прямого доступа к памяти (ПДП). В этом режиме центральный процессор освобождает системную шину, и АП формирует все необходимые для обмена информационные и управляющие сигналы. Адресация байтов в регистре осуществляется счетчиком ПДП, который формирует три младших разряда адреса.

Для сокращения времени выполнения вычислений управление можно передавать АП. В ПЗУ управляющих программ написаны часто повторяющиеся последовательности вычислений. Команда "OUT2IO" запускает одну из управляющих программ, начиная с адреса, записанного в байте данных. Команды "OUT2I1" и "OUT2I2" встречаются только в управляющей программе, так как узлы, отрабатывающие их, включаются при передаче управления АП. Экономия времени достигается за счет ускорения выборки команд.

II.9. Устройство управления ДЛИЗ.057.228

II.9.I. Устройство предназначено для выполнения арифметических операций совместно с устройствами управления ДЛИЗ.057.231 (в дальнейшем АП-2), ДЛИЗ.057.230, ДЛИЗ.057.232 (АП-3). В устройстве производится обработка и хранение показателей степени чисел с плавающей запятой.

II.9.2. Структурная схема устройства приведена на рис. I6 и состоит из следующих частей:

РПА – регистр показателя А;
РПВ – регистр показателя В;
М – мультиплексор;
СНН – счетчик начальных нулей;
МА – мультиплексор А;
МВП – мультиплексор выхода показателей;
МВ – мультиплексор В;
СС1,СС2 – схемы сравнения;
К – компаратор;
МАУ – мультиплексор арифметического устройства;
СУП – схема условного перехода;
АУ – арифметическое устройство;
САМП – счетчик адреса микропрограммы;

Структурная схема устройства управления ДЛИ3.057.228

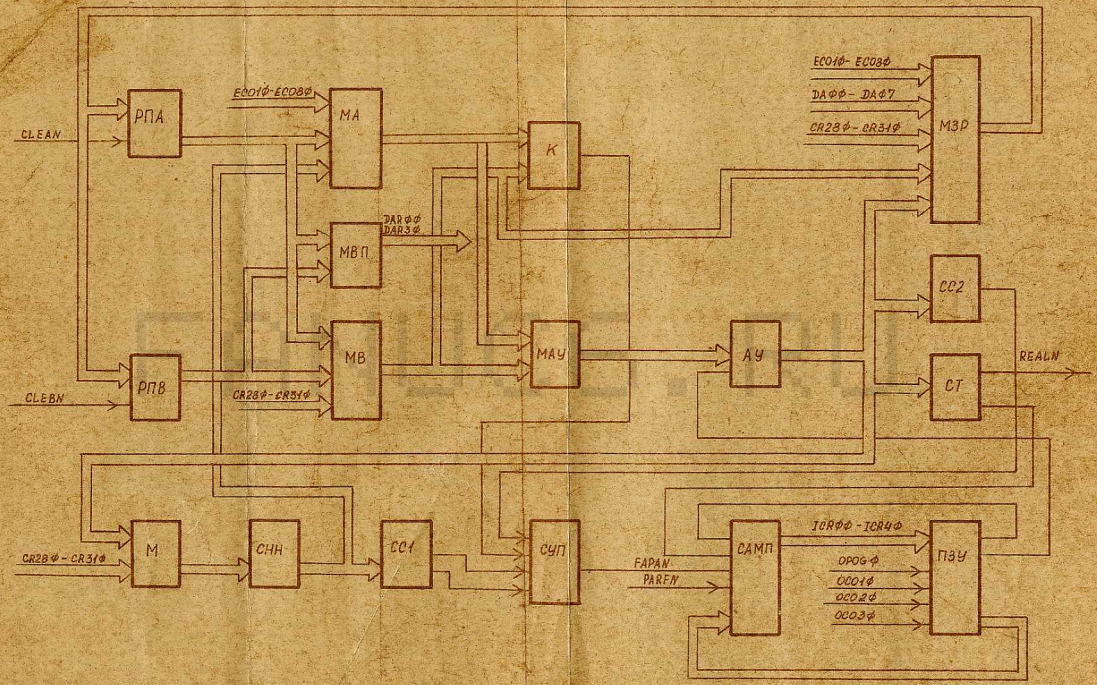


Рис 16

Инв.№ подл. | Подп. и дата | Взам.инв.№ | Инв.№ дубл. | Подп. и дата

МЗР – мультиплексор загрузки регистров;

СТ – счетчик тактов;

ПЗУ – постоянное запоминающее устройство.

Два регистра РПА и РПВ фиксируют с помощью синхросигналов "CLEAN" и "CLEBN" порядки А и В. Синхросигналы вырабатываются на АЛ-3. Порядки для запоминания поступают с МЗР, который может выбирать информацию с шин:

АØØ – АØ3 – во время выполнения операций ввода;

выхода регистра В – при выполнении внутренних пересылок между регистрами А и В;

выхода АУ – как результат вычислений при умножении и делении;

ECOIØ – ECOOØ – при выполнении операции произведения к порядку;

CR2ØØ – CR3IØ – когда должна быть введена в РПА как порядок величина, непосредственно выдаваемая из ПЗУ микрокоманд.

Арифметическое устройство получает входные данные от мультиплексора, который может менять местами операнды (при вычитании порядков). На МАУ подаются сигналы от двух мультиплексоров. МА может выбрать порядок А, информацию с шины ECO или содержимое счетчика начальных нулей. МВ принимает информацию или с РПА, или с РПВ, или с шины CR.

Порядки А и В поступают на мультиплексор вывода, который работает на шину DAR. При выполнении команд вывода один из порядков (это определяется командой, приходящей с АЛ-3) выдается на шину DAR и поступает на АЛ-2, где происходит его выдача на шину данных.

Арифметическое устройство выполняет операции сложения и вычитания под управлением ПЗУ микропрограмм. Результат может заноситься в счетчик тактов, в регистры А и В, а также в счетчик начальных нулей через мультиплексор. Схема сравнения СС2 сравнивает результат с числом 9, и сигнал сравнения используется как условие перехода в микропрограмме. Операнды сравниваются между собой на компараторе К

и результат сравнения также поступает на схему СУП. Счетчик тактов работает на сложение. При выполнении определенных команд микропрограммы в СТ записывается число от 0 до 9 и, когда содержание его будет равно 9, в счетчик адреса микропрограммы добавляется единица. Выполнение очередной микрокоманды заканчивается и из ПЗУ считывается следующая микрокоманда. Таким образом, выполнение одной микрокоманды может длиться от 1 до 10 тактов.

Счетчик начальных нулей считает количество нулей до первой значащей цифры мантиссы. Сигналы с компаратора нулей десятичных цифр приходят с АП-3. Если цифра равна нулю, к содержимому счетчика добавляется 1; если не равна нулю, счетчик сбрасывается. Схема сравнения СС1 сравнивает содержимое СНН с числами 0 и 10. Равенство нулю говорит о нормализованном числе, равенство 10 означает, что мантисса числа А равна нулю. Эти сигналы используются для условного перехода микропрограммы и входят в слово состояния. Схема условного перехода формирует сигнал "PAPAN", по которому в САМП заносится адрес перехода из ПЗУ. Содержимое САМП может наращиваться по импульсу "PAPPN" (из АП-3), по появлении переноса счетчика тактов, а также по микрокоманде из ПЗУ.

ПЗУ емкостью 512 слов по 32 разряда содержит микропрограммы обработки порядков, а также выдает на шину CR информацию, которая используется на АП-2 и АП-3. Младшие 5 разрядов адреса формируются САМП и используются при выполнении одной арифметической операции. Сигналы "OCO" и "OPOCØ" адресуют различные арифметические операции. "OPOCØ" и "OCO2Ø" формируются на АП-4, "OCO1Ø" и "OCO3Ø" – на АП-3. Все узлы устройства работают под управлением ПЗУ.

II.9.3. Схема электрическая принципиальная устройства управления ДЛИ3.057.228 (рис.7 ДЛИ1.700.022 ТО2). РПА и РПВ реализованы на регистрах D1 и D2. Компаратор D13 сравнивает порядки А и В с нулем. Элемент D14.2 и триггер D19 фиксируют условие А = В = 0

(при этом на выводе 7 D19 находится "I"). Результаты сравнения используются при выработке сигналов "RECCØ" и "CCEB3", идущих на АЛ-2. Элементы D5, D6 формируют сигналы управления для СНН (D27). Сигнал сброса СНН возникает как при поступлении импульсов "RCZCN" или "RCZIN", так и в конце каждой операции по сигналу "REEIN" (с АЛ-3). Сброс и счет стробируются короткими синхроимпульсами, получаемыми из синхросерий МНZ4L и МН4R3, что позволяет избежать ложных срабатываний на выходах D5, D6, так как сигналы "CCZIN", "RCZIN", "CCZCN", "RCZCN" формируются с большой задержкой.

Мультиплексор А выполнен на D10 с третьим состоянием, мультиплексор В – на D11, D12. Выходы МА и МВ сравниваются на компараторе D15 и подаются на мультиплексор АУ, выполненный на D16, D17. Управляются они одним сигналом, а входы соединены перекрестно, поэтому возможны операции вычитания А–В и В–А. В качестве АУ применена микросхема К555ИП3 (D20). Если на выводе 10 D43 присутствует "0", выполняется вычитание, если "I" – сложение. Перенос с вывода 16 D20 запоминается в триггере D30.I без инверсии при суммировании и с инверсией при вычитании. Это выполняется на D8.3 и D21.I. Такое преобразование необходимо потому, что в сумме перенос идет активным "0", а в разности – "I". Выходы триггера переноса служат условиями перехода.

Мультиплексор вывода D18 управляется сигналом "BINRØ" (команда вывода регистра В в память). Если "BINRØ" равна "I", то на шину DAR0Ø – DAR3Ø подается порядок В, иначе – порядок А. Третьим состоянием управляет сигнал "ICDZN" с АЛ-3. "ICDZN" равен "0" во время вывода первого и нулевого байтового регистра памяти.

Мультиплексор загрузки регистров выполнен на D24 – D26.

Схема сравнения СС2 состоит из триггера D30.2 и компаратора D28, сравнивающего с числом 9. Результат сравнения используется при условном переходе.

Схема условного перехода состоит из мультиплексоров D34, D35 и элементов D3I.2, D2I.2,3. Выработка сигнала "PAPAN", по которому происходит переход, возможна при равенстве выбранного условия "I". Условия для проверки выбираются комбинацией на выходах ПЗУ – выводы II, I3, I4, I5 D39. Если условие равно "I", то на выходе соответствующего мультиплексора – "0", выводе II D2I.3 – "I" и, если управляющая комбинация не равна IIII, то "PAPAN" = 0 и по переднему фронту "МИКРЗ" в счетчик адреса D37, D38 заносится информация с выходов – выводы I6, I7 D39, выводы 9, I0 D40, вывод I6 D42. Если "PAPAN" равен I, то вывод I0 D37 в "I", так как при условном переходе всегда присутствует разрешение счета СЛМП (вывод I5 D42 равен 0) и по переднему фронту "МИКРЗ" в D37, D38 прибавляется I, адресуя следующую микрокоманду. Условия перехода приведены в табл. I8

Таблица I8

Номер условия	Выходы ПЗУ D39				Инструкция
	I5	I4	I3	II	
I	0	0	0	0	Перенос из АУ порядков равен "I"
2	0	0	0	I	Перенос из АУ порядков равен "0"
3	0	0	I	0	Результат АУ ≥ I0
4	0	0	I	I	Счетчик начальных нулей ≥ I0
5	0	I	0	0	Перенос из сумматоров мантисс равен 0
6	0	I	0	I	Антипереполнение порядков при умножении
7	0	I	I	0	СНН = 0
8	0	I	I	I	Последняя цифра мантиссы регистра А ≤ 5
9	I	0	0	0	Безусловный переход

Продолжение табл. I8

Номер условия	Выходы ПЗУ D39				Инструкция
	I5	I4	I3	I1	
I0	I	0	0	I	Суммирование окончательных переносов при умножении равно 0
II	I	0	I	0	Сдвиг влево
I2	I	0	I	I	Порядок А равен порядку В и равен 0
I3	I	I	0	0	Последняя цифра мантиссы регистра В < 5
I4	I	I	0	I	Не используется
I5	I	I	I	0	Перехода нет

Разрешение счета САМП вырабатывается на выводе 8 D3I.I. Счет может происходить в трех случаях: при поступлении сигнала "PAREN" с АЛ-3, который возникает при нормализации введенного числа или при запуске арифметической операции; при появлении переноса на счетчике тактов вывод I2 D29, что означает конец отработки микрооперации; если вывод 29 D42 в "0" (команда из ПЗУ).

ПЗУ собрано на микросхемах К556РТ5 емкостью 5I2х8 бит (D39 – D42). Выходы ПЗУ выполняют следующие функции:

вывод 9 D39 – разрешает выработку импульса CEVSN идущего на АЛ-2;

вывод I0 D39 – разрешает подачу импульсов счета на СТ;

выводы II, I3, I4, I5 D39 – выбирают условие перехода;

выводы I6, I7 D39
выводы 9, I0 D40 } шина CR28Ø – CR3IØ;

вывод II D40 – принимает код на СТ;

вывод I3 D40 – прием кода на СНН;

вывод I4 D40 – управляет мультиплексором СНП;

вывод I5 D40 – разрешает загрузку в регистры порядков результата АУ;

вывод I6 D40 – разрешает загрузку в регистры порядков информации с шины CR28Ø–CR31Ø;

вывод I7 D40 – разрешает загрузку в регистры порядков разрядов ECCIØ–ECC8Ø;

вывод 9 D4I – разрешает подачу содержимого РПВ на МВ;

вывод I0 D4I – подключает шину CR на вход МВ;

вывод II D4I – подключает счетчик начальных нулей на вход МА;

вывод I3 D4I – подключает шину ECCIØ–ECC8Ø на вход МА;

вывод I4 D4I – подключает выход РПА ко входу МА;

выводы I5,I6,I7 D4I } адресуют ПЗУ команд обработки порядков;
выводы 9,I0 D42 }

выводы II,I7 D42 – разрешает подачу содержимого РПА на МА;

вывод I3 D42 – формирует импульсы вычитания на СНП;

вывод I4 D42 – разрешает выработку сигнала RECCØ;

вывод I5 D42 – прибавляет I к содержимому САМП;

вывод I6 D42 – старший разряд адреса при условном переходе.

Кроме ПЗУ микропрограмм, существует еще ПЗУ команд обработки порядков (D43). Оно адресуется как разрядами ПЗУ микропрограмм, так и сигналами с компаратора мультиплексоров А и В. D43 формирует следующие команды:

вывод 9 D43 – обмен операндами в МАУ;

вывод I0 D43 – операция суммирования в АУ;

вывод II D43 – вычисление знака порядка;

вывод I3 D43 – синхроимпульс разрешения порядка А;

вывод I4 D43 – синхроимпульс разрешения порядка В;

вывод I5 D43 – запись порядка В в РПА;

вывод I6 D43 – величина порядка В;

вывод I7 D43 – сдвиг влево (для выравнивания порядков).

II.I0. Устройство управления ДЛИ3.057.23I

II.I0.I. Устройство управления предназначено для выполнения арифметических операций (совместно с устройствами управления ДЛИ3.057.228 (в дальнейшем АП-I), ДЛИ3.057.232 (АП-3), ДЛИ3.057.230 (АП-4). В устройстве производится обработка мантисс, формирование некоторых сигналов управления обменом, хранение операндов и формирование данных для записи в регистр памяти.

II.I0.2. Структурная схема устройства приведена на рис. I7 и состоит из следующих частей:

МЗР – мультиплексор загрузки регистров;

РЦД – регистр цифры деления;

РА – регистр А;

РВ – регистр В;

РС – регистр С;

МД – мультиплексор данных;

МУ – мультиплексор умножителя;

МС – мультиплексор сумматора;

РД – регистр данных;

РСЦ – регистр старшей цифры при умножении;

У – умножитель;

СI,С2 – сумматоры;

СП – сумматор переносов;

ПЗУ – постоянное запоминающее устройство;

РПС – регистр последнего сложения;

ШФ – шинный формирователь;

К – компаратор.

Регистры РА и РВ предназначены для хранения мантисс операндов. РС обычно содержит промежуточные результаты вычислений. Окончатель-

Структурная схема устройства управления ДЛИЗ.057.231

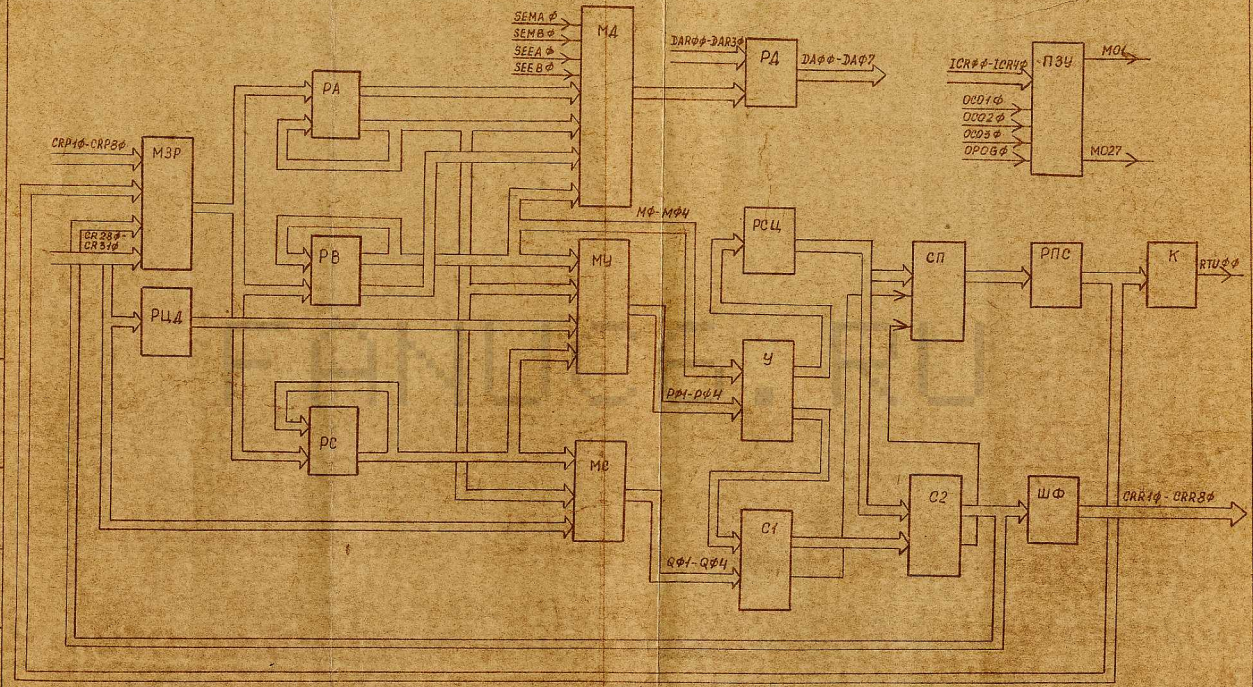


Рис 17

ный результат операции помещается в РА. Все регистры имеют возможность перезаписи содержимого, когда очередная четверка, присутствующая на выходе, в следующем такте записывается на место старшей цифры (циклический сдвиг). При необходимости можно записывать в любой регистр нули. Загрузка выбранного регистра происходит через мультиплексор МЗР, который может принимать информацию со входов CR28Ø–CR3IØ с внутренней шины данных CRPIØ–CRPØ7, с выхода табличного арифметического устройства и с регистра последнего суммирования при умножении. Мультиплексор данных используется при выполнении операций записи в память (команды "OUT204", "OUT205"). Содержимое регистров А или В поступает на МД, где формируется байт данных, состоящий из младшей и следующих за ней десятичных двоично-кодированных цифр. Для этого на входы МД подаются выходы последнего и предпоследнего разрядов регистров. Байт записывается в РД и поступает на шину во время цикла записи. В это же время содержимое регистра сдвигается два раза и на входы мультиплексора приходят следующие две цифры. Так формируются пять байтов, содержащих десять цифр мантиссы. Шестой байт состоит из четырех разрядов порядка, поступающих по шине DAR и двух битов знака. Во время операций записи осуществляется перезапись содержимого регистров.

Умножитель, два сумматора и сумматор переносов составляют узел табличной арифметики. Это постоянные запоминающие устройства с записанными в них таблицами сложения-вычитания и умножения двух десятичных двоично-кодированных цифр. В режиме сложения на управляющий вход умножителя подается сигнал, запрещающий умножение, и на выходе умножителя появляется число с шины P без изменений, а выход старшей цифры умножителя равен нулю. Суммирование происходит на CI – первое слагаемое с шины Q, и второе – с выхода умножителя (шина P) выдаются по одной десятичной цифре, начиная с младших. Возникающие при сложении переносы учитываются в следующем такте суммиро-

вания. Вычитание происходит аналогично, но на сумматоры подается управляющий сигнал вычитания, который выбирает соответствующую часть таблицы С1 и С2.

В режиме умножения узел умножения формирует две десятичных цифры частного произведения. Например, при умножении 8х4 = 32 получим:

Шина М	Шина Р	Старшая цифра	Младшая цифра
1000	0100	0011	0010

Младшая цифра результата умножения подается на сумматор С1. На другой вход С1 при умножении на младшую цифру множителя подаются нули, а при умножении на последующие цифры множителя – разряды частного произведения множимого на предыдущие цифры множителя. С выхода сумматора С1 результат поступает на С2, а на другой вход С2 поступает старшая цифра умножения, произведенного в предыдущем такте, запомненная в РСЦ. Результат с выхода С2 подается на МЗР и загружается в регистр С. Регистр А сдвигается, и все цифры множимого умножаются на одну цифру множителя. После умножения на старшую цифру множимого могут остаться переносы от предыдущих сложений и старшая цифра от результата последнего умножения. Они суммируются на сумматоре переносов и запоминаются в регистре РПС. Содержимое РПС анализируется компаратором К. При равенстве суммы переносов нулю операция умножения на одну цифру множителя закончена, производится сдвиг суммы частных произведений в регистре результата и сдвиг множителя, и операция умножения на одну цифру множителя повторяется. Если же сумма переносов ненулевая, она записывается при сдвиге регистра результата в старший разряд. После умножения на старшую цифру множителя в регистре результата остаются десять старших разрядов произведения.

Операция деления производится путем умножения и вычитания. Цифра попытки при делении записывается в регистр РЦД.

Если она подходит, то происходит ее запись в регистр результата.

Работой всех узлов устройства управляет ПЗУ. Адреса поступают с АП-1 (по шине ICR), с АП-3 (ОСО) и с АП-4 (ОРОСФ). ПЗУ формирует 27 микроопераций.

II.I0.3. Схема электрическая принципиальная устройства управления ДЛИ3.067.23I (рис. 9 ДЛИ.700.022 Т02). Регистры А, В и С имеют одинаковую схему, поэтому рассмотрим только регистр А. На входе стоит мультиплексор D8, на входы А которого заведен выход мультиплексора загрузки регистров, а на входы В – выход последнего разряда регистра А (D33). Следующие 8 разрядов после DI4 реализованы на сдвиговых регистрах D19, D20, D27, D28. С выхода этих регистров через мультиплексор D5 предпоследняя цифра содержимого регистра записывается в РД (D9, DI0, DI5), в старший полубайт (DI0). С выхода последнего разряда последняя цифра регистра заносится в РД (D9) через D4.

Мультиплексор загрузки регистров выполнен на элементах DI, D2, D60 с трехстабильным выходом. Аналогично реализованы МС (D33, D44) МУ (D4I, D45, D43). МД выполнен на мультиплексорах D4, D5, D6 с трехстабильным выходом. На второй вход умножителя подан выход регистра В с третьим состоянием.

Синхроимпульсы сдвига для регистров формируются из тактовых сигналов МН4RØ и МН4R3. Разрешение на сдвиг поступает в следующих случаях (регистр А):

1. ACLAN равно 0 – ввод в регистр А;

2. ACSCN равно 0 – запись в память регистра А или В;

3. D50.9 равно 0 – команда из ПЗУ;

4. вывод I6 D56 равен I – если есть сигнал PINAN (нормализация А) или DI8.9 равен 0 (денормализация при сложении – вычитании).

ACLBN равен 0;

ACSCN равен 0;

регисто B:

вывод I7 D50 равен 0 – команда из ПЗУ;

вывод I0 D56 равен I – если RINB0 равен I (нормализация B);

вывод I5 D5I равен 0.

Регистр C:

вывод I0 D56 равен I.

Содержимое последнего разряда регистров A и B идет компараторы D40, D42. D40 выполняет логическую операцию $A_{I0} \leq 5$, а D42 – $B_{I0} < 5$. Результаты этих сравнений используются при округлении после сложения-вычитания.

Компаратор D6I используется для формирования сигнала "XI0Ø", означающего, что РПС (D60) равен нулю. Этот сигнал используется при сложении для записи I в старший разряд результата. Эта единица приходит по шинам "CR28Ø" – "CR3IØ" на ИЗР.

Каждый из сумматоров C1, C2 выполнен на двух ПЗУ типа К556РТ5 емкостью 5I2x8 бит; таким образом, таблицы занимают объем I К байт. Старший разряд ПЗУ использован для переноса-займа; результат операции появляется на первых четырех разрядах. Переносы фиксируются на триггерах D58. Выходы триггеров заведены на входы сумматоров, таким образом, перенос при предыдущем сложении учитывается во время очередного сложения. Умножитель реализован на одной микросхеме К556РТ5 (D49), таблица умножения занимает 256 байт. Регистр старшей цифры (D59) записывает информацию с четырех старших разрядов D49. Старшая цифра умножения и переносы с двух сумматоров суммируются на СМ (D54). Таблица занимает 64 байта.

ПЗУ микроопераций состоит из четырех микросхем D50, D5I, D56, D56. Ниже приведены функции каждого разряда:

вывод 9 D50 – разрешает прохождение импульсов на С-вход регистра A;

вывод I0 D50 – управляет входным мультиплексором регистра A;

вывод II D50 – подключает выход С2 на вход МЗР;

вывод I3 D50 – переводит в третье состояние выход мультиплексора регистра А;

вывод I4 D50 – переводит в третье состояние мультиплексор регистра В;

вывод I5 D 50 – подключает выход регистра А на шину Р;

вывод I6 D50 – подключает выход регистра А на шину Q;

вывод I7 D50 – разрешает сдвиг регистра В;

вывод 9 D5I – включает перезапись регистра В;

вывод I0 D5I – переводит в третье состояние мультиплексор С;

вывод II D5I – подключает выход регистра В на шину Р;

вывод I4 D5I – подключает выход регистра В на шину М и разрешает умножение узлу умножения;

вывод I5 D5I – разрешает сдвиг регистра С;

вывод I6 D5I – разрешает загрузку регистров с шины CR;

вывод I7 D5I – подключает выход регистра С на шину Р;

вывод 9 D56 – подключает выход регистра С на шину Q;

вывод I0 D56 – подключает шину CR28Ø–CR3IØ на шину Q;

вывод II D56 – определяет режим суммирования;

вывод I3 D56 – подключает выход сумматора С2 на шину CRP;

вывод I4 D56 – поступает на АП–I;

вывод I5 D56 – подключает выход РПС на шину загрузки регистров;

вывод I6 D56 – разрешает формирование импульсов сдвига регистров А, В, С;

вывод I7 D56 – включает перезапись регистра С;

вывод 9 D55 – разрешает запись в регистр цифры деления с шины CR;

вывод I0 D55 – подключает РЦД на шину Р;

вывод II D55, вывод I3 D55 – используются в АП–3 для изменения зоны микропрограммы.

Шинный формирователь D62 выдает на системную шину два сигнала управления – "WRIIL" и "WROUL", которые получаются из сигнала "COSRN" при выполнении команд вывода. На входы A1 и A2 формирователя подана "1", а сигнал "COSRN" управляет трехстабильным выходом.

II.II. Устройство управления ДЛИ3.057.232

II.II.I. Устройство предназначено для выполнения арифметических операций совместно с устройствами управления ДЛИ3.057.230 (в дальнейшем АП-4), ДЛИ3.057.228 (АП-I), ДЛИ3.057.23I (АП-2). В устройстве производится обработка знаков мантиссы и порядка, дешифрация некоторых команд ввода от устройства ДЛИ3.057.224, выработка битов слова состояния, синхронизация обмена данными по внешней шине, в режиме прямого доступа в память (ПДП). Под действием входных и внутренних управляющих сигналов вырабатывается захват "HOLD", формируется 3 младших адресных разряда AD00I–AD02I, происходит прием байтов и разделение их на полубайты.

II.II.2. Структурная схема устройства приведена на рис. I8 и состоит из следующих частей:

СВЗ – схема выбора зоны;

ТОО – триггеры операций обмена;

ПЗУ – постоянное запоминающее устройство;

СА – селектор адреса;

СУПД – схема управления прямым доступом;

СОЗМ – схема обработки знаков мантисс;

ТЗП – триггеры знаков порядка;

СЗСЗ – схема формирования сигнала захвата;

РД – регистр данных;

СА – счетчик адреса;

ШФСС – шинный формирователь слова состояния;

М – мультиплексор;

Структурная схема устройства управления ДАИ3.057.232

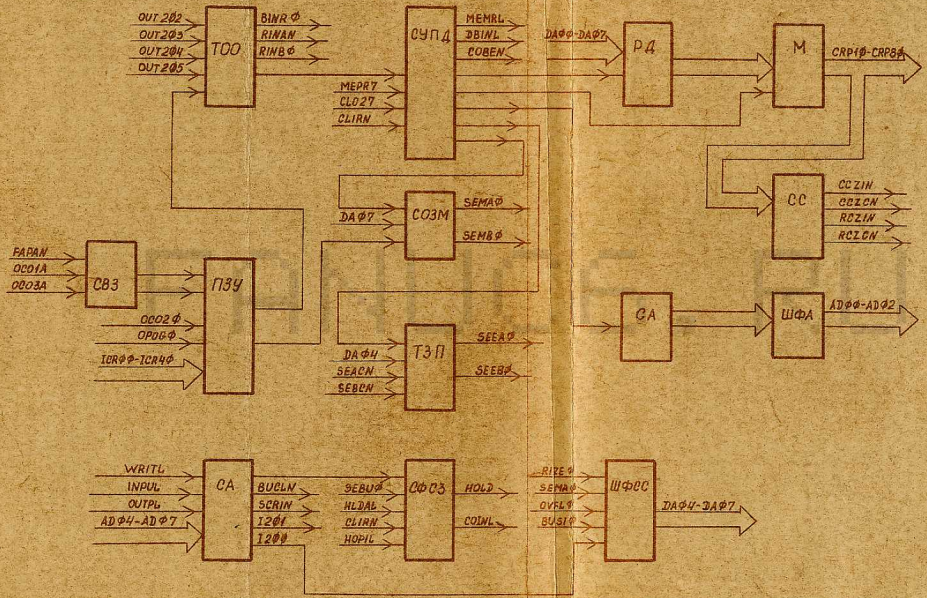


Рис 18

ШСА – шинный формирователь адреса;

СС – схема сравнения.

Селектор адреса СА срабатывает при комбинации 1000 на адресных разрядах AD07 – AD04, если она сопровождается признаком "INPUL" или "OUTPL". Эта комбинация сигналов соответствует командам "OUT200"-"OUT21F" (при "OUTPL") или "IN200"-"IN21F" (при "INPUL"). Дешифрация младших разрядов команд "OUT" происходит в АП-4. По команде "IN200" на шину данных через ШСС выдается слово состояния в разрядах DA04L-DA07L. Равенство "1" одного из разрядов означает:

DA04 – устройство занято;

DA05 – порядок регистра А больше 15;

DA06 – содержимое регистра А равно 0;

DA07 – мантисса регистра А отрицательна.

Команда "IN201" отрабатывается в АП-4.

При поступлении команд "OUT" блок СА вырабатывает импульс приема информации "BUCIN", идущий в АП-4, а затем импульс дешифрации "SCRIN". При дешифрации любой команды "OUT", кроме "OUT20C", появляется сигнал "SEBU7", который запоминается в СЗСЗ и срабатывается в конце отработки команды. Если очередная команда поступила до окончания отработки предыдущей, СА формирует импульс "BUCIN", но не выдает "SCRIN", при этом СЗСЗ выставляет сигнал захвата на шину, что исключает дальнейшие обращения со стороны устройства управления ДЛИ3.057.224. Когда предыдущая команда выполнена, сигнал захвата снимается, формируется импульс "SCRIN" и очередная команда дешифрируется. Такой алгоритм исключает потери управляющих команд при выполнении длинных арифметических операций.

При дешифрации команд "OUT202"-"OUT205" формируется сигнал "SIIRN", который запускает СЗСЗ и СУПД. Эти команды записываются в ТОО и выбирают режим обмена. При наличии сигнала "HOPIL" (разрешение захвата от устройства ВДП с более высоким приоритетом) на шину

выдается сигнал захвата "HOLD". При получении подтверждения захвата "HLDA" СПОЗ формирует сигнал "COINL", синхронизирующий передачу захвата между устройствами ПДП с разным приоритетом. Если ПДТ отсутствует, "COINL" равен 1, и при работе любого устройства ПДП "COINL" равен 0. Устройство с более высоким приоритетом может прервать захват, осуществляемый низким устройством и взять управление внешней шиной на себя. Для этого на приоритетную цепочку подается "0" (HOPIL равен 0) и по окончании очередного цикла памяти низшее устройство ставит "COINL" в "1". Шина свободна и высшее устройство выставляет свои сигналы, сбрасывая "COINL" в "0". Закончив захват, высшее устройство ставит "HOPIL" и "COINL" в "1", разрешая низшему устройству продолжить прерванный захват.

Во время захвата происходит обмен между регистром памяти и одним из регистров АП-2. При операциях чтения прием информации с шины данных происходит на РД, затем старший и младший полубайты через мультиплексор М проходят на внутреннюю шину данных CRPIУ-CRPOУ. Данные на этой шине анализируются схемой сравнения СС. Сигналы "CCZIN" и "RCZIN" формируются при чтении из памяти, "CCZCN" и "RCZCN" - при арифметических операциях. "CCZIN" и "CCZCN" равны "0", если полубайт нулевой, "RCZIN" и "RCZCN" равны "0", если полубайт не нулевой. Эти сигналы используются в АП-1 для нормализации операндов и результата и для определения нулевого результата.

При операциях обмена происходит 6 обращений к памяти. Младшие адресные разряды формируются счетчиком адреса СА и выходят на шину через ШФА. Счет начинается с числа 5 (101); таким образом, регистр памяти считывается, начиная с младших цифр. Сигнал готовности "MEMRY", выдаваемый памятью для устройств ПДП, синхронизирует обмен.

Знаки мантиссы запоминаются и обрабатываются в СОЗМ, которая состоит из триггеров знаков и логики определения знака результата. Действия со знаками производятся под управлением ПЗУ.

Знаки порядков хранятся в ТЗП и записываются либо с шины данных (разряд D0/4) при вводе, либо со входов SEACN, SEBCN.

ПЗУ управляет обработкой знаков мантисс, сбросом ТОС, вырабатывает сигнал "Конец операции". Схема выбора зоны изменяет значения 2 разрядов адреса ПЗУ и, таким образом, происходит переход на один из четырех возможных адресов. Переход возможен только во время действия сигнала "PAPAN", означающего разрешение условного перехода в микропрограмме. Этот прием позволяет увеличить объем памяти, адресуемой 5-разрядным счетчиком, поскольку для операции деления нужна 81 микрокоманда.

II.II.3. Схема электрическая принципиальная (рис.5 ДИИ.700.022 Т02). Селектор адреса состоит из компаратора D33, триггеров D38, D13, дешифратора D39 и логики D48.3, D7.2 и 3, D44.1. Сигналы "INPUL" или "OUTPL" формируют на выводе 6 D7.2 "1" и компаратор D33 начинает сравнение. Если на входах A D33 набор 1110, то на выводе 6 D33 - "1" и в случае прихода команд OUT на вывод 8 D7.3 формируется импульс "BUCLN" - повторение сигнала записи "WRIPL". По переднему фронту "BUCLN" на АП-4 принимается информация с шины данных. В случае прихода команд "IN" дешифратор начинает работать по сигналу "DBINL". Дешифрованная команда "I20I" уходит на АП-4, а "I20/" открывает буфер D46 (ПЕСО) и на шину данных выдаются разряды слова состояния.

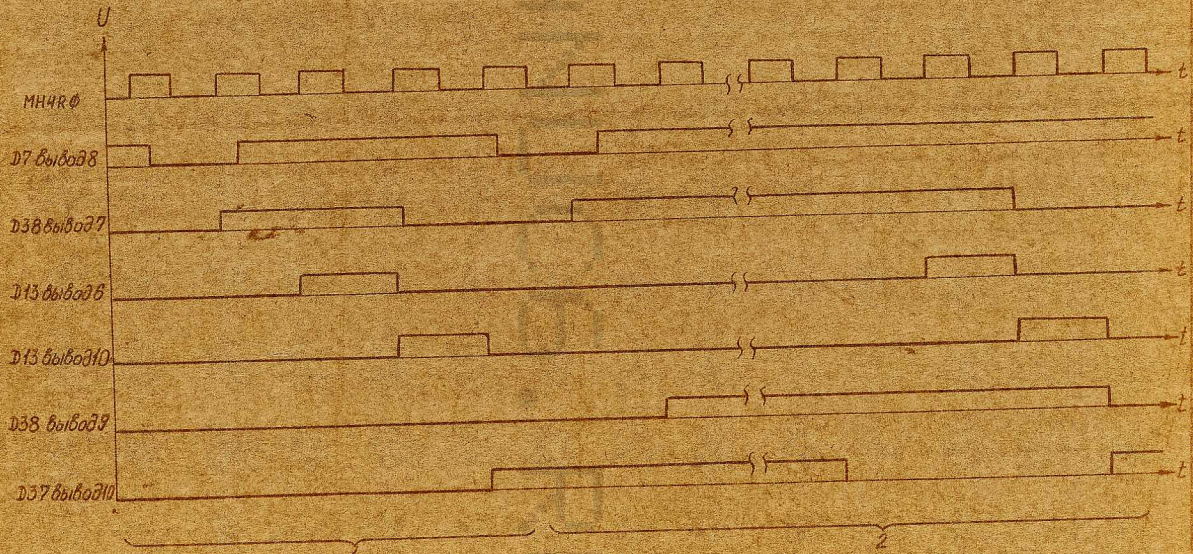
Признак переполнения вырабатывает триггер D32.2, на который поступает сигнал из ПЗУ микропрограмм D52.

Если сигнал MUI// равен 1, то в регистре А содержится 10 нулей. В этом случае при появлении "1" на выходе ПЗУ вывод 10 D52 триггер D32.1, сброшенный в "0" командами "OUT200" - "OUT202", переключится и на выходе 7 появится "1" - сигнал "Регистр А равен "0".

Импульс дешифрации "SCRIN" формируется триггерами D13.1, D13.2 (см. рис.19). Любая дешифрованная команда, кроме "OUT206",

Инв. № подл.	Подп. и дата	Взам. инв. №	Инв. № дубл.	Подп. и дата
774994	15-14/03.88г.			

Временная диаграмма формирования сигнала SCRIN



1 - предыдущая операция закончена
2 - предыдущая операция не закончена

Рис.19

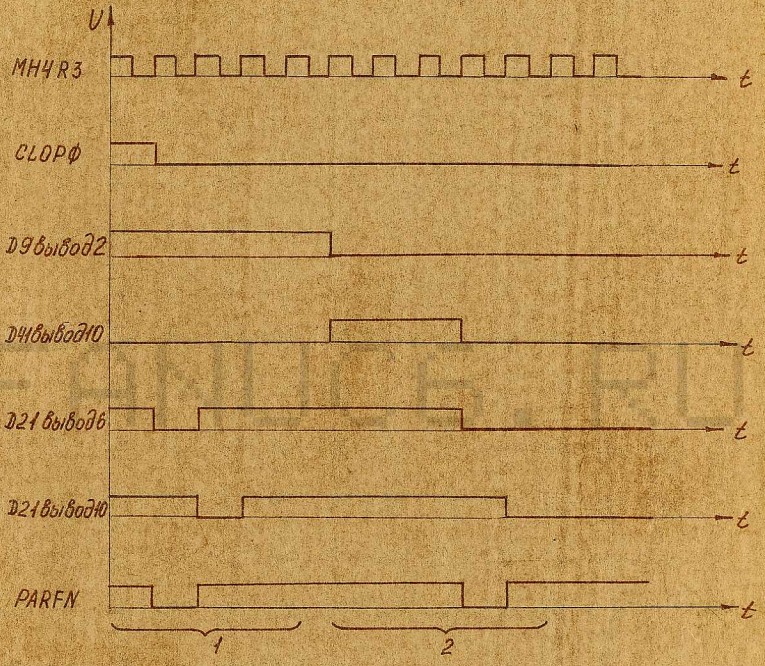
ОЦ 2.830.000 МПЗ

и "OUT2I2" устанавливает в "I" триггер занятости (вывод IO D37.I). Сброс происходит по сигналу "Конец операции", который формируется в ПЗУ вывод I3 D52. Если операция не закончена и пришел следующий импульс "BUCLN", то вывод 7 D38.2 устанавливается в "I", вывод 6 D7.3 - в "0" и по переднему фронту МН4R3 на выводе 9 D38.I появляется "I", устанавливает в "0" вывод 6 D44.I. Триггер вывод 9 D54.2 устанавливается в "I", подавая через вывод 6 D53.3, захват "HOLD" на шину и блокируя этим появление новых обращений. Элемент D7.I запрещает прохождение синхроимпульсов на входы С триггеров DI3. В конце операции триггер D37.I сбрасывается, разрешая формирование "SCRIN" и снятие захвата.

В формировании сигнала сброса триггера D37.I участвуют триггеры D8.I, DI8.I, элементы DI0.3, D25.I, D24.I и .2 и D5I.3. После выполнения команд ввода ("OUT2Ø2", "OUT2Ø3") вырабатывается сигнал "PARFN", который запускает микропрограмму нормализации введенного числа (см. рис.20). В последней микрокоманде есть микрооперация выработки сигнала REFIN (конец ввода или арифметической операции), когда из ПЗУ вывод I3 D52 поступает "I" на триггеры операций ввода DI и триггер D8.I. Вывод 6 DI.I и вывод IO DI.2 устанавливаются в "I", а D8.I переходит в режим счета ($\overline{R} = 0$, $\overline{S} = I$) и по переднему фронту МН4R3 на выводе 9 D8.I появляется "0", проходящий через инвертор на 2 элемента с открытым коллектором. Этот же "0" проходит на вывод IO D25.I и сбрасывает триггер D27.I. По той же цепи проходит сброс и при выполнении арифметических операций (OUT2Ø0, OUT2Ø1).

При выполнении команд вывода ("OUT2Ø4", "OUT2Ø5") сброс D37.I происходит при появлении "0" на выводе 8 DI0.3, что возможно при условии, что вывод IO DI8.I равен I и вывод 6 D4I.2 равен I. D I8.I переключается только по положительному перепаду на выводе II D35, когда D4I.2 уже успел сброситься в "0" после начала ПДП.

Временная диаграмма формирования сигнала PARFN



1-при выполнении арифметических операций
2-при выполнении команд ввода

Рис.20

По окончании захвата D41.2 по входу S устанавливается в "I" и происходит сброс D37.I.

Если команды "OUT" поступают из ПЗУ АП-4 (IMPRN равно 0), D37.I находится в "I" до конца программы и сбрасывается только командой "OUT2II". Это реализует элементы D24.I, D24.2.

Элемент D3.I формирует CLIRN, запускающий СУПД и СБСЗ. При чтении регистра памяти информация с шины данных через D4, D5 записывается в РД (DII, DI2) и через мультиплексор DI9 попадает на шину CRP. Схема сравнения состоит из компаратора D22 и элементов D28.I, D28.2, D29.

СБСЗ запускается в двух случаях – по импульсу CLIRN и по сигналу "BUCLN", если не закончена предыдущая команда. Сигнал захвата "HOLD" формируется на D53.3, который управляется триггером D54.2. В ответ на "HOLD" должен появиться сигнал "HLDAL" (подтверждение захвата). HOPIL равно I, так как устройств ПДП на шине больше нет, "COINL" равно I и в момент прихода "HLDAL" на выводе 6 D50.2 имеем "0", устанавливающий триггер вывод 9 D49.2 в "I" по переднему фронту "CL027". К этому моменту вывод 7 D49.I равен I (после прихода "CLIRN", поэтому вывод 8 D56.4 устанавливается в "0", вывод 8 D44.2 тоже становится "0" и на триггере вывод 9 D60.2 появляется "I", формирующая сигнал "COINL" (вывод II D44.3), "0" с вывода 8 D44.2, пройдя через инвертор, формирует на D50.I сигнал "COBEN", управляющий выдачей адресов на шину адреса.

Работу СУПД рассмотрим в двух режимах:

I) режим чтения регистра памяти (рис.*21*). Сигнал "CLIRN" устанавливает триггер вывод I0 D4I.I в "I", а счетчик байтов D30 – в состояние 0I0I (5). СБСЗ вырабатывает сигналы "HOLD" и "COINL". По сигналу "COBEN" формирователь D34 выдает содержимое счетчика на шину AD00L – AD02L. Триггер D23.I вывод 9 находится в "0" после прохождения "RESEN". На К-входе присутствует "0" от D22.2, который

Временные диаграммы чтения
регистра памяти в режиме ПДП

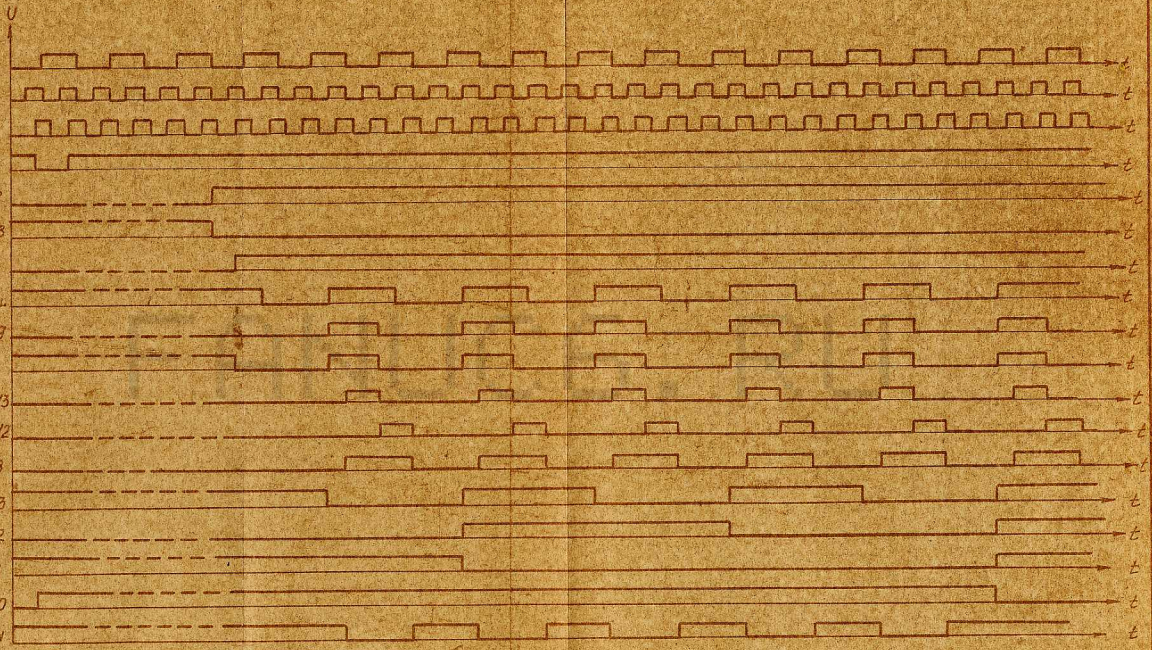


Рис. 21

фиксирует совпадение всех условий, необходимых для ПДП ("HOLD", "HLDA", "COINL", "HOPIL"). Формирователь D57 по сигналу "COBEN" выдает сигнал "MEMRL". По этому сигналу устройство памяти снимает "MEPR?" и выставляет его только тогда, когда данные готовы. По переднему фронту "MEPR?" триггер (вывод 9 D23.1) переходит в "1" и счетчик D30 вычитает 1. Одновременно регистр D35 переходит в режим сдвига (вывод 6 D31.1 равен 1), а регистры D11, D12 записывают данные. Элементы D24.4 и D48.1 формируют строб 500 нс, во время которого через мультиплексор проходят младший полубайт (вывод 12 D35 равен "0") и старший полубайт (вывод 12 D35 равен "1"). Этот строб разрешает прохождение сигналов "RCZIN", "CCZIN" через D29 и формирует один из сигналов "ACLAN", "ACLEN". Появившийся на выводе 11 D35 "0" сбрасывает вывод 9 D23.1 в "0" и следующий цикл СУПД начнется с приходом следующего переднего фронта "MEPR?". Компараторы D40, D47 сравнивают содержимое счетчика с 0 и 1 (см. рис. 22). После считывания шестого байта D30 переходит в состояние 15 и сигнал переноса (вывод 13 D30) устанавливает вывод 10 D41.1 в "0". Вывод 6 D49.1 переходит в "1" и захват снимается;

2) режим записи в регистр памяти (рис. 23). В этом режиме вместо сигналов "ACLAN", "ACLEN" вырабатывается сигнал "ACSCN". При поступлении команд "OUT20?4", "OUT20?5" на выводе 11 D10.2 - "1" и когда вывод 6 D23.2 будет равен "0", то вывод 8 D31.2 положительным перепадом сформирует первый передний фронт сигнала "STADN" (через D31.3 и D9.5) и ставит вывод 6 D36.1 в "0". Этот "0" сбрасывает триггеры вывод 6 D41.2 в "0" (подготавливая цепь сброса триггера занятости D37.1) и D26.2, который переводит регистр D35 в режим сдвига. После переключения D41.2 вырабатывается сигнал "COPEN" и на шину подаются адреса и сигналы управления. В дальнейшем сигнал "STADN" формируется из "MEPR?", а управление D35 - аналогично режиму чтения.

Временная диаграмма формирования сигнала IC DZN

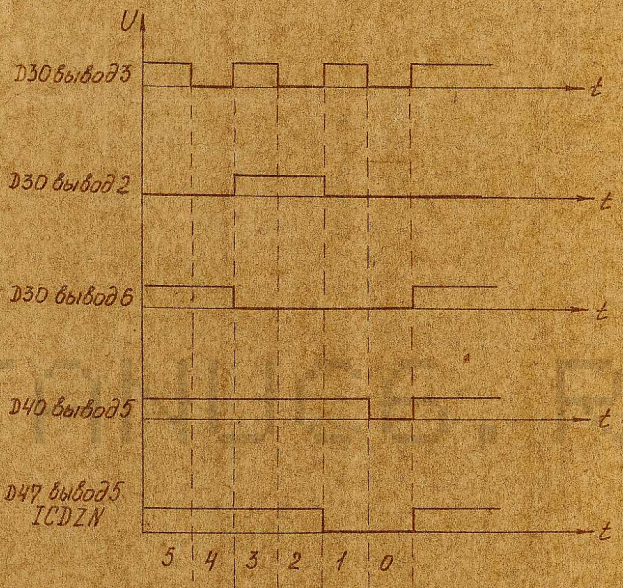


Рис 22

Временные диаграммы записи в память в режиме ПДП

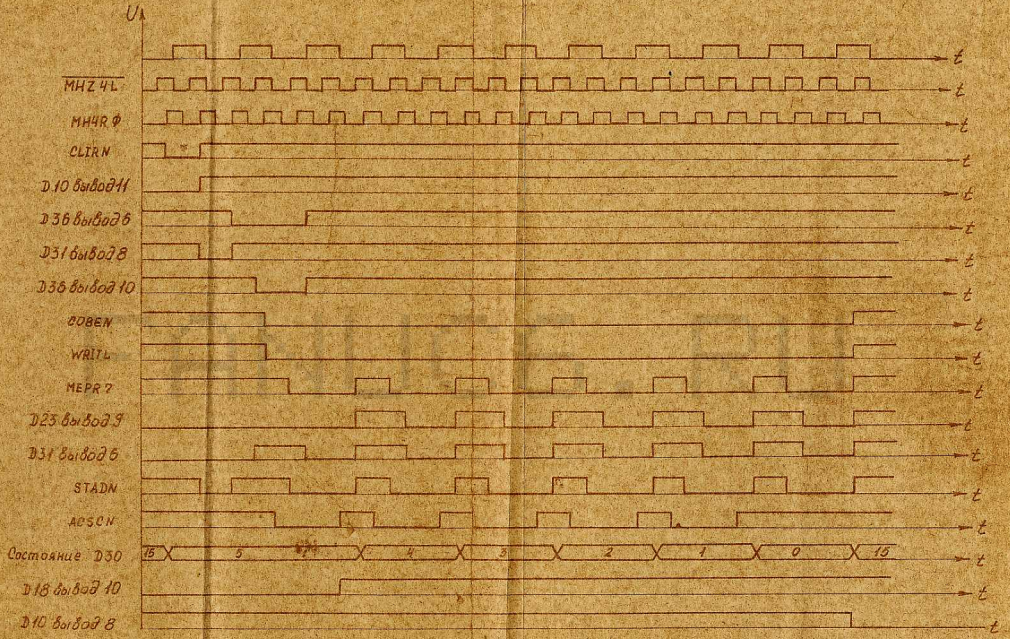


Рис.23

Триггеры знаков порядка D59 фиксируют знаки при каждой операции чтения или при вычислениях с участием порядков. При чтении памяти имеем вывод 3 D10.1 равным 1, вывод 10 D41.1 равным 1 и разряд данных ДАЙ4 проходит на выходы D17.3.

Синхроимпульс записи вырабатывается либо в D58.1 (если вывод 7 D1.1 равен 1), либо в D58.2 (вывод 9 D1.2 равен 1). Запись происходит по переднему фронту сигнала переноса вывод 13 D36.

В момент вычислений на входы триггеров поступают инвертированные сигналы "SEACN", "SEBCN", которые заносятся во время действия сигналов "RECCØ" (для "SEEAØ") и "CCEB3" (для "SEEBØ") по отрицательному перепаду с выхода D25.4. Элементы D42.2, D25.3 и 4 формируют тактовые импульсы из серий "МИ4Г3" и "МИ24І". Это необходимо из-за больших задержек в цепи формирования "SEACN", "SEBCN" в АП-І.

Знаки мантиссы записываются в триггеры D64 при каждом вводе или вычислении с участием мантиссы. Во время загрузки разряд данных ДАЙ7 проходит через D62.1, а импульс записи вырабатывается на D62.2 или D58.4 (в зависимости от состояния триггеров D1). В момент вычислений величину знаков и время их записи определяет ПЗУ D52.

II.I2. Устройство управления ДЛИ3.057.220

II.I2.I. Устройство предназначено для выполнения арифметических операций совместно с устройствами управления ДЛИ3.057.224 (в дальнейшем – центральный процессор, ЦП), ДЛИ3.057.232 (в дальнейшем – АП-3), ДЛИ3.057.228 и ДЛИ3.057.231.

II.I2.2. Структурная схема устройства приведена на рис.24 и состоит из следующих частей:

РД – регистр данных;

СУП – схема условного перехода;

МД – мультиплексор данных;

Инв. № подл. | Подп. и дата | Взам. инв. № | Инв. № дубл. | Подп. и дата
174099 | 2-714/03-88г.

Структурная схема устройства управления ДЛИ3.057.230

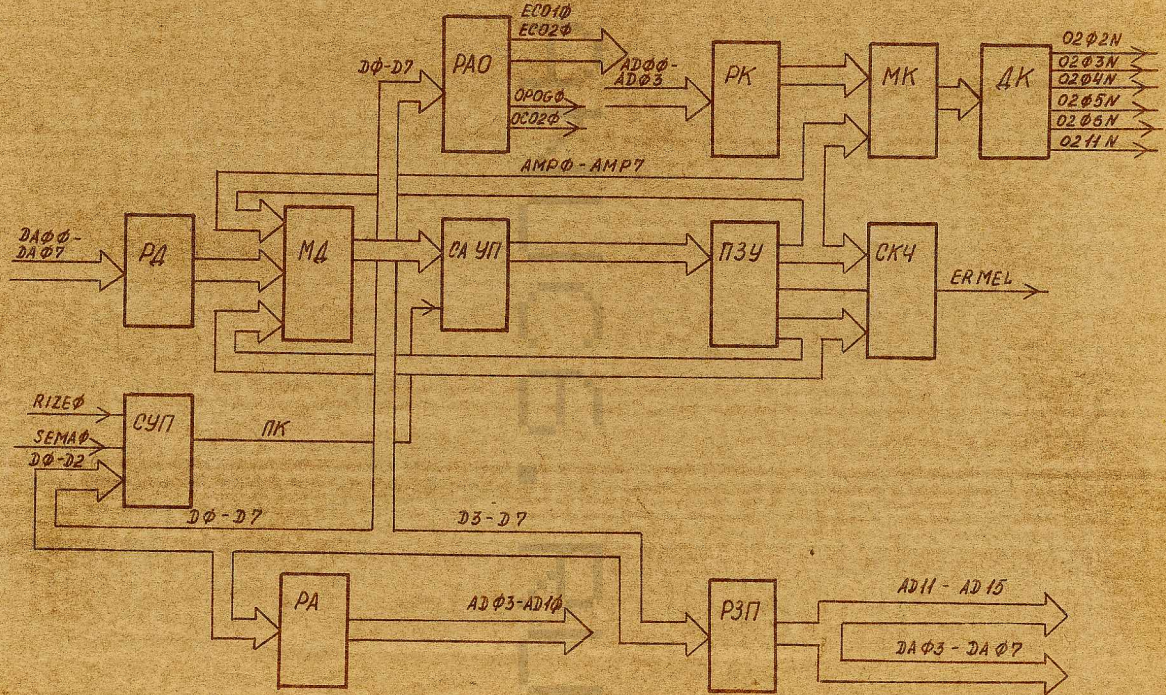


Рис. 24

РА – регистр адреса;

РАО – регистр арифметических операций;

САУП – счетчик адреса управляющей программы;

РК – регистр команды;

ПЗУ – постоянное запоминающее устройство;

РЗП – регистр зоны памяти;

МК – мультиплексор команды;

СКЧ – схема контроля четности;

ДК – дешифратор команд.

При выполнении центральным процессором команд вывода "OUT" с адресами от 200 до 212 (в восьмеричном коде) в РД и РК записываются 8 разрядов данных и 4 младших адресных разряда. После включения питания и прохождения начального сброса МД и МК пропускают информацию с РД и РК. Адрес команды "OUT" дешифрируется на ДК и определяет дальнейшую работу устройства.

Содержимое РД может заноситься:

в РАО, где формируются сигналы управления арифметическими операциями;

в РЗП, который адресует память во время выполнения операций обмена;

в РА, который работает аналогично РЗП;

в САУП как адрес первой команды управляющей программы. Часто повторяющиеся последовательности команд оформлены в виде небольших программ и занесены в ПЗУ. Это разгружает ЦП, увеличивает быстродействие (так как аппаратная выборка команд из ПЗУ значительно быстрее) и упрощает программирование. В этом случае МД и МК переключается на ПЗУ и управление устройством передается программе. СКЧ контролирует четность информации из ПЗУ и в случае нечетного числа единиц в слове ПЗУ и контрольном разряде КР вырабатывает сигнал "ERMEI". Встретившиеся в программе команды условного перехода

поступают на СУП. Три младших разряда D0 – D2 выбирают одно из условий (различные комбинации сигналов "SEMA0" и "RIZE0") и, если оно истинно, то следующее слово из ПЗУ загружается в САУП. Условия перехода приведены в табл. 19

Таблица 19

Разряды			Условия перехода
D0	D1	D2	
0	0	0	Содержимое регистра А меньше 0
0	0	1	Содержимое регистра А больше или равно 0
0	1	0	Содержимое регистра А больше 0
0	1	1	Содержимое регистра А равно 0
1	0	0	Содержимое регистра А не равно 0
1	0	1	Безусловный переход
1	1	0	Содержимое регистра А меньше или равно 0
1	1	1	Нет перехода

Каждая управляющая программа заканчивается командой передачи управления, по которой МД и МК переключается на РД и РК и управление переходит в ЦП.

II.I2.3. Принципиальная схема устройства (рис. 11 ДЛИ.700.022 ТО2. РД, состоящий из регистров D5, D6, получает информацию с шины данных DA00 – DA07. Эта информация записывается в РД по переднему фронту сигнала "BUCLN", приходящего с АП-3. По этому же сигналу РК (D1) заносит информацию с AD00 – AD03. МД (D11, D12, D13) и МК (D7) управляются триггером D8.2 вывод 6. При управлении от ЦП вывод 6 D8.2 находится в "1" и мультиплексоры принимают информацию со входов В. Дешифратор команд собран на D14, D15. Нужная микросхема выбирается старшим разрядом кода команды

вывод 9 D7 (при "I" работает DI5, при "0" - DI4). Разрешение дешифрации поступает на DI4, DI5 с вывода 6 D2.I. Оно возникает в трех случаях: при поступлении импульса SCRIN с АП-3; при окончании выполнения команды условного перехода "OUT2I2" во время работы микропрограммы; после перехода на очередную команду микропрограммы. Во всех этих случаях на выходе D2.I возникает "I" длительностью 250 нс, т.е. равная периоду тактовой частоты 4 МГц.

Выходы дешифраторов соответствуют командам "OUT2ØØ" - "OUT2I2", посылаемым с ЦП.

Команда "OUT2ØØ" или "OUT2ØI" устанавливает сигнал "CLORØ" в "I" (вывод 6 D3.3). По "OUT2ØI", кроме того, сигнал "OCOSA" (вывод I0 D8.I) сбрасывается в "0". Сигнал "CLORØ" заносит в РАО (D20, D2I) информацию с МД. Выходы D2I через комбинационную схему D26.I, D27.2, D32 преобразуются в сигналы "OCOIA", "OCO2Ø", "OROCO".

Команды "OUT2Ø2" - "OUT2Ø5" идут на АП-3, где поступают на схему ИЛИ, формирующую сигнал "CIRN". По переднему фронту этого сигнала информация из МД записывается в РА (D36). Затем по сигналу "COBEN" отпирается выход D36, адресующий память по шинам ADØ3 - ADIØ.

Команда "OUT2Ø6" записывает зону памяти в РЗП (D37). Содержимое РЗП может быть выдано на адресные шины ADII - ADI5 во время выполнения команд "OUT2Ø2" - "OUT2Ø5" (по сигналу "COBEN") или на шины данных DAØ3 - DAØ7 по сигналу "I2OIN" при выполнении команды "IN2ØI".

Команда "OUT2IØ" сбрасывает вывод 6 D8.2 в "0", МД и МК переключается на входы А; элементы D27.5 вывод 4 и D28.I вывод II формируют импульс приема кода на САУП (DI7, DI8, DI9), элементы D3.I, D3.2 вывод 8 формируют импульс приема кода на регистр DI6, синхронизирующий выборку команд программы. Через 250 нс после приема

кода по заднему фронту MH4RL появляется "I" на выходе Q2 (вывод 4 D16), приводящая к появлению "I" на выводе I2 D2.3. Это разрешение счета САУП, во время которого его содержимое по заднему фронту MH4RL наращивается на I, адресуя очередную команду программы в ПЗУ (D25, D29). Еще через 2 периода MH4FL "I" появится на выводе II D16 и через 0,5 мкс на D4.3 вывод I0 появится "0", разрешающий дешифрировать команду. "I" на выводе 7 D8.2, возникшая в результате "OUT2IØ", разрешает прохождение сигнала "REORØ" с АП-3 в конце отработки каждой команды.

Сигналы "CLCRØ", "CLIRN" и команда "OUT2IØ" собраны на элементе D2.2. Любой из этих сигналов вызывает на выходе вывод 8 D2.2 сигнал "SERUØ".

Слово программы поступает на СКТ (элементы D22, D30, D31). При нечетном количестве "I" на выводе 6 D3I появляется "I", которая проходит на D33. Триггер D83 управляет двумя элементами с открытым коллектором D34.I. Один из элементов вырабатывает сигнал "ERMEL" (нагрузочный резистор находится на приемной стороне этого сигнала), другой управляет светодиодом VI, сигнализирующим об ошибке. Сбросить триггер может только сигнал начального сброса. Контроль по четности проводится только при работе программы, что достигается подачей "I" на вывод II D33 от триггера D8.2.

Команда "OUT2II" устанавливает вывод 6 D8.2 в "I", возвращая управление внешней шине.

Команда "OUT2I2" запускает схему условного перехода. Цикл условного перехода длится 8 тактов. В первом такте вырабатывается разрешение счета САУП и разрешение работы мультиплексора D35. Если условие, выбранное тремя младшими разрядами МД, истинно, то на выводе 6 D35 появляется "0" и в 5 такте разрешается прохождение сигнала "Прием кода" через D26.3, D28.I, D27.5 на входы VI счетчиков D17, D18, D19. Таким образом, в случае перехода адресом очеред-

ной команды служит слово, следующее за командой условного перехода. Если условие не выполняется, в 8 такте прибавляется еще одна 1 к содержимому САМП. В обоих случаях в 8 такте вырабатывается импульс дешифрации команды.

Шинный формирователь D10 формирует сигнал сброса устройства при включении питания, а также тактовые частоты "МН4RØ", "МН4R3", которые используются в АП-3 и устройствах управления ДЛИ3.057.228 и ДЛИ3.057.231.

II.I3. Устройство запоминающее ДЛИ3.065.096

II.I3.I. Устройство запоминающее ДЛИ3.065.096 (в дальнейшем УЗ) представляет собой энергонезависимое оперативное запоминающее устройство и предназначено для хранения информации в процессе функционирования системы управления НЕЙРОН.ИЗ.6I7, а также при отключении основного источника питания.

Устройство обеспечивает:

хранение I6 К байт информации;

прием и выдачу байта информации в течение 500 нс;

хранение I6 К байт информации при отключении основного источника питания в течение I000 ч;

соответствие входных и выходных уровней стандартным уровням ТТЛ логики.

II.I3.2. Структурная схема УЗ представлена на рис.25 и состоит из следующих узлов:

БД - буфер данных (D30, D3I);

БА - буфер адреса (D2, D3, D4, D8, D9, D10);

БУС - буфер управляющих сигналов (D5, D6, D7, DII);

СА - селектор адреса (D2I, D22, D26, D28, D32);

БУ - блок управления (DI2, DI4, DI5, DI6, DI7, DI8, DI9, D20, D24, D25, D27);

Инв.№ подл. | Подп. и дата | Взам. инв.№ | Инв.№ дубл. | Подп. и дата | 14.03.88 Порт.

1740Ø4

Копировал

Структурная схема устройства запоминающего ДЛИ3.065.096

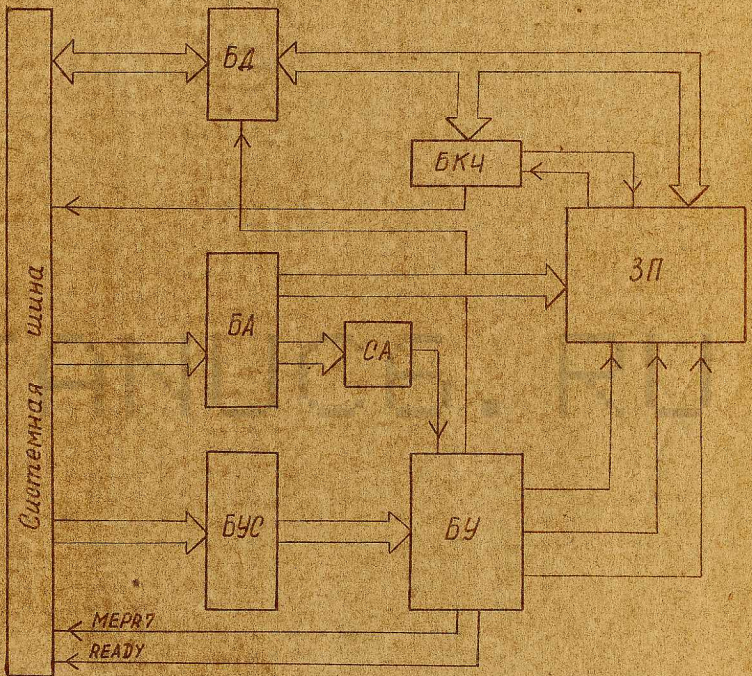


Рис.25

БКЧ – блок контроля четности (D29, D24);

ИОЧ – индикатор ошибки четности (V6 и R49);

БРП – блок резервного питания (V1, D18, G1-G3);

ЗП – запоминающее поле (D33 - D69).

Устройство обращается к УЗ, выставляет код адреса ячейки памяти, который через ВА поступает на ЗП, старшие разряды кода адреса поступают на СА, где формируется сигнал выбора 4 К байт памяти. По сигналам управления с системной шины, которые через БУС поступают на БУ, начнет работать БУ, формируя импульсы в соответствии с временной диаграммой работы микросхем памяти 537РУ6А и временной диаграммой обмена с системной шиной. Сигналы управления с БУ поступают на ЗП и БД. Через БД осуществляется обмен байтами данных между ЗП и системной шиной. В БКЧ при записи байта данных формируется контрольный разряд четности, который запоминается в ЗП. При считывании контрольный разряд и считанный байт поступают на БКЧ, если в считанном байте изменилась четность единиц, то БКЧ выдает сигнал на ИОЧ, который сигнализирует о наличии ошибки на плате, и БКЧ также выставляет на шину сигнал ошибки по четности "ERMEL". УЗ может сохранять информацию при отключении основного источника питания за счет работы схемы БРП. Когда отключается питание от системной шины, БРП переключает питание ЗП на аккумуляторы, которые входят в состав БРП.

12.ТЗ.3. Схема электрическая принципиальная (рис.13 ДИИ.700.022 Э2). УЗ работает в режимах:

записи и чтения от устройства управления ДИЗ.057.224 (в дальнейшем УУ);

записи и чтения от арифметического процессора;

хранения информации ;

энергонезависимого хранения информации.

В режиме записи от УУ младшие разряды адреса ADOOI – ADIII поступают через D2, D3, D4, D8, D9, DI0 на адресные входы микросхем памяти, старшие разряды кода адреса дешифрируются на D2I и D22 и через поле точек 4...I9 поступают на элемент D28. На вторые входы D26.2 и D39.I с поля точек 2– – 3I поступает сигнал выбора банка. На выходе одного из элементов D26.2 или D32.I формируется сигнал выбора 4 К байт памяти, а на выходе 6 элемента D32.2 формируется сигнал выбора платы.

При обращении УУ к УЗ по сигналу "SYNC7" триггер DI2 вывод 9 устанавливается в "0". На DI5.2 вывод 8 появляется "I" и при наличии сигнала выбора платы на DI4.2 вывод 6 появляется "0", который поступает на вывод 3 DI2, и по заднему фронту синхрочастоты MHZ4L на выводе 7 триггера DI2 устанавливается "I", которая через DI8.I в режиме записи формирует на триггере D24.I сигнал записи на элементы памяти и D20 вывод 6 сигнал выбора в режиме записи микросхем памяти. В режиме чтения сигнал выбора формируется на выводе 8 элемента D20.

С вывода 7 DI2 "I" поступает через DI5.I и DI3.6 на D27 вывод 2 и на D27 вывод 3. По заднему фронту частоты MHZ4L D27 вывод 6 устанавливается в "I", которая поступает на вывод 2 DI2. По заднему фронту MHZ4L триггер перебрасывается, на выводе 7 устанавливается "0" и цикл обращения к УЗ завершен.

На триггер D27 под воздействием сигнала "DBINL" в режиме чтения вырабатывается сигнал управления буфером данных на элементах D30, D3I, который с вывода 9 D27 поступает на выводы I5 элементов D30 и D3I.

При работе в режиме обращения от АП работа БУ аналогична вышеизложенной. Только запуск осуществляется по сигналу "HLDAL", который поступает на DI5.2 чувствительным уровнем. Цикл обращения к памяти повторяется до тех пор, пока сигнал "HLDAL" равен "0".

При записи в УЗ на D29 формируется бит четности, который запоминается и при чтении на D29 происходит анализ прочитанного байта на четность. В случае изменения четности байта, срабатывает триггер D24.2, загорается светодиод V6 и через DII.3 поступает сигнал ошибки "ERMEL" на шину системы.

В УЗ осуществлен также режим энергонезависимого хранения информации. При отключении основного источника питания, к питанию ЗП подключаются аккумуляторы G1-G3 и информация в элементах памяти сохраняется.

II.I4. Устройство ввода-вывода ДИЗ.049.206

II.I4.I. Устройство ввода-вывода ДИЗ.049.206 является универсальным параллельным интерфейсом, который предназначен для связи между периферийными устройствами, работающими в параллельном коде данных и устройством управления ДИЗ.057.224.

Устройство ввода-вывода ДИЗ.049.206 (в дальнейшем - параллельный интерфейс) может управлять периферийными устройствами (считывателями, перфораторами, клавиатурой и т.д.) в различных режимах работы при различном уровне сигналов, используемых для обмена с ними.

II.I4.2. Структурная схема параллельного интерфейса представлена на рис. 26 и состоит из следующих составных частей:

ТС - тактировка сигналов;

СЗП - схема запроса прерывания;

БКВ - буфер кода вызова;

ССКВ - схема сравнения кода вызова;

СВРР - схема выбора режима работы;

РПД - регистр принимаемых данных;

РВД - регистр выходных данных;

РУС - регистр управляющего слова;

СП - схема пуска;

ВМ - входной мультиплексор;

Структурная схема устройства ввода-вывода ДЛИ3.049.206

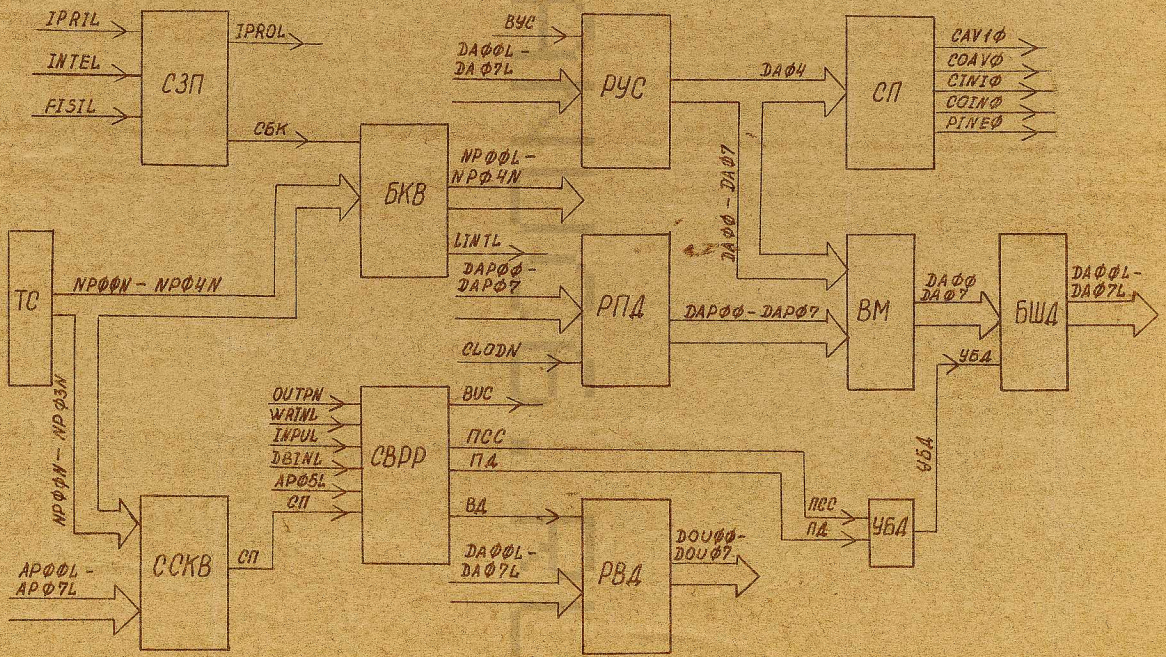


Рис. 26

БШД – буфер шины данных.

Параллельный интерфейс может производить ввод-вывод данных и слова состояния как в режиме прерывания, так и в программном режиме.

Работу параллельного интерфейса по прерыванию обеспечивает СЗП.

Наличие входного или выходного флага является изначальным сигналом для срабатывания СЗП. Если ни одно из устройств с высшим приоритетом не запросило прерывания (сигнал "IPRIL" равен "1") и центральный процессор разрешает прерывание (сигнал "INTEL" равен "0"), СЗП вырабатывает строб-импульс буфера кода вызова (СВИ), по которому из БКВ в центральный процессор подается код вызова (NP00L – NP04L) и сигнал запроса прерывания "LINTL".

Код вызова (NP00–NP04) является кодом периферийного устройства. Он задается маркировкой сигналов (ТС) путем соединения с шиной "Общий" соответствующих разрядов NP00–NP04, нормально соединенных через резисторы с шиной "+5 В", и позволяет присвоить каждому периферийному устройству свой индивидуальный код.

Разрешение на периферийные устройства подается центральным процессором путем выдачи через системную шину данных DA00–DA07 управляющего слова совместно с выдачей на адресную шину AP00–AP07 адреса периферийного устройства. На схеме сравнения кода вызова (ССКВ) происходит подтверждение кода (сравнение AP00–AP03 с P00–P03), в результате вырабатывается сигнал подтверждения (СП), который, комбинируя в схеме выбора режима работы (СВРР) с сигналами системной шины "OUTPL" (вывод), "WRITL" (выдача), "INPUL" (ввод), "DBINL" (прием) и с сигналом адресной шины "AP05L", формирует четыре основных сигнала, определяющих режим работы интерфейса: прием данных (ПД), вывод данных (ВД), прием слова состояния (ПСС), вывод управляющего слова (ВУС).

Сигнал "РУС" используется для фиксации управляющего слова в регистре управляющего слова (РУС).

Контролируемое слово состояния поступает на входной мультиплексор (ВМ). Туда же из регистра принимаемых данных (РПД) поступают входные данные DAP00- DAP70.

ВМ, управляемый сигналом адресной шины "AP05L", выдает на трехстабильный буфер шины данных (ШД) либо 8 разрядов принимаемых данных, либо 8 разрядов слова состояния.

Во время действия слова ПД или ПСС вырабатывается сигнал управления буфером данных (УБД) и на системную шину данных пропускается соответствующая информация.

В момент фиксации управляющего слова в РУС срабатывает схема пуска (СП), вырабатывающая сигналы "CO1N0", "COAU0", "CAU10" и "PIN30" для запуска периферийных устройств.

Вывод данных организован через регистр выходных данных (РВД), где они фиксируются сигналом вывода данных (ВД).

II.14.5. Принципиальная электрическая схема устройства ввода-вывода ДЛИ3.049.206 (рис.15 ДЛИ.700.022 Т02).

Работу параллельного интерфейса в режиме прерывания обеспечивает схема запроса прерывания (СЗП).

Необходимым условием для срабатывания СЗП является установка в "0" флага входа (вывод 7 D45) или флага выхода (вывод 9 D45), а также равенство "1" сигналов D24.1 вывод 6, D18 вывод 10, D46.4 вывод 9 на входах микросхемы D49.2. При выполнении этих условий устанавливается в "0" триггер D46.2, который в качестве тактовых импульсов использует инвертированный на D3.3 сигнал системной шины "MHZ4L". Установка в "0" триггера D46.2 вызывает:

установку в "0" сигнала "IPROL" (D22.3), который запрещает запросы на прерывание от всех периферийных устройств с низшим приоритетом;

установку в "1" триггера D46.1, который своим инверсным выходом D46.1 вывод 9 не позволяет возникнуть новому запросу на обмен данными до тех пор, пока не потеряет силу предыдущий.

Кроме того, при наличии необходимых условий (сигнал "IPRIL" равен "1", сигнал "INTEL" равен "0"), становится равным "0" сигнал D49.1 вывод 8. При этом по переднему фронту частоты MHZ4L устанавливается в "0" триггер D13.2. Происходит установка в "1" триггера D46.2, но сигнал "IPROL" (D22.3 вывод 3) продолжает блокировать линию приоритета до тех пор, пока данное периферийное устройство не будет обслужено.

Установка в "0" триггера D13.2 является строб-импульсом (СБИ) для посылки в центральный процессор, через буфер BTR (D10), кода периферийного устройства "NPØØL"-"NPØ4L", а также сигнала запроса прерывания "LINTL" (D10 вывод 19).

Центральный процессор прерывает выполнение основной программы и приступает к обслуживанию периферийного устройства, запросившего прерывание. При этом на адресную шину (APØØL-APØ7L) выставляется адрес данного периферийного устройства. Младшие разряды адреса APØØL-APØ3L поступают на ССИВ (D9), где они сравниваются с соответствующими разрядами NPØØN-NPØ3N. Старшие разряды адреса APØ4L, APØ6L, APØ7L, поступая на D35.4 и D35.2, формируют строб-импульс D35.2 вывод 13 срабатывания ССИВ. В результате сравнения на выходе D9 вывод 6 вырабатывается сигнал с уровнем "1" (сигнал СП на структурной схеме), который является разрешением для работы СВРР (D47, D48). Назначение сигнала адресной шины "APØ5L" раскрыто при описании структурной схемы параллельного интерфейса.

Ввод данных от периферийных устройств к центральному процессору осуществляется в режиме приема данных и происходит следующим образом:

Входные данные DAP00-DAP70 сопровождаются синхроимпульсом "CLODN", которые пропускается через задерживающий фильтр (R14, C1) и поступают на вход микросхемы D30.1. Данная микросхема позволяет посредством коммутации выключателя S4.4 выводы 3,4 получить синхроимпульс на выходе D30.1 вывод 11 в прямом или инверсном виде. Этот синхроимпульс используется или непосредственно для записи в РПД (D11, D12) или же через одновибратор D50.1. В первом случае необходимо замкнуть выключатель S4.1 выводы 7, 8, а во втором - включатели S5.4 выводы 7, 8 и S4.1 выводы 9, 10.

Кроме записи данных в РПД синхроимпульс "CLODN" устанавливает в "0" флаг входа D45 вывод 7, инициируя тем самым выработку последовательности запроса прерывания. В результате срабатывания СВП центральный процессор устанавливает режим приема данных. При этом СВРР вырабатывает сигнал ПД (D48 вывод 8). Этот сигнал устанавливает в "0" вывод 6 D22.4, что является строб-импульсом УВД для открытия буфера данных. Центральный процессор считывает данные и одновременно сбрасывает флаг входа D45 вывод 7, подготавливаясь таким образом для считывания следующего байта данных.

Вывод данных из центрального процессора, как и ввод, может происходить как по прерыванию, так и в режиме программного опроса. В случае работы по прерыванию срабатывание СВП происходит при установке флага вывода (D45 вывод 9), который устанавливается внешним сигналом "CLRDØ". Этот сигнал, аналогично сигналу "CLODN", проходит через задерживающую цепь (R34, C6) и также может быть инвертирован на микросхеме D28.2 при помощи выключателя S5.5 выводы 13, 14. После срабатывания СВП центральный процессор устанавливает режим вывод данных и выставляет данные DA00L-DA07L на шину. Выходные данные инвертируются на D4, D5.1 и поступают на РВД (D37, D38). Запись данных в РВД происходит по сигналу ВД D47 вывод 6, который производит также и сброс флага выхода D45 вывод 9.

С выхода РВД данные через выходную схему (D42, D43, D40, D41) направляются на разъем XI.2 (D0U00 – D0U70).

Выходная схема обеспечивает возможность инвертирования данных на D42, D43 посредством коммутации выключателя S2.3 выводы I, 2. Кроме того, выходная схема обеспечивает выдачу данных с уровнем напряжения, необходимым для данного периферийного устройства. С этой целью применены инверторы с открытыми коллекторами (D40, D41). Выходы этих инверторов, через резисторы R53–R60 могут (посредством коммутации выключателей S5.3 выводы I5,I6 и S1.3 выводы 5, 6) соединяться с источником требуемого напряжения.

В случае, если периферийное устройство требует посылки строб-импульса, сопровождающего выходные данные, возможно подключение ждущего мультивибратора D50.1 (коммутируя выключатель S5.2 выводы 5, 6). При этом на вход мультивибратора подается сигнал "0UDA0"– D36.5 вывод 2, по которому вырабатывается строб-импульс сопровождения "STRIN".

Управляющее слово используется центральным процессором с целью подготовки параллельного интерфейса для работы в одном из режимов, а также для контроля работоспособности параллельного интерфейса и периферийного устройства путем анализа выданного управляющего слова после его записи в РУС.

В режиме вывода управляющего слова центральный процессор выставляет на шину данных (DA00L–DA07L) управляющий байт, каждый бит которого (кроме DA07L) имеет свое назначение. После инвертирования на D4 и D5.I младшие разряды DA0I и DA02 поступают на комбинационные элементы, а старшие (DA03– DA07) фиксируются триггерами D I7, DI8, DI3.I, используя в качестве синхроимпульса прямой (D47 вывод 8) и инвертированный (D24.3 вывод 8) сигналы ВОС. При этом каждый разряд имеет следующее назначение:

DA0X – не используется;

DA0I – при логическом умножении на сигнал ВОС генерирует им-

пульс сброса флагов (D8.3 вывод 11);

DA02 – при помощи сигнала ВСС генерирует импульс, который после логического умножения на сигнал начальной установки (RESET), вырабатывает импульс сброса (D8.1 вывод 8);

DA03 – устанавливает триггер D17 вывод 9, который в "0" имеет значение свободного периферийного устройства, в "1" – периферийное устройство в режиме захвата;

DA04 – производит установку в "1" триггера D17 вывод 6, что является сигналом пуска для периферийных устройств;

DA05 – при битсации в D18 вывод 6 указывает направление протяжки ленты МЗУ ("1" – вперед, "0" – назад);

DA06 – устанавливает в "1" триггер D18 вывод 10 в случае, если периферийное устройство работает с прерыванием;

DA07 – устанавливая в "1" D18.1 вывод 10, инициализирует периферийное устройство для работы на ввод данных, в "0" – на вывод.

Часть сигналов выдаваемого управляющего слова после записи их в РУС (D17, D13, D18.1) доступны для контроля со стороны центрального процессора. Совместно с сигналами периферийных устройств и внутренними сигналами устройства ввода-вывода они образуют слово состояния, которое на входе в шину данных (DA00I-DA07) имеет следующее значение:

DA00 – сигнал готовности периферийного устройства, полученный логическим сложением сигналов "STESI" и "STE0I";

DA01 – сигнал готовности периферийного устройства, полученный логическим сложением сигналов "REDIN" и "RED2N";

DA02 – зафиксирован сигнал захвата;

DA03 – зафиксирован сигнал пуска;

DA04 – зафиксирован сигнал направления протяжки;

DA05 – наличие режима прерываний;

DA06 – наличие флага входа;

DA07 – наличие флага выхода.

Эти восемь признаков, характеризующих состояние периферийного устройства и параллельного интерфейса, поступают на В-входы входных мультиплексоров (D15, D16).

В режиме приема слова состояния становится равным "1" адресный сигнал ДРИБ (D44.I вывод I2) и байт состояния поступает на входы буфера данных D19. Открытие буфера данных в этом режиме также происходит по нулевому уровню сигнала УБД (D22.4 вывод 6), но установка в "0" его производится уже сигналом ПСС (D48 вывод 6).

Выработку сигналов, осуществляющих запуск и управление работой периферийных устройств, производит схема пуска (СП), в которую входит D20.I, D20.2, D2I, D27, D29, D33.

Данная схема вырабатывает пять таких сигналов: "CAVIØ", "PINØ", "CINØ", "COAVØ" и "COINØ". В зависимости от типа периферийного устройства, для управления им может использоваться тот или иной сигнал.

Применение в 2И одновибраторов (D29, D33) позволяет получать управляющие сигналы с различной длительностью импульсов, а также при необходимости использовать их в качестве генераторов импульсов, коммутируя переключатель S1.2 выводы I,2 или переключатель S I.4 выводы 7,8.

Выключатели S3.4 выводы I5, I6, S3.5 выводы II, I2 и S3.6 выводы I3, I4 позволяют получать сигналы управления работой периферийных устройств в прямом или инверсном виде.

Замыкая или размыкая выключатели S2.I, S2.2 выводы 7, 8 и 9, I0, S2.2 выводы I3, I4 и II, I2, S4.3 выводы I5, I6 для выработки управляющих сигналов подключается непосредственно сигнал пуска ENCOØ (D24.I вывод 6) или тот же сигнал, прочедший через соответствующий одновибратор.

С целью получения большей гибкости при подключении через параллельный интерфейс различных периферийных устройств, применена тарировка сигналов (ТС), выполненная на выключателях типа ВДИ-8 (S1 - S5).

Как уже отмечалось выше, некоторые выключатели используются для получения управляющего сигнала, требуемого вида, в зависимости от типа периферийного устройства.

Другие выключатели используются для инвертирования входных и выходных данных, а также некоторых внутренних сигналов и сигналов, поступающих с периферийного устройства.

С помощью ТС осуществляется также установка кода периферийного устройства и обеспечивается ввод-вывод данных и служебных сигналов с уровнем напряжения, требуемым для работы данного периферийного устройства.

II.I5. Устройство ввода-вывода ДЛИС.049.207

II.I5.I. Устройство ввода-вывода ДЛИ3.049.207 является последовательным интерфейсом, который предназначен для связи системной шины с любым стандартным периферийным устройством со скоростью последовательного обмена данными до 9600 бод.

Технические характеристики устройства:

тип приемопередатчика – КР580ВВ4А;

скорость передачи данных – до 9600 бод;

дальность передачи до 100 м;

сопряжение со стандартными интерфейсами ИРПС; RS–232С;

"Токовая петь" 20 мА;

наличие дифференциального (дуплексного) канала для связи с интерфейсом пульта и клавиатурой;

питающие напряжения ±5 В; ±I2 В; ±I5 В.

II.15.2. Структурная схема последовательного интерфейса представлена на рис.27 и состоит из следующих функциональных узлов:

СЗКВ – схема сравнения кода вызова;

СВР – схема выбора режимов;

РСС – регистр слова состояния;

РД – регистр данных;

ТГ – тактовый генератор;

УАПП – универсальный асинхронный приемопередатчик;

ВМ – выходной мультиплексор;

ШФД – шинный формирователь данных;

СЗД – схема занесения данных;

СЗП – схема запроса прерывания;

ШФКВ – шинный формирователь кода вызова;

ИПУ – интерфейс периферийных устройств.

Схема сравнения кода вызова (D1, D2, D5, D6) предназначена для распознавания устройства при обращении к нему центрального процессора. Код устройства набирается при помощи переключателей и затем сравнивается с кодом, поступающим от центрального процессора.

Схема выбора режимов (D12, D15, D16) предназначена для задания устройству одного из четырех режимов работы:

вывод слова состояния от ЦП – сигнал "OUSTN";

вывод данных от ЦП – сигнал "OUDAN";

ввод слова состояния в ЦП – сигнал "INSTN";

ввод данных в ЦП – сигнал "INDAN".

Сигналы этих режимов постоянно участвуют в обмене данными между ЦП и устройством, но никогда не появляются одновременно, хотя бы два из них.

Регистр слова состояния (D32.2, D34 – D36) предназначен для фиксации поступающего от ЦП управляющего слова, каждый разряд ко-

Структурная схема устройства ввода-вывода ДЛИЗ.049.207

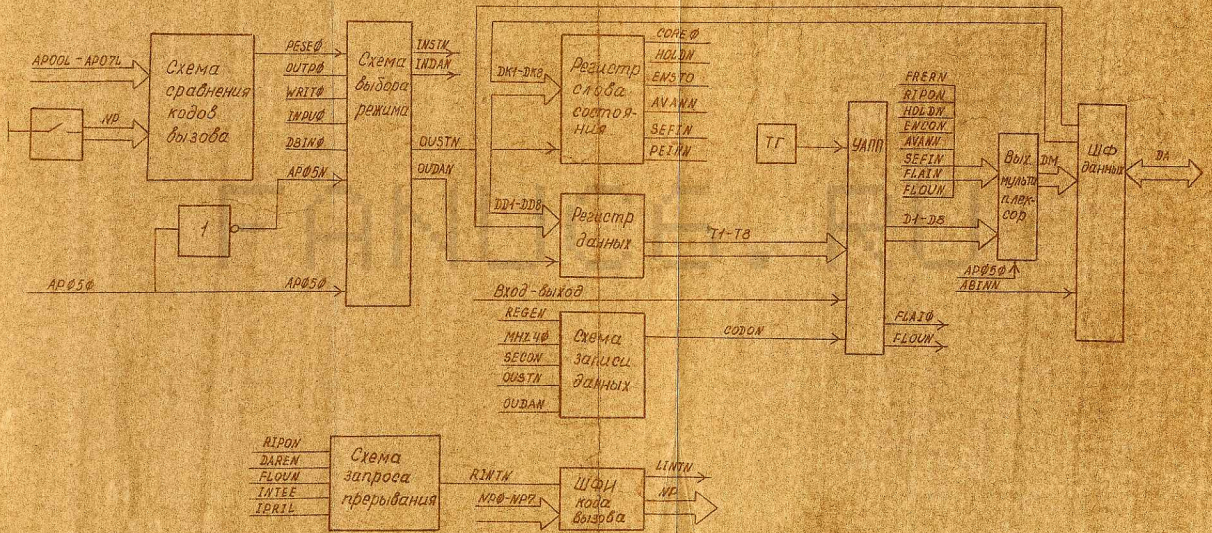


Рис.27

торого имеет специальное назначение.

Регистр данных (D45, D46) служит для приема данных, поступающих от ЦП через шинный формирователь к приемо-передатчику.

Тактовый генератор (D2, D27, D28.2, D48) предназначен для формирования тактовых сигналов, синхронизирующих работу приемо-передатчика, а также для выбора скорости передачи и приема данных.

Универсальный асинхронный приемопередатчик (D40) является устройством, обеспечивающим диалог (ввод-вывод) между параллельной шиной и периферийными устройствами, использующими последовательный принцип обмена. Состоит из двух секций - ввода и вывода, управляемых общим синхроимпульсом (в нашем случае), что определяет скорость передачи. С приемо-передатчиком можно программировать различные функции, такие как длина символа, создавать или не создавать бит четности, количество стоповых битов и т.д. В нашем случае структура информационной посылки следующая:

длина слова - 8 бит;

выработка бита четности не производится;

количество стоповых битов - 2;

стоповые биты следуют непосредственно за битами данных.

Входной мультиплексор (D38, D39) предназначен для передачи на шинный формирователь либо данных, либо слова состояния.

Шинный формирователь данных (D42, D43) представляет собой двунаправленный буфер и предназначен для передачи данных и слова состояния от ЦП к устройству и наоборот.

Схема занесения данных (D31.1, D29.2, D28.1, D25.1) предназначена для формирования сигнала загрузки буферного регистра передатчика УАПП.

Схема запроса прерывания (D17.1, D23.1, D30.1, D26, D29.1, D32.1) предназначена для формирования последовательности сигналов, управляющих прерыванием ЦП для обмена с периферийным устройством по

инициативе периферийного устройства.

Шинный формирователь кода вызова (DI0, DII) предназначен для выдачи на шину адресов периферийных устройств кода вызова данного периферийного устройства.

Интерфейс периферийных устройств (DI7 – DI9, DI3, DI4, DI8, DI9, VI – VI2, VI4 – V20) предназначен для подключения к системной шине периферийных устройств, имеющих выход на один из стандартных интерфейсов последовательного обмена данными. Устройство позволяет подключать к системной шине периферийные устройства, имеющие выход на один из следующих интерфейсов:

интерфейс "токовая петля", дифференциальный интерфейс;

интерфейс RS –232С, интерфейс радиально-последовательный (ИРПС).

II.I5.3. Электрическая принципиальная схема устройства ввода-вывода ДЛИ3.049.207 (рис. 17 ДЛИ.700.022 Т2).

Обмен данными между устройством и центральным процессором может осуществляться по инициативе одной из двух плат, безразлично какой. Центральный процессор может направлять или запрашивать данные у периферийных устройств, выполняя инструкцию ввода или вывода по адресу, соответствующему коду вызова, смонтированному на интерфейсе.

Интерфейс, если он имеет данные для обмена, устанавливает флаг ввода или вывода и сигнал запроса прерывания "INTL" и одновременно направляет в центральный процессор свой код вызова; центральный процессор после определения периферийного устройства подготавливает данные для обмена.

Опознание обращения к интерфейсу осуществляется двумя сравнивающими устройствами DC, DC, которые сравнивают сигналы шины адреса периферийных устройств ("AP000"–"AP007") с сигналами, поступающими от переключателей кода вызова периферийного устройства ("NP000"–"NP004").

Истинный код вызова состоит из 6 бит; шестой бит ("АРØ5Ø") имеет следующие значения:

при единичном уровне – указывает, что на шине данных имеется слово состояния;

при нулевом уровне – указывает, что на шине данных имеются данные.

Остающиеся биты ("АРØ6Ø" и "АРØ7Ø") должны быть оба в нуле.

Сигнал "PESEØ" (вывод 6 D6) указывает на выбранное периферийное устройство, комбинируя этот сигнал с "АРØ5Ø" и строб-импульсами:

"OUTPL" – вывод от ЦП к периферийным устройствам;

"INPUL" – ввод от периферийных устройств, выполненный нейтральным процессором;

"WRITL" – строб-импульс записи;

"DBINL" – строб-импульс считывания,

получим следующие сигналы:

"OUSTN" – (D15 вывод 6) – вывод управляющего слова от ЦП;

"OUDAN" (D15 вывод 8) – вывод данных от ЦП;

"INSTN" (D16 вывод 8) – ввод слова состояния в ЦП;

"INDAN" (D16 вывод 6) – ввод данных в ЦП.

Два шинных формирователя D10, D11 осуществляют посылку кода вызова периферийного устройства в ЦП, исполнительной командой, для чего служит сигнал "RINTN" вывод 6 D32.1 (замаскированный запрос на прерывание). Кроме кода вызова, в ЦП направляется также запрос на прерывание с установкой на ØВ сигнала "LINTL" (вывод I3 D11).

Код вызова устройства коммутируется микропереключателем S1.

Обмен данными по прерыванию со стороны периферийного устройства делается, чтобы ЦП мог выполнять другие задачи по управлению, тогда как периферийное устройство выполняет собственные операции (считывание, перфорация, передача данных и др.). ЦП прерывается только на

время обмена данными и только если сам ЦП имеет возможность к прерыванию.

Кроме условия разрешенного прерывания "INTEL", еще два сигнала обуславливают возникновение запроса на прерывание. "IPRIL", который является сигналом приоритета, поступающим от периферийных устройств с более высоким приоритетом, и который должен быть на уровне "I", обозначая, что никакое периферийное устройство с более высоким приоритетом не обменивается данными с ЦП. Вторым сигналом является сигнал "LINTL" (линия запроса на прерывание), который должен быть на уровне "I" и указывать, что никакое периферийное устройство не собирается делать запрос на диалог с центральным процессором.

Последовательность сигналов запроса на прерывание начинается сигналом "ORFLØ" (вывод I2 DI7.I), который активен в состоянии "I" и генерируется при наличии (в состоянии "0") одного из следующих трех сигналов:

"RIPOA" (вывод II DI4) - определитель несущей частоты от интерфейса EIA;

"DAREN" (вывод 2 D4I.5) - флаг ввода от УАПП;

"FLOUN" (вывод I0 D44.2) - флаг вывода от УАПП.

Сигнал "ORFLØ" устанавливает в "0" триггер "SCAD" (D26 вывод I0), передним фронтом сигнала "MHZ4Ø" (вывод 2 D2I.I), если будут соблюдены следующие условия:

"ASCAØ" (вывод 7 D26) = I - указывает, что предыдущий запрос на обмен данными потерял силу;

"ENCØØ" (вывод 3 D33.3) в "I" - периферийному устройству была разрешена работа центральным процессором;

"SEFIØ" (вывод 6 D36) в "I" - периферийному устройству была разрешена работа в режиме прерывания.

Установка триггера SCAD (D26 вывод I0) влечет за собой два последствия:

1) посредством установки сигнала "IPROL" (вывод 8 D24.3) в "0" блокируется линия приоритета, не позволяя периферийным устройствам с более низким приоритетом иметь какой-либо диалог с ЦП;

2) сбрасывается триггер "ASCAØ", вывод 7 D26, и тем самым не позволяет возникать новому запросу на обмен данными до тех пор, пока не потеряет силу тот, который действует.

Сигнал "SCADØ", вывод 9 D26, при помощи сигналов "INTEL", "IPRIL" и "LINTL", которые устанавливаются в "I", разрешает установку в "0" триггера "RINTN" D32.I при первом перепаде фронте сигнала "MHZ4Ø" (вывод 6 D 21.I).

Сигнал "RINTN" (вывод 6 D32.I) разрешает посылку в ЦП сигнала на прерывание в конца вызова, а также устанавливает в "0" "SCADØ" (D26 вывод 9).

Цикл обмена данными заканчивается тогда, когда ЦП направляет сигнал "PISIN" (вывод 2 D24.I) установки в "I" триггера "RINTN" (вывод 6 D22.I) и делает ввод или вывод данных, выполняя сброс флага, который установил последовательность прерываний; со сбросом флагов "CRFLØ" устанавливается в "0", а триггер "ASCAØ" (D26 вывод 7) устанавливается снова в "I", освобождая линию приоритета, подготавливаясь к началу новой последовательности.

Обмен данными между центральным процессором и интерфейсом может происходить по инициативе любого из них, но только ЦП может запрашивать у интерфейса слово состояния. Когда ЦП направляет данные в интерфейс, они фиксируются в двух регистрах 583ТМ8 (D 45, D46), стробируемых сигналом "OUDA " (D I5 вывод 8), чтобы располагать ими при последующей пересылке в УАПП.

Управляющее слово фиксируется отдельными триггерами при помощи сигналов "OUSTØ" (D24 вывод I2) и "OUSTN" (D I5 вывод 6); каждый бит шины данных, зафиксированный таким образом, будет принимать следующие значения:

DA00 = CORRN (D32.2 вывод 9) – в "I" он служит для создания сигнала "Готовы данные терминала" на интерфейсе EIA RS232-C;

DA01 – при логическом умножении на сигнал "CUSTØ" генерирует импульс сброса флагов;

DA02 – при помощи сигнала "CROUØ" генерирует импульс сброса, который подвергается логическому сложению с начальной установкой;

DA03 = HOLDN (D34.2 вывод 7) – в "0" имеет значение свободного периферийного устройства; в "I" – периферийное устройство в режиме захвата;

DA04 = ENSTØ (D34.I вывод I0) – в "I" имеет значение старта для периферийного устройства;

DA05 = AVANN (D35.I вывод 6) – в "0" имеет значение "запуск" (по команде считывающего устройства дистанционной записи);

DA06 = SEPIN (D36 вывод 6) – в "I" означает диалог в режиме прерывания; в "0" – пропуск, если флаг установлен;

DA07 = PEINØ (D 36 вывод I0) – в "I" означает, что периферийное устройство инициализировано для работы на ввод.

На вводе в шину данных эти сигналы имеют следующие значения:

DA00 – ошибка обмена данными при приеме;

DA01 – обнаружение наличия несущей частоты (интерфейса EIA);

DA02 – направлен сигнал "HOLDN";

DA03 – направлен сигнал "ENCON";

DA04 – направлен сигнал "AVANN";

DA05 – направлен сигнал "SEPIN";

DA06 – флаг ввода;

DA07 – флаг вывода.

Флаг ввода может быть скоммутирован таким образом, чтобы сигнализировать наличие данных уровнем "0" или "I" по выбору.

Биты слова состояния ввода направляются вместе с данными, параллельно следующими из УАПП, по двум каналам входа двух мультя-

плексоров D38, D39. Сигнал "АРУ50" выбирает, какой из двух каналов направить к шине данных.

В качестве развязывающей ступени к шине данных имеется два трехстабильных шинных формирователя типа 585АП26; направление ввода или вывода данных определяется сигналом "ABINN" (D37.3 вывод 3) который является операцией "ИЛИ" сигналов "INDAN" (D16 вывод 6), "INSTN" (D16 вывод 8).

Тактовый генератор формирует непрерывную последовательность импульсов частотой 2,4576 МГц, которая поступает на вход управляемого счетчика-делителя D27 (1ЗЗИЕ8). Скорость обмена данными УАПИ меняется путем коммутации управляющих сигналов счетчика-делителя посредством микропереключателя S2, а также коммутацией перемычек 7-11.

Схема интерфейса "токовая петля" (VI - VI2) является соединением по току с модуляцией прерыванием. Все цепи (передача, прием, команда на считывание) питаются от внешних источников.

Основными электрическими характеристиками различных цепей являются:

1) передача:

максимальный проходящий ток 0,5 А при соблюдении полярности;

максимальное напряжение в контуре - 10 В (при применении 12 или 24 В);

максимальный ток при разомкнутом контуре - 0,5 мА;

2) прием:

максимально допустимый ток - 100 мА;

максимально допускаемое напряжение - 10 В с соблюдением полярности (при применении 12 или 24 В);

минимальная чувствительность приема - 15 мА;

3) схема управления считывающим устройством имеет электрические характеристики как у схемы передачи.

Цепь управления считывающим устройством управляется при помощи моностабильного мультивибратора, управляемого сигналом "AVANN" и формирующего импульсы длительностью II мс.

Коммутация, при которой отключается сигнал "COIEN" (DI3.2 вывод I2), что препятствует сбросу триггера "AVAN" (D34.I вывод 7), используется при работе с интерфейсом EIA.

Схема нормализованного интерфейса RS-232C (DI4, D7.2, DI8, DI9) имеет следующие уровни сигналов:

"I" = MARK = ≤ минус 3 В;

"0" = SPACE = ≥ +3 В;

для сигналов синхронизации и управления:

ВКЛ = ≥ +3 В;

ВЫКЛ = ≤ минус 3 В.

В табл. приведены применяющиеся в этом интерфейсе сигналы, их стандартные наименования, назначение, направление их действия.

В табл. *20* приведены наименование сигналов интерфейсов "токовая цепь" ("CL"), RS-232C, дифференциального интерфейса, ИРПС и их расположение на выводах разъема X2.

Таблица *20*

Описание	Сигнал	Вывод разъема		Сигнал	Описание
Сигнал I06 RS-232C		2-A1	2-B1	DASRE	Сигнал I07 RS-232C
Команда на считывание (отрицательная)	PILEA	2-2A	2-B2	RIPOE	Сигнал I09 RS-232C
Прием "CL" (положительный)	LIRIA	2-A3	2-B3	AETPØ	Передача "CL" (положительная)
Команда на считывающее устройство					Прием "CL"

Продолжение табл. 20

Описание	Сигнал	Вывод разъема	Сигнал	Описание
(положительная) Передача "CL"	ALPLO	2-A4 2-B4	ALPIN	(отрицательный) Прием дифферен-
(отрицательная) Прием дифферен-	LITEA	2-A5 2-B5	DAPIO	цированный (+) Исходный нуль для
цированный (-) Сигнал I04	DANIO	2-A6 2-B6	ZEROI	дифференцирования Передача дифферен-
RS-232C Передача диффе-	RIDAE	2-A7 2-B7	DATPO	цированная(+) Сигнал I03
ренцированная(-) Сигнал I05	DATNO	2-A8 2-B8	TRADE	RS-232C Сигнал I08
RS-232C Питание цепи	RETSE	2-A9 2-B9	DATRE	RS-232C Питание передаю-
считывающего устройства +12 В	APOLE	2-A10 2-B10	APOIR	щего устройства "CL" +12 В
Питание цепи считывающего устрой-				Питание передаю-
ства минус 12 В	ANELE	2-A11 2-B11	ANEIR	щего устройства (минус 12 В) "CL"
		2-A12 2-B12	APOPI	Питание приемного устройства "OL" (+12 В)
Передача данных от УАПП	TRACO	2-A13 2-B13	ANERI	Питание приемного устройства "OL" (минус 12 В)
Передача от ИРПС (+)	CM4TP	2-A19 2-B19	CM4TN	Передача от ИРПС (-)
Прием от ИРПС (+)	CM4RP	2-A20 2-B20	CM4RN	Прием от ИРПС (-)

Инв. № подл. | Подп. и дата | Взам. инв. № | Инв. № дубл. | Подп. и дата

ИЗ8-79/4-5

Копировал | Формат А4

Функцию согласования ТТЛ-уровней внутренней логики платы с уровнями, требуемыми нормализованным интерфейсом, выполняют линейные формирователи I69АП2 (D18, D19) и линейный усилитель I69УП2 (D14), которые имеют стандартные характеристики.

Сигнал "АСАDØ" (D22.2 вывод II), который при коммутации точек I–2 идет на установку в "I" триггера "СОDОN" (D28.I), соответствует разрешению передачи данных.

Таблица 21

Сигнал		Описание	Направление передачи	
в стандарте ЕIA	в стандарте CCIIT		к внешнему устройству	от внешнего устройства
SG	I02	Общий для сигналов (⊥)		
SD	I03	Данные на передачу	*	
RD	I04	Данные на прием		*
RS	I05	Запрос на передачу В случае передачи данных от интерфейса включается в начале передачи и выключается в конце	*	
CS	I06	Разрешение передачи Если данный сигнал и сигнал DR находятся в состоянии ВКЛ можно передавать данные от интерфейса. Если этот сигнал не используется, его нужно соединить накоротко с сигналом RS		*

Продолжение табл.21

Сигнал		Описание	Направление передачи	
в стандарте ЕТА	в стандарте CCITT		к внешнему устройству	от внешнего устройства
DR	107	Готовность установки данных. Если этот сигнал находится в состоянии ВКЛ., то периферийное устройство готово к работе. Если сигнал DR не используется, замкнуть с сигналом ER.		*
ER	108.2	Готовность интерфейса к работе. В состоянии ВКЛ. сигнализирует о готовности интерфейса к работе. Прием данных периферийным устройством возможен только если ER находится в состоянии ВКЛ.	*	
CD	109	Детектирование качества сигнала. Замкнуть с сигналом ER		*

В дифференциальном интерфейсе в качестве передатчика используется линейный формирователь 169АП1 (D8), а линейный усилитель 1690УП (D9) используется в качестве приемника. Сигнал "TRADØ" (D41.5 вывод 6) на входе передатчика следует с вывода последовательных данных приемо-передатчика; сигнал "RIDIØ" (D9 вывод 4) будет направляться в УАПП посредством коммутации, когда этот канал будет использоваться для приема. Цепь прерывания используется для сигнализации в телетайп прекращения деятельности, для чего, удержи-

вая линия передачи на нуле в течение не менее 200 мс, получает подтверждение на разрыв (прерывание) от телетайпа.

Интерфейс радиально-последовательный (VI4 – V20) позволяет производить обмен данными с ЭВМ типа СМ4, СМ1800. Передатчик ИРПС (D20.5, VI6, VI7) осуществляет асинхронную передачу постоянным током. Он содержит стабилизатор тока на 20 (40) мА – VI6 и ограничитель тока на 25 (50) мА – VI7. Величина тока устанавливается переключателем S3.3: при замыкании выводов I3, I4 и I5, I6 – величина тока 40 мА, при размыкании этих выводов – 20 мА. Последовательный код от удаленного передатчика ИРПС по двухпроводной линии поступает на вход приемника (D I.2, VI4, VI5, VI8 – V20) и далее, через переключатель S3/II-I2, на вход приемопередатчика D40.

В табл. 22 приведены сигналы, которые передаются через переключатели S1, S2.1, S2.3, S2, их наименование и назначение.

Таблица 22

Поз.обозн.	Коммутируемые сигналы	Назначение
S1.2-7,8	NPØØ – Общий	Установка кода вызова, значение ØØI
S1.2-9,I0	NPØ2Ø – Общий	То же Ø04
S1.2-I,2	NPØIØ – Общий	–"– ØØ2
S1.2-3,4	NPØ3Ø – Общий	–"– ØIØ
S1.I-I5,I6	NPØ4Ø – Общий	–"– Ø2Ø
S1.4-I3,I4	PLAIØ – PLAIG	Флаг ввода данных при приеме
S1.3-5,6	ØØ3Ø2 – ØØ3ØI	Сброс триггера старта "ENSIØ"(D34.I) при работе по прерыванию
S2.I-I,2	RIPOA – RIPOØ	Флаг ввода от интерфейса RS 2820
S2.3-I5,I6	COIEN – COLEE	Сброс триггера управления "AVANN" (D35) интерфейса "токовая петь"

Продолжение табл. 22

Поз.обозн.	Коммутируемые сигналы	Назначение
S3.1-1,2	QSI62 – QSI61	Установка общей тактирующей частоты для приема и передачи в УДПП
S3.2-5,6	RICLØ – RICOØ	Прием данных от интерфейса "токовая петь"
S3.2-7,8	RIDIØ – RICOØ	Прием данных от интерфейса дифференциального
S3.2-3,4	RIDAØ – RICOØ	Прием данных от интерфейса RS-232C
S3.2-11,12	RIDCM – RICOØ	Прием данных от интерфейса ИРПС

В табл. 23 приведена скорость передачи информации в зависимости от положения переключателя S2.2 и коммутации точек 7-11.

Таблица 23

Скорость обмена, бод	Состояние переключателей						Коммутируемые точки
	S2-3,4	S2-5,6	S2-7,8	S2-9,10	S2-11,12	S2-13,14	
9600	+	+	+	+	+	+	7-10
4800	+	+	+	+	+	+	7-10
2400	+	+	+	+	+	–	7-10
1200	–	+	+	+	+	+	7-10
600	+	+	+	+	–	+	7-10
300	+	–	+	+	+	+	7-10
200	+	+	+	+	–	+	8-9,10-11
150	+	+	+	+	–	+	8-10
100	+	–	+	+	+	+	8-9,10-11
75	+	–	+	+	+	+	8-10

("+" – замкнут, "–" – разомкнут)

В табл.24 указано, какие контакты переключателей S1 – S3 необходимо замкнуть при работе устройства ввода-вывода ДЛИ3.049.207 с пультом управления, телетайпом и АЦК. Необходимо также скоммутировать точки 7 и 10. При работе с телетайпом убрать перемычку между точками 3-4.

Таблица 24

Переключаемое устройство	Контакты переключателей		
	S1	S2	S3
Пульт управления	1-2,3-4,5-6, 7-8,9-10,13-14	3-4,5-6,9-10, 11-12,13-14	1-2,7-8
АЦК	9-10,11-12,13-16	3-4,5-6,9-10 11-12, 13-14	1-2,7-8
Телетайп ТС485	3-4,5-6,9-10 13-14	3-4, 7-8,9-10, 11-12,13-14	1-2,5-6

11.16. Устройство управления графическим дисплеем

11.16.1. Устройство управления графическим дисплеем (УУГД), состоящее из устройств ДЛИ3.057.217 и ДЛИ3.057.218, предназначено для обработки и передачи на экран устройства индикаторного (УИ) алфавитно-цифровой информации и графических данных, полученных от центрального и арифметического процессоров.

Структурная схема УУГД представлена на рис.28.

УУГД дает возможность оператору моделировать или наблюдать в реальном масштабе времени ход рабочего цикла токарных или фрезерных станков.

Вместе с алфавитно-цифровой информацией, характеризующей цикл, УУГД индицирует в разных масштабах графический код кривых процесса обработки детали на станке.

Технические характеристики УУГД:

режим работы – алфавитно-цифровой и смешанный;

Инв. № подл. | Подп. и дата | Взам. инв. № | Инв. № дубл. | Подп. и дата
174094 Дп-14/03.81

Структурная схема устройства управления графическим дисплеем

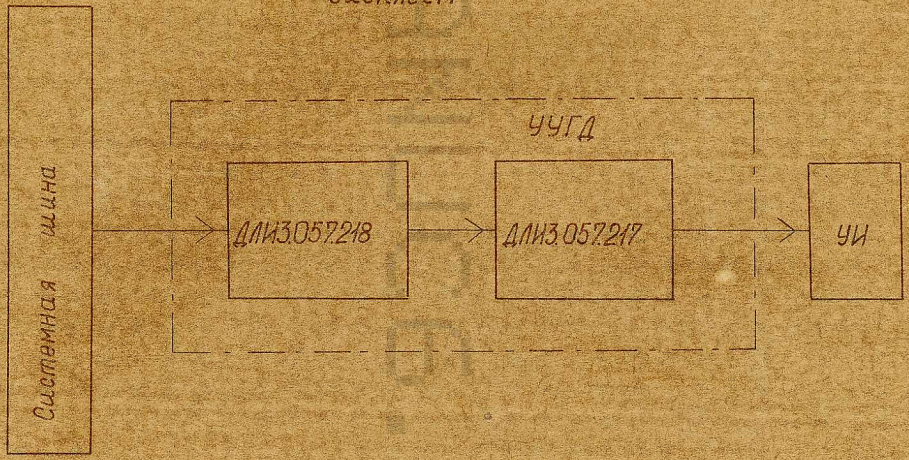


Рис 28

ДЛИ.00.33.00 ПД
Формат А4
444

разрешающая способность – 384 точки х 288 строк;

алфавитно-цифровое поле – 384 точки х 288 строк;

384 точки х 120 строк (смешанное);

графическое поле – 384 точки х 168 строк;

алфавитно-цифровые масштабы изображения –

1:1 (24 строки х 64 символа);

2:1 (12 строк х 32 символа);

4:1 (6 строк х 16 символов);

8:1 (3 строки х 8 символов);

матрица символов – 5 х 7 точек на поле 6 х 12 точек (режим 1:1);

10 х 14 точек на поле 12 х 24 точки (режим 2:1);

20 х 28 точек на поле 24 х 48 точек (режим 4:1);

40 х 56 точек на поле 48 х 96 точек (режим 8:1);

масштабы графики – 8:1, 4:1, 2:1, 1:1, 1:2, 1:4, 1:8, 1:16;

задание режима работы и масштаба изображения – командами ЦП;

частота кадров – 50 Гц;

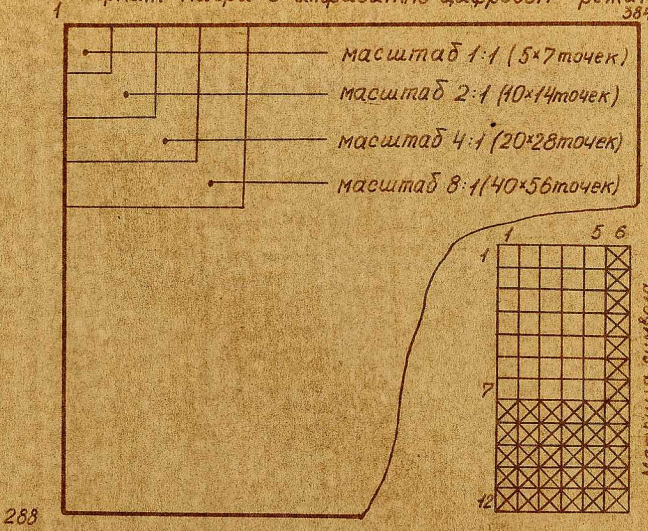
уровни входных и выходных сигналов – ТТЛ.

Форматы кадра в алфавитно-цифровом и смешанном режимах представлены на рис. 29

Устройство управления ДЛИ3.057.218 (благодаря наличию микропроцессора 580ВМ80) получает от центрального и арифметического процессоров информацию, обрабатывает ее, выполняет соответствующие команды и управляет работой устройства управления ДЛИ3.057.217.

Для ЦП УУГД является зоной памяти, допускающей только запись. С адреса 370Q – 000Q по адрес 375Q – 377Q записываются 1536 байтов алфавитно-цифровой информации, с адреса 376Q – 000Q по адрес 376Q – 077Q записываются 64 байта с параметрами для визуальной

Формат кадра в алфавитно-цифровом режиме



Формат кадра в смешанном режиме

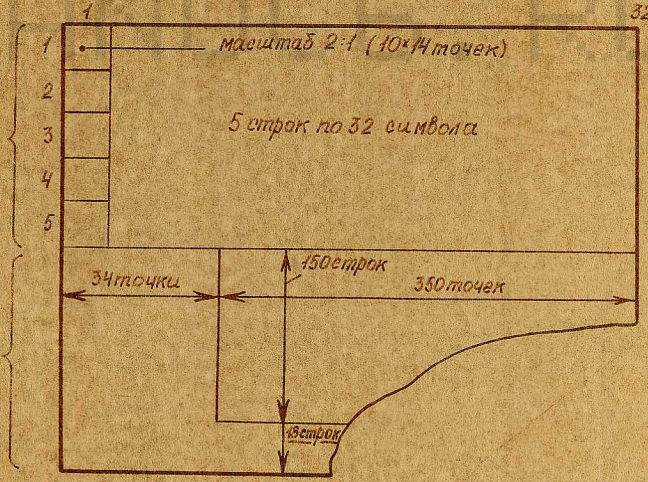


Рис.29

индикации графиков. 192 байта с адреса 376Q – 100Q по адрес 377Q – 377Q не используются.

В устройстве ДЛИ3.057.217 формируется видеосигнал путем записи информации для визуальной индикации в динамическую память. Здесь же вырабатываются сигналы синхронизации.

11.17. Устройство управления ДЛИ3.057.218

11.17.1. Устройство управления ДЛИ3.057.218 представляет собой одноплатную микро-ЭВМ на базе микропроцессора и имеет следующие технические характеристики:

применяемый микропроцессор – 580ВМ80;

емкость ОЗУ – 4 К байта, в том числе типа "двойной порт" – 2 К байта;

емкость ПЗУ – 16 К байт.

11.17.2. Структурная схема устройства ДЛИ3.057.218 приведена на рис. 30 и содержит:

ТГ – тактовый генератор;

МП – микропроцессор;

КШ – системный контроллер и шинный формирователь;

ШФА – шинный формирователь адреса;

ППЗУ – перепрограммируемое постоянное запоминающее устройство;

ОЗУ 1, ОЗУ 2 – оперативные запоминающие устройства;

БАШП – буфер адреса от центрального процессора;

БДШП – буфер данных от центрального процессора;

БУСШП – буфер управляющих сигналов от центрального процессора;

СА – селектор адреса центрального процессора;

БА – буфер адреса;

БД – буфер данных;

ДША – дешифратор адреса.

Инв. № подл. | Подп. и дата | Взам. инв. № | Инв. № дубл. | Подп. и дата
774034 | 12-14/28 88г

Структурная схема устройства управления ДЛИ3.057218

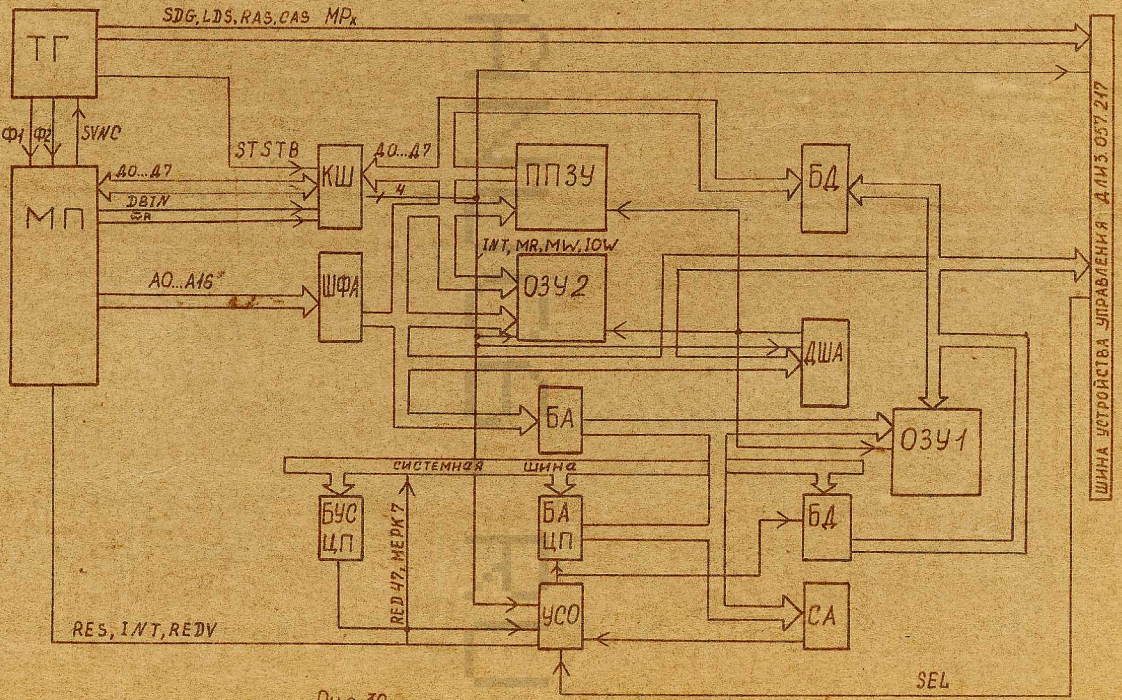


Рис. 30

Тактовый генератор предназначен для генерации и формирования по уровню тактовых импульсов Ф1 и Ф2 для микропроцессора (МП), а также для формирования сигналов $\overline{RAS}$, $\overline{CAS}$, СТО, LDS, $\overline{MX}$, SDG для устройства управления ДДИЗ.057.217.

При подаче серий тактовых импульсов Ф1 и Ф2 МП начинает производить выполнение операций. 16-разрядный адрес через шинный формирователь адреса (ШФА) поступает на перепрограммируемое постоянное запоминающее устройство с ультрафиолетовым стиранием (ППЗУ), буфер адреса (БА), оперативное запоминающее устройство (ОЗУ2) и шину устройства управления ДДИЗ.057.217. Слово состояния запоминается в контроллере шины (КШ), где хранится в течение машинного цикла. В зависимости от содержимого слова состояния вырабатываются управляющие сигналы "MEMR" (чтение памяти), "MEMW" (запись в память), "I/OW" (запись в порт ввода-вывода), "I/OR" (чтения порта ввода-вывода), "INTE" (подтверждение прерывания). Слово состояния запоминается в КШ по импульсу "STSTB", вырабатываемом в ТГ по сигналу МП "SYNC".

Шина данных МП через КШ соединена с буфером данных БД, выходами данных ППЗУ, входами-выходами данных ОЗУ2, шиной устройства управления ДДИЗ.057.217. Сигналы обращения МП к ППЗУ и ОЗУ вырабатываются дешифратором адреса (ДША).

Центральный процессор и МП общаются между собой, используя равнодоступную зону памяти (память типа "двойной порт") ОЗУ1. Инициатором обмена является центральный процессор. Синхронизация работы центрального процессора и МП осуществляется в узле синхронизации и обмена (УСО) переводом в режим ожидания МП при одновременном обращении к ОЗУ1 ЦП и МП. При этом переводятся в третье состояние буферы адреса и данных МП (БА и БД).

Центральный процессор переводится в режим ожидания при двух последовательных записях с интервалом 1,5 мкс. В этом случае УСО

вырабатывает сигнал RFDV7 и МП переводится в режим ожидания до тех пор, пока данные первой записи не будут направлены в ОЗУ. При этом буферы данных, адреса и управляющих сигналов (БДП, БАШ, БУСШ) переводятся в третье состояние.

Память типа "двойной порт" для МП доступна только в режиме записи. Запись этой памяти возможна также в режиме прямого доступа в память (центральный процессор отключен от системной шины) устройством, осуществляющим прямой доступ (в нашем случае арифметическим процессором). При этом УОЗ вырабатывает сигнал MEPR7, стробирующий запись информации арифметическим процессором в ОЗУ1.

Часть ОЗУ (ОЗУ2) доступна только МП и только он производит запись и чтение его.

Распределение памяти для МП представлено на рис. 31 . Для центрального процессора память типа "двойной порт" занимает адресное пространство с адреса 3700 – 3000 по адрес 37F0 – 37F0 . Динамическое ОЗУ, представленное на этом же рисунке, входит в состав устройства управления ДЛИ3.057.217.

II.17.3. Схема электрическая принципиальная ДЛИ3.057.218 (рис. 21 ДЛИ1.700.022 Т02). Тактовый генератор собран на двух вентилях D1.1 и D1.2, резисторах R1, R2 и кварцевом резонаторе G1. Частота генерации определяется резонансной частотой кварцевого резонатора и составляет 16 МГц. В результате деления этой частоты на триггере D6 и счетчике D11 с выходов микросхемы D21 снимаются две серии непересекающихся импульсов с частотой 2 МГц и амплитудой 12 В, которые подаются на входы Ф1 и Ф2 микропроцессора D32.

Импульсы LDS снимаются с выхода переноса счетчика D11, CLC – с выхода триггера D26.1, SDC – с выхода триггера D6.1 и подаются на выходной разъем X3.2. Туда же приходят импульсы RAS , CAS , MPx , сформированные на сдвиговых регистрах D7, D12.

Распределение памяти МП

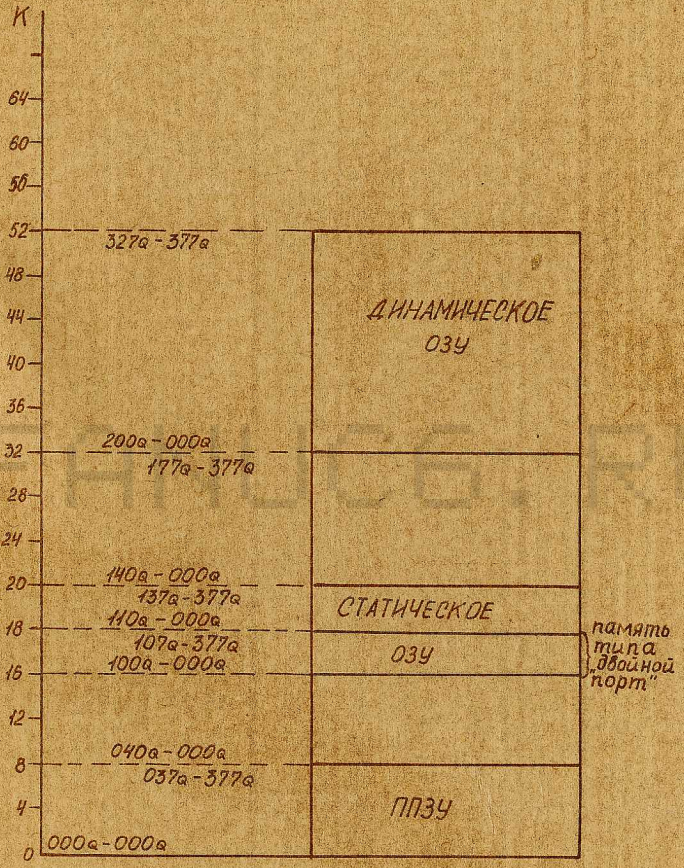


Рис. 31

Временные диаграммы работы тактового генератора представлены на илл. 32.

В качестве обрабатывающего устройства применен МП 580ВМ80 (D32).

На входы готовности "READY", прерывания "INT", сброса "RES" подаются сигналы устройства синхронизации и обмена.

16 выходов адреса A0 – A15 через шинные формирователи адреса D26 и D27 поступают на микросхему 573РР4 – D29 (ПЗУ), микросхемы 541РУ2 – D52 – D55 (ОЗУ2), а также на буфер адреса (D43 – D45). 8 двунаправленных линий данных через системный контроллер и шинный формирователь D25 соединены с вышеназванными микросхемами ППЗУ, ОЗУ2 и буфером данных D41. На МП подаются стробирующие выходные сигналы МП "DBIN" и "$\overline{WR}$". Слово состояния вырабатывается в МП по сигналу с элемента D22.2 вывод 8 "STSP". В зависимости от содержимого слова состояния D35 вырабатывает один из сигналов "MEMR", "MEMW", "I/OR", "I/OW", "INTA".

Сигналы с выхода дешифратора (D32 выводы 15) поступают на входы выбора "$\overline{CS}$" и разрешения выхода "$\overline{OE}$" микросхемы ППЗУ, пропуская информацию ячейки ППЗУ, выбранной адресами A0–A12 на выход микросхемы, откуда она считывается МП через шинный формирователь D25.

ОЗУ разбито на четыре страницы емкостью 1 К байт. Первая страница (D48, D49) и вторая страница (D50, D51) являются памятью типа "двойной порт" (ОЗУ1). Сигналы с выхода дешифратора (D46 выводы 14 и 15) через буфер адреса (D45 выводы 2 и 5) поступают на входы выбора "$\overline{CS}$" микросхем ОЗУ1. На входы запись/чтение "$\overline{W}/R$" микросхем D48 – D51 поступает сигнал с УСО (D47.2 вывод 13).

Запись или чтение ППЗУ и ОЗУ производится МП при выработке им соответственно сигналов "$\overline{MEMR}$" и "$\overline{MEMW}$". При наличии одного из этих сигналов на выводе 3 D22.3 устанавливается "0", разрешающий работу

Временная диаграмма работы ТГ

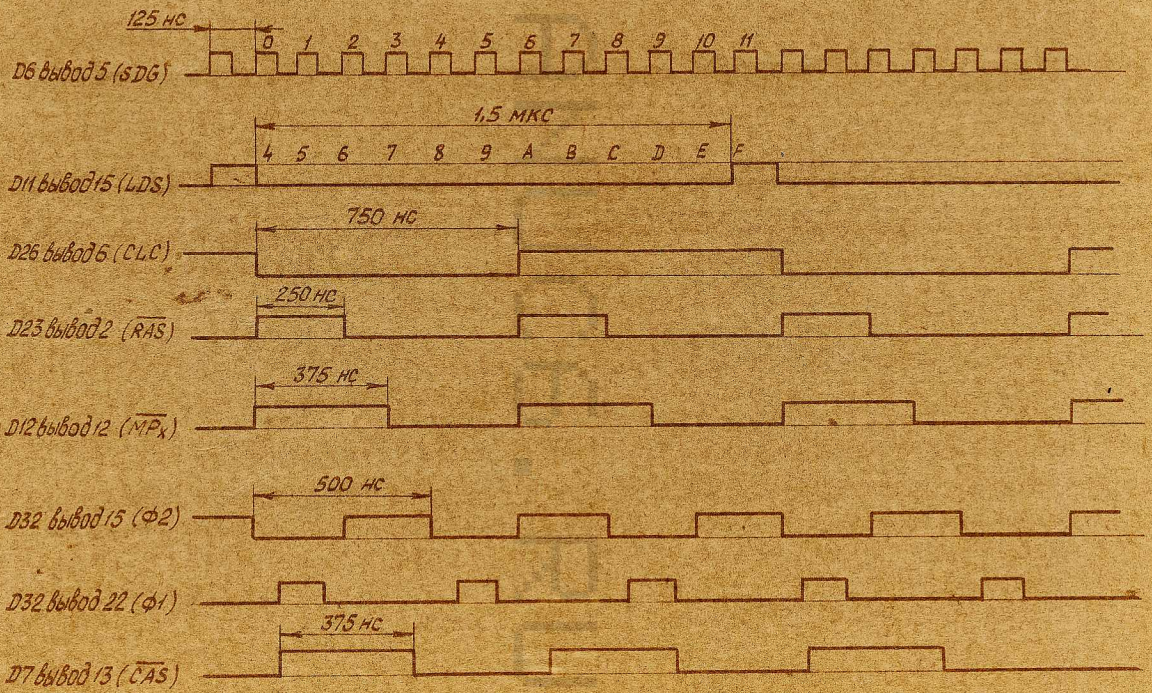


Рис. 32

дешифратора адреса (D38, D46).

На адресные входы A0 – A9 микросхем ОЗУ1 информация поступает с буфера адреса D43 – D45. Входы-выходы данных D0 – D3 микросхем ОЗУ1 соединены с буфером данных. Направление передачи данных через D41 определяется сигналом "$\overline{ПРМК}$", поступающим на II вход.

При записи центральным процессором на адресные входы и вход "$\overline{CS}$" микросхем ОЗУ1 информация поступает с БДП (D9, D10), а на входы-выходы данных – с БДП (D8).

При этом БД и БД (D41, D43 – D45) переводится в третье состояние "логической I", поступающей с элемента D27.4 вывод 8 узла синхронизации и обмена.

Селектор адреса, собранный на элементах D13, D14.1 и D18, организован таким образом, что для центрального процессора устройство управления ДИИ3.057.218 является зоной памяти, допускающей только запись по адресам от 2778 – 0008 до 3778 – 1000 с исключением участка 2778 – 0008 до 2778 – 0778. Переключение банков памяти производится соответствующей комбинацией контрольных точек 1, 2 и 3. "Логический 0" на выводе 15 D18 свидетельствует об обращении центрального или арифметического (при прямом доступе в память) процессоров к ОЗУ1.

Узел синхронизации и обмена работает следующим образом: при обращении ЦП к ОЗУ1 взводится триггер D30.1. Если к ОЗУ1 одновременно с ЦП обращается МП, то на выводе 9 триггера D34.2 устанавливается "логическая I", которая переводит регистр сдвига D40 в режим сдвига вправо и устанавливает триггер D30.1 в состояние "логического 0", переводит в третье состояние буфер данных (D41) и буфер адреса (D43 – D45). На вход "RFDY" МП с вывода II элемента D28.1 поступает "логический 0", который переводит МП в режим ожидания.

На входы выбора "ОЕ" и занесения "STR" регистров данных и адреса центрального процессора (D8 – D10) поступают соответственно

"логический 0" и "логическая 1" и информация с системной шины появляется на выходах этих регистров. На выводе 3 элемента D27.3 вырабатываются сигналы записи, поступающие на входы "W/R" микросхем ОЗУ1 (D48 - D51).

В случае двух последовательных записей центральным процессором с интервалом 1,5 мкс на системную шину подается сигнал "PED*7" равный 0. В состояние "логического 0" "PED*7" устанавливается триггером D30.2. Временная диаграмма работы УСО, описанной выше, представлена на рис. 33.

Обращение к памяти типа "двойной порт" может производиться также и в режиме прямого доступа в память. Отличие обращения в режиме ПДП от обращения ЦП в том, что отсутствует на системной шине сигнал "SYNC7", а присутствует сигнал "HLDA7".

Запись в режиме ПДП длится до тех пор, пока на шине системы сигнал "WRCUL" равен "0". Импульс "MEPR7" с выхода 6 элемента D28 свидетельствует, что запись одного байта произведена.

В УСО вырабатываются команды 0373, 1373, 0375 (D15.2 выходы 0, 1, 13). По команде 0375 осуществляется программный сброс МП. Аппаратный сброс осуществляется на одновибраторе D25 сигналом APRC, программный сброс - на одновибраторе D31.

По команде 0373 осуществляется приглашение работы МП.

По команде 1373 через D56, D57 в центральный процессор посылается три бита состояния МП:

Бит 0 = 1 МП занят текущей обработкой информации;

Бит 0 = 0 незанятый МП;

Бит 1 = 1 сигнализация об ошибке МП при обработке информации;

Бит 1 = 0 ошибки при обработке информации МП;

Бит 2 = 1 имеется видеографическое устройство;

Бит 2 = 0 видеографическое устройство отсутствует.

Инв. № подл. | Подп. и дата | Взам. инв. № | Инв. № дубл. | Подп. и дата
774094 № 14/03-887.

Временная диаграмма работы УСО

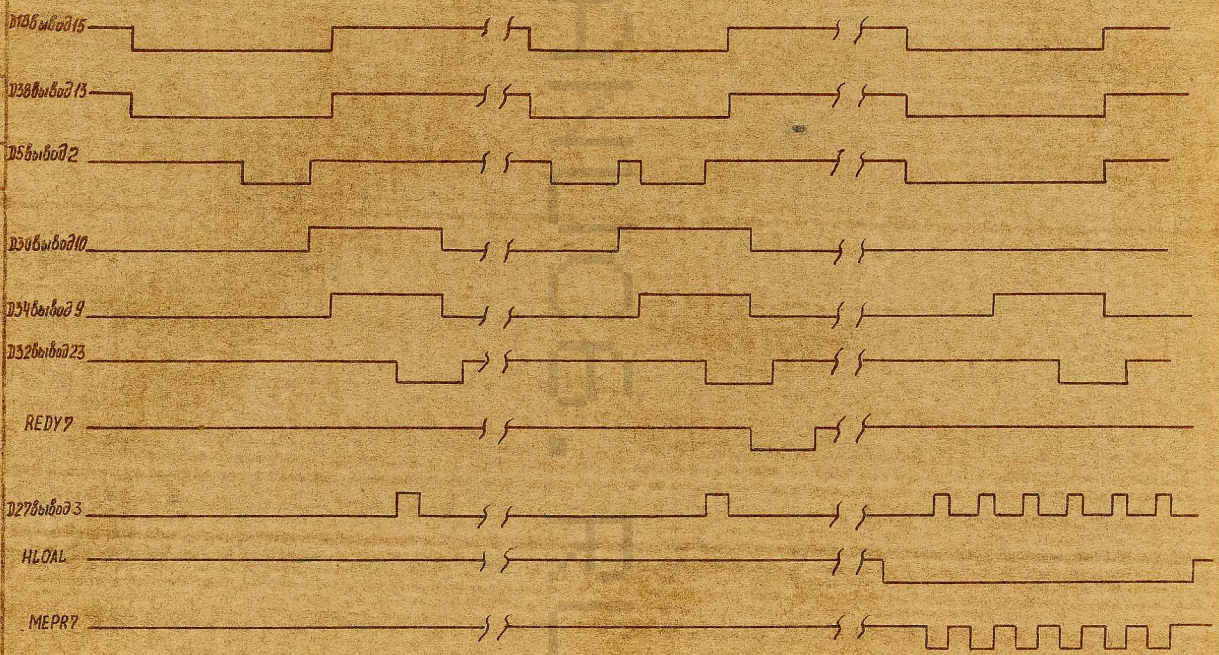


Рис 33

II.I8. Устройство управления ДИЗ.057.2I7

II.I8.I Устройство управления ДИЗ.057.2I7 (в дальнейшем УУ) предназначено для приема от устройства управления ДИЗ.057.2I8 I8 К шестиразрядных слов и выдачи их в форме видеосигнала на устройство индикации ДИ2.087.0I0, а также для формирования строчных (ССИ) и кадровых (КСИ) синхроимпульсов.

Устройство управления обеспечивает:

хранение I8 К шестиразрядных слов;

длительность ССИ – I6 мкс;

длительность КСИ – I мс;

частота кадров – 50 Гц;

количество строк – 288;

количество точек в строке – 384;

соответствие входных и выходных уровней стандартным уровням ТТЛ-логики.

II.I8.2. Структурная схема УУ представлена на рис.34 и состоит из следующих узлов:

БУС – буфер управляющих сигналов (D1, D2, D3, DI0, DII);

БВД – буфер входных данных (DI5);

БМ – блок мультиплексоров (D4, D5, D6, D7, DI2, DI3, DI6, D14.2);

СА – счетчик адреса (DI7, D22, D26, D35);

БТ – блок таймеров (D9, DI8, DI9, D27, D28);

БР – блок регистров (D25, D3I, D34);

ЗП – запоминающее поле (D20, D2I, D23, D24, D29, D30, D32, D33, D36, D37, D38, D39);

БД – буфер данных (D42, D43, D44);

БВС – буфер выходных сигналов (D40, D4I, D8).

Устройство управления ДИЗ.057.2I8, обращаясь к УУ, выставляет код адреса ячейки памяти, который поступает через БМ на ЗП.

Инв. № подл. | Подп. и дата | Взам. инв. № | Инв. № дубл. | Подп. и дата
174894 | 14/23 85г.

Структурная схема устройства управления ДЛИЗ.057.217

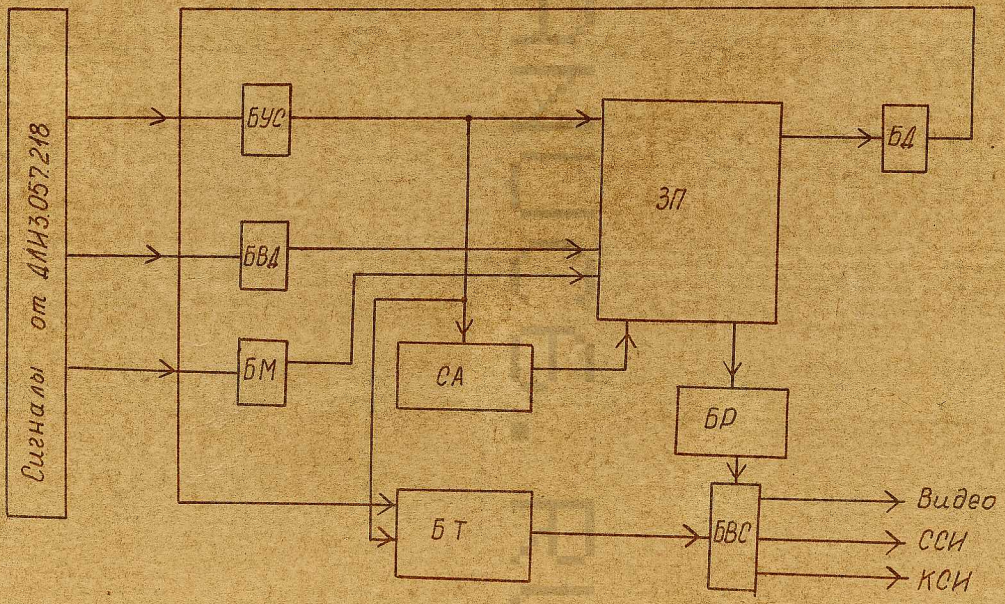


Рис. 34

По сигналам управления, поступающим с БУС, осуществляется запись шестиразрядного слова данных в ЗП. Обращение к ЗП возможно от устройства управления ДЛИЗ.057.218 в режиме записи и чтения и в режиме чтения от СА. Данные режимы работы разделены во времени. При чтении от СА адрес ячейки памяти поступает через БМ на ЗП. Два шестиразрядных слова поступают с ЗП на БР, где преобразуется из параллельного в последовательный код видеосигнала и через ББС видеосигнал подается на устройство индикации.

На БТ осуществляется формирование в программном режиме сигналов ССИ и КСИ, поступающих через ББС на устройство индикации.

II.18.3. Схема электрическая принципиальная (рис.23 ДЛИ1.700.022 ТО2) УУ работает в следующих режимах:

записи и чтения от устройства управления ДЛИЗ.057.218;

чтения от счетчиков адресов.

Во всех режимах сигналы выбора рядов и строк запоминающих элементов RAS и CAS поступают от устройства управления ДЛИЗ.057.218 через элементы D3, DI0 на выводы 4 и I5 элементов D20, D21, D23, D24, D29, D30, D32, D33, D36- D39.

В режиме записи и чтения от УУ ДЛИЗ.057.218 адрес ячейки памяти поступает на адресные входы элементов памяти через мультиплексоры D4 - D7, DI2, DI3 и элементы DI6, DI4.2. Сигнал "WE" определяет в данном цикле режим работы: запись или чтение.

При записи шестиразрядное слово поступает через DI5 на входы данных элементов памяти.

При чтении шестиразрядное слово поступает на регистры D42 и D43 с элементов памяти и по сигналу с D44 поступает на шину данных устройства управления ДЛИЗ.057.218.

В режиме чтения от счетчиков адреса DI7, D22, D26, D35 происходит последовательный опрос всех ячеек памяти ЗП. Адрес опрашиваемой ячейки через мультиплексоры поступает на адресные входы

элементов памяти. Два шестиразрядных слова заносятся в регистры D25, D3I, D34 и преобразуются в последовательный код видеосигнала, который через D8.2 и D40 поступает на устройство индикации. Каждый бит несет информацию о том, засвечена ли соответствующая точка экрана устройства индикации. Элемент D40 формирует двуполярный сигнал для передачи на линию длиной до I0 м. Счетчики перебирают все поле адресов в пределах одного кадра. В конце кадра происходит сброс счетчиков адреса в нулевое положение и опрос элементов памяти начинается в новом кадре с нулевого адреса. На время обратного хода луча по строкам прекращается счет счетчиками адреса.

На УУ также формируются сигналы ССИ и КСИ для устройства индикации.

Устройство управления ДЛИ3.057.2I8 в программном режиме запускает таймеры D19, D27. В табл. 25 приведены режимы работы таймеров. ССИ и КСИ поступают на элементы D 8,3 и D4I. Элемент D4I формирует двуполярный сигнал для передачи на линию связи длиной до I0 м.

Таблица 25

Позиционное обозначение таймера	Адрес таймера			Номер канала	Режим счета	Коэффициент счета
	A2	A3	A4			
D19	I	0	0	0	2	3I
				I	I	II
				2	3	48
D27	0	I	0	0	2	7
				I	I	3

II.I9. Устройство управления ДЛИ3.057.224

II.I9.I. Устройство управления ДЛИ3.057.224 является центральным процессором (ЦП) и предназначено для выполнения логических и арифметических операций, обмена данными с внешними устройствами, распределения данных между сопроцессорами, контроля передаваемой информации на четность.

Технические характеристики ЦП в основном определяются характеристиками примененного микропроцессора - 580ВМ80:

элементная база - микросхемы серий 580, I33, 533, 585, 530;

число разрядов обработки данных - 8;

команды - одно, двух и трехбайтные;

тактовая частота - 2 МГц;

возможность адресации объема памяти - 2 банка по 64 К байт;

число адресуемых устройств ввода/вывода - 256/256;

число векторов прерывания - 8;

число распознаваемых прерывающих устройств - до 32;

возможность прямого доступа к памяти;

контроль информации на четность.

В устройстве управления ДЛИ3.057.224 в качестве обрабатывающего устройства применен микропроцессор (МП) 580ВМ80. МП 580ВМ80 - полный восьмибитовый параллельный центральный процессор, предназначенный для применения в цифровых вычислительных системах. Он содержит шесть 8-битовых регистров общего назначения, 8-битовый аккумулятор, четыре 8-битовых регистра временного хранения, пять анализируемых триггеров-флажков и 8-битовое арифметико-логическое устройство параллельного действия. МП может также работать в десятичной арифметике и использовать двухбайтные арифметические команды с непосредственной адресацией. МП имеет стековую архитектуру, где любая часть внешней памяти может быть использована как

стек для хранения содержимого регистров при прерывании и вызове подпрограммы. Для указания местоположения стека в памяти микропроцессор имеет указатель стека. Наличие стека дает возможность многоуровневых прерываний и практически неограниченные возможности вложения подпрограмм.

Для программиста МП состоит из следующих частей: семи программнодоступных регистров, используемых при выполнении всех операций над данными и для хранения адресов ячеек памяти; программного счетчика, указывающего адрес следующей команды; указателя стека – регистра адреса при обращении к стеку.

МП содержит 16-разрядную трехстабильную шину адреса, 8-разрядную двунаправленную трехстабильную шину данных, 6 входных и 6 выходных управляющих сигналов. Они имеют следующее назначение:

А0-А15 – шина адреса, обеспечивает адресацию внешней памяти объемом до 64 К байт, а также до 256 устройств ввода и вывода, А0 является младшим разрядом;

Д0-Д7 – шина данных обеспечивает двусторонний (с разделением во времени) обмен информацией между МП и внешними схемами, в первом такте каждого машинного цикла через шину данных выдается слово состояния МП, определяющее действия, которыми будет занят МП в текущем цикле, Д0 – младший бит данных;

" SYNC " – сигнал синхронизации, уровень "логической I" определяет начало цикла и свидетельствует о том, что на шину данных МП выдал байт состояния;

" WAIT " – сигнал ожидания, уровень "логической I" свидетельствует о том, что МП находится в состоянии ожидания;

" HLDA " – уровень "логической I" указывает на то, что шина адреса и данных находятся в высокоимпедансном состоянии и внешние устройства могут управлять системной шиной (подтверждение захвата);

" INTE " - сигнал разрешения прерывания, уровень "логической 1" свидетельствует о том, что прерывание разрешено;

" DBIN " - прием, свидетельствует о том, что шина данных МП находится в режиме приема;

" WRIT " - выдача, уровень "логического 0" свидетельствует о том, что на шине данных находится достоверная информация.

Входные управляющие сигналы МП:

"Ф1", "Ф2" - предназначены для подачи на МП двух серий неперекрывающихся фазовых импульсов амплитудой не менее 10 В;

" INT " - сигнал запроса прерывания, входной сигнал от внешнего устройства, требующего прерывания на обслуживание;

" HOLD " - сигнал захвата шин от внешнего устройства, требующего в свое распоряжение системные шины для прямого доступа в память;

" READY " - вход сигнала от внешних устройств, свидетельствующего о готовности принять или выдать данные;

" RESET " - сброс, вход, по которому осуществляется сброс МП.

При подаче на вход "логической 1" в МП прерывается выполнение операции, счетчик команд сбрасывается в нулевое состояние, внутренние триггеры разрешения прерывания и подтверждения захвата сбрасываются в нулевое состояние. Сигнал " RESET " должен длиться не менее 3 периодов тактовой частоты.

В процессе работы МП в начале каждого цикла выдает на шину данных слово состояния. Назначение каждого разряда следующее:

D0 - "INTA" - сигнал подтверждения прерывания;

D1 - "WO" - запись-вывод, указывает, что в данном цикле будет производиться запись в память или вывод во внешнее устройство;

D2 - "STACK" - указывает, что в данном цикле будет обращение к стеку;

D3 - "HLTA" - подтверждение останова;

D4 - "OUT" - вывод, указывает, что на адресной шине находится адрес устройства вывода;

D5 - "MI" - указывает о нахождении МП в цикле извлечения первого байта команды;

D6 - "IN" - ввод, указывает, что на адресной шине адрес устройства ввода;

D7 - "MEMR" - указывает, что в текущем цикле МП будет производить чтение памяти.

11.19.2. Структурная схема устройства управления ДЛИ2.057.224 приведена на рис. 35

ЦИ состоит из следующих функциональных узлов:

микропроцессор (1);

генератор синхронизации (2);

узел начального сброса (3);

регистр слова состояния (4);

узел распознавания источника прерывания (5);

узел подачи команд повторного запуска (6);

узел контроля и индикации ошибки (7);

шинный формирователь слова состояния (8);

узел переключения банков данных (9);

шинный формирователь данных (10);

генератор паритета шины (11);

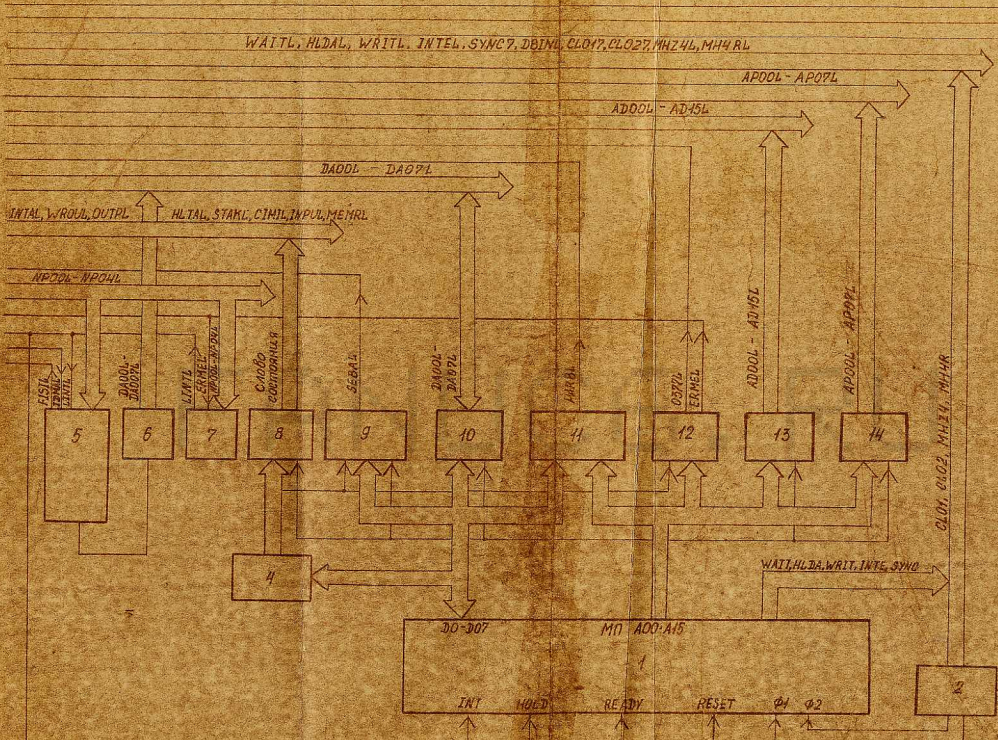
узел защиты от аварии (12);

формирователь шины адреса для памяти (13);

формирователь шины для внешних устройств (14).

При включении питания и появлении сигнала "APRO7" узел начального сброса (3) вырабатывает импульсы сброса для генератора синхронизации, для МП и для сброса системы RESE7.

Структурная схема устройства управления АМИ3.057224



Генератор синхронизации (2) вырабатывает 2 серии неперекрывающихся импульсов частотой 2 МГц CL0I и CL02 для синхронизации МП (I) и сдвинутые друг относительно друга на четверть периода две серии импульсов частотой 4 МГц – MH24 и MH4R. Все 4 сигнала подаются на системную шину для синхронизации работы системы.

Микропроцессор (I) после окончания сигнала сброса "RESET" по переднему фронту Ф2 на шину адреса выдает адрес нужной ячейки памяти, а на шину данных слово состояния МП и сигнал "SYNC". Слово состояния запоминается в регистре слова состояния (4) и через шинный формирователь слова состояния (3) передается на системную шину. Адрес через шинный формирователь адреса для памяти (I3) также подается на системную шину AD00I-AD15I и 8 старших разрядов адреса через шинный формирователь адреса для внешних устройств (I4) также подаются на системную шину AP00I-AP07I. В следующем такте МП анализирует сигнал готовности "READY" и, если он равен "I", то производится чтение первой команды, если он равен "0", то МП переходит в состояние ожидания, сигнализируя об этом по линии "WAIT". Чтение производится через трехстабильный двунаправленный шинный формирователь данных (I0) по сигналу МП "DBIN" (прием). МП дешифрует команду, выполняет ее в следующих тактах данного цикла и переходит к следующему циклу. Снова по сигналу "SINC" выдает слово состояния, на шину адреса выставляет адрес следующей команды (если предыдущая была однобайтная) или следующий байт команды. Запись в память и обращение к устройствам ввода-вывода аналогично, только слово состояния принимает другое значение и выдача производится по сигналу "WRIT".

При обращении ко П банку данных нужно предварительно подать команду включения П банка – используется команда "MOVC,C" (IIIQ). Команда дешифрируется узлом переключения банков данных (9) и на линии SEBAL устанавливается низкий уровень – включен П банк.

Включение I банка производится командой "MOVI,L" (155Q). Команды переключения банков должны присутствовать в теле программы. Чтение команды (I байта двух и трехбайтной команды) производится только в I банке. Во II банке могут храниться только данные.

При работе системы внешние устройства могут вызывать прерывания в работе основной программы для обслуживания внешних устройств или сигнализировать о событии. МП может распознавать 8 уровней прерывания с командами повторного запуска RST0-RST7. Для расширения числа прерывающих устройств в системе введены 5 линий номера прерывающего устройства NP00L-NP04L. В ШП расположен узел определения номера прерывающего устройства (5) и узел подачи команд повторного запуска (6). Устройство, требующее прерывания, выдает на линии NP свой номер и сигнал "INTL". Если два старших разряда NP равны "I", то вызывается прерывание с командой повторного запуска с номером, равным инверсному значению номера прерывающего устройства на линиях NP00L-NP02L. При наличии одного или двух нулей в разрядах "NP04L" и "NP03L" вырабатывается команда "RST7" независимо от значения NP00L-NP02I, а затем в подпрограмме по прерыванию с "RST7" должна быть команда определения номера прерывающего устройства - "IN377Q", по которой МП читает линии NP00L-NP04L и определяет номер устройства. Таким образом, может быть 7 устройств с индивидуальными векторами прерывания и группа в 25 устройств с одним вектором прерывания.

Выдаваемая МП информация по шинам адреса и данных (AD00-AD15 и DA00-DA07) в генераторе паритета шины (II) анализируется на четность и по линии PARBL выдается на системную шину информация о четности выдаваемой информации.

В случае ошибки при приеме информации принимающее устройство сигнализирует об этом по линии ERMEL. Сигнал "ERMEL" может вырабатываться в следующих случаях: ошибка четности памяти; ошибка

четности в шине; срабатывание узла защиты от аварии (I2).

Сигнал "ERMEL" поступает в узел контроля и индикации ошибки (7), где преобразуется в сигнал "LINTL" и "NP" с номером 3 и вызывает прерывание с командой "RST3".

Узел защиты от аварии (I2) представляет собой таймер, который может включаться, отключаться и сбрасываться командами МП.

ЦП позволяет осуществлять другим устройствам прямой доступ к памяти (ПДП). Устройство, требующее ПДП, переводит на низкий уровень сигнал "HOLDL" (захват), а ЦП, разрешая прямой доступ, переводит на низкий сигнал "HLDA"(подтверждение захвата).

II.I9.3. Описание электрической принципиальной схемы устройства управления ДДИ3.057.224 (рис.3 ДДИ.700.022 ТО2). При включении системы и появлении напряжений питания на линии системной шины APRO7 появляется "I", поступающая на вход одновибратора D38.I. Одновибратор по переднему фронту сигнала "APRO7" вырабатывает импульс, который устанавливает в исходное положение триггеры генератора синхронизации и регистр слова состояния, а также задним фронтом запускает одновибратор D38.2. Одновибратор D38.2 вырабатывает импульс, который идет на сброс микропроцессора и для выработки импульса сброса системы "RESE7". На сброс МП заводится также через D23.4 и DI.3 импульс "PUREN" с КТ5, используемый при отладке. На сброс системы "RESE7", кроме импульса с одновибратора и импульса "PUREN" может поступать и импульс, вырабатываемый по команде "OUT 376Q" на D46 и переходящий через DII.3, DI9.4, D45.I.

Синхронизация системы обеспечивается сигналами "CLOI7", "CLO27", "MH4RL", MHZ4L", выходящими на системную шину, и рядом других сигналов, получаемых с кварцевого генератора I6 МГц делителями частоты на J-K триггерах. Генератор собран на D4.I - D4.3, CI, R2, R4, делители частоты на D6, DI2, DI8.I (микросхемы

530ТВ9). С выходов делителей снимается две серии импульсов с частотой 4 МГц, сдвинутых друг относительно друга на четверть периода и две серии неперекрывающихся импульсов с частотой 2 МГц, которые через шинные формирователи D25 и D29 выходят на системную шину как сигналы "MHZ4L", "MH4RL", CL0I7" и "CL027". Сигналы "CL0I" и "CL02", кроме того, через формирователи D26.I поцаются на входы Ф1 и Ф2 микропроцессора D3I. Временные диаграммы работы генератора синхронизации показаны на рис. 36.

Микропроцессор D3I при поступлении тактовых импульсов под управлением команд, читаемых им из памяти, выполняет арифметические и логические операции, осуществляет запись в память и устройства вывода, чтение данных из памяти и устройств ввода, выдавая на шину адреса адрес ячейки памяти, или устройства ввода-вывода, на шину данных слово состояния и данные для записи и, принимая через шину данных читаемые данные, синхронизируя свою работу выдаваемыми импульсами SYNC, DBIN, WRIT.

Регистр слова состояния собран на двух микросхемах D32 и D33. Информационные входы регистра подключены к выходам микропроцессора D0-D7, выходы ко входам шинного формирователя слова состояния D39. Запись в регистр производится по заднему фронту импульса Ф2, следующего за сигналом микропроцессора "SYNC" (импульс вырабатывается на триггере DI3.2). Информация о состоянии микропроцессора запоминается на время машинного цикла МП, используется для работы ЦП, а также посредством шинного формирователя D39 выдается на системную шину.

Шинный формирователь данных предназначен для связи шины данных МП с системной шиной данных и выполнен на восьмиразрядном двунаправленном трехстабильном шинном формирователе с инверсией 580ВА87 (D 48). Управление шинным формирователем производится следующим образом: при "I" на выводе 9 D48 входная и выходная ши-

Временные диаграммы работы узла синхронизации

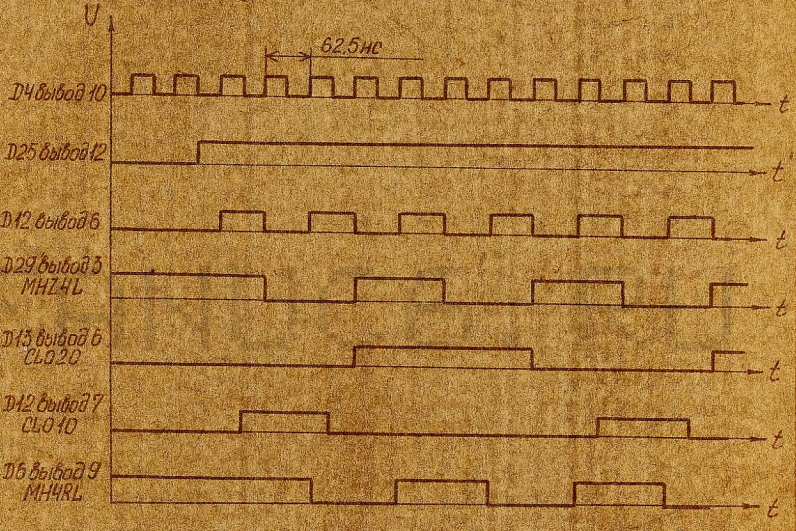


Рис.36

ны находятся в высокоимпедансном состоянии, при "0" входная и выходная шины находятся в рабочем состоянии и направление передачи зависит от уровня на выводе II D48 - при "I" направление передачи от МП к системной шине, при "0" от системной шины к микропроцессору. Перевод шины данных системы в высокоимпедансное состояние производится в режиме захвата (при сигнале МП "HLDA" равном I), а также при отсутствии сигналов приема данных микропроцессором "DBIN" или состояния записи вывода $\overline{W}$/O. Сигнал перевода шины данных в третье состояние формируется на D19.3 и D26.2. Сигнал управления направлением передачи шинного формирователя данных вырабатывается на триггере D14.2 из сигнала "DBIN".

Адрес от микропроцессора на системную шину передается через шинные формирователи адреса для памяти D50, D5I и для устройств ввода-вывода D52. Шинные формирователи работают только на передачу. В режиме захвата выход переводится в третье состояние сигналом с D2.3. При прохождении через формирователь адрес инвертируется.

В ЦП расположены дешифраторы адресов некоторых портов ввода-вывода, которые используются следующим образом:

I377 - ввод по 377Q адресу (код восьмеричный), используется для определения номера устройства, вызвавшего прерывания с RST7 (чтение ЦП линий NP00L-NP04L через D10);

0377 - вывод по 377Q адресу, сигнал выдается на системную шину и используется для программного сброса периферийных устройств;

0376 - вывод по 376Q адресу, для выработки сигнала "RESET";

0372 - вывод по 372Q адресу, выключение защиты от аварии;

037I - вывод по 37IQ адресу, включение защиты от аварии;

0370 - вывод по 370Q адресу, сброс в исходное состояние

счетчика узла защиты от аварии.

Вышеперечисленные сигналы ввода-вывода вырабатываются на компараторе D44, дешифраторах D46, D47 и подаются в цепи назначения через D11.2 - D11.5, D40.2 и D19.4.

При запросе прерывания внешнее устройство переводит линию системной шины LINTL в "0" и на линии NP00L - NP04L выставляет свой номер. При условии разрешения прерывания (INTE равен I), отсутствия захвата (HOLDL равен I) сигнал "LINTL" через D15.2 запоминается на триггере D22.2 и через формирователь D28 подается на вход INT МП. МП заканчивает выполнение текущего цикла и выполняет следующий цикл "Подтверждение прерывания" (в слове состояния INTA равен I). На D1.I анализируется два старших разряда NP и, если они оба "I", то по сигналу "DBIN" включается шинный формирователь D18 и три младших разряда NP, сдвинутые на третий-пятый разряды передаются на системную шину данных. МП, читая шину данных, воспринимает эту информацию как команду "RESTART" и переходит на адрес обслуживания прерывания. Сигнал, открывающий шинный формирователь D18 с выхода D2.2 через D2.3 и D11.I устанавливает триггер D14.I, который сбрасывается следующим импульсом "CLOI". С выхода триггера импульс через D29 идет на системную шину как импульс конца опознания прерывающего устройства "FISIL". Если на входе D1.I один или два "0", то по сигналу "DBIN" или INTA равном I включается шинный формирователь D2I, подавая на шину данных МП все "I". МП воспринимает это как "RST7" и переходит на адрес 000.070. Подпрограмма по "RST7" содержит команду "IN377", которая подключает на шину данных МП шинный формирователь D10. Таким образом, МП через D10 номер прерывающего устройства с линий NP00L-NP04L . Команда "IN377" через D3.I запускает цепочку выработки импульса "FISIL".

Для контроля передаваемой информации на четность информации с шин данных и адреса МП через инверторы D34.I, D5.2, D35, D36, D37

ледается на схему контроля на четность D41, D42 и D43. Если число разрядов, представленных "I" четно, то выходной сигнал PARBL равен 0.

При ошибке проверяющее устройство переводит на низкий уровень линию ERMEL системной шины. Сигналом "ERMEL" триггер D7 устанавливается в "0", выдавая на IPROL "0", который запрещает последующим устройствам выдавать сигнал "LINTL". С инверсного выхода триггера D7 сигнал о наличии ошибки через D15.I и D20.2 открывает линный формирователь D24, который выдает сигнал LINTL и на шину NP выдает два младших разряда "0". МП воспринимает данное прерывание с RST3.

Узел защиты от аварии включает в себя генератор D9, счетчик D17, триггер разрешения D8.I и формирователь D16.I. Генератор генерирует импульсы с периодом примерно 6 мс, которые поступают на вход счетчика. Выход счетчика заведен на вход формирователя. На второй вход формирователя заведен выход триггера разрешения. Счетчик сбрасывается в нулевое состояние командой "0270". Триггер устанавливается в "0" (защита разрешена) командой "0371", в "I" (защита отключена) командой "0372". Если триггер находится в "0", то примерно через 50 мс после сброса счетчика формирователь D16.I выдает сигнал "ERMEL" и загорится светодиод HI.

МП может адресоваться к двум банкам памяти по 64 К байт. Для адресации банков введена дополнительная линия в системной шине SEBAL. Включение П банка производится командой "MOVC,C" (IIIQ), включение I банка - "MOVI,L" (155Q). Дешифратор команд переключения банков выполнен на D40.I, D45.2, D34.3 и D49, куда заведены все разряды шины данных и бит состояния MI. Сигнал включения банка запоминается в триггере D8.2 по сигналу "DBIN". При захвате шин включается I банк (сигнал с D22.I на D41.3). При чтении МП из памяти команды также включается I банк (сигнал MI вывода 6 с D 38 на D16.2).

II.20. Устройство запоминающее ДИЗ.065.095

II.20.I. Устройство запоминающее ДИЗ.065,095 представляет собой перепрограммируемое постоянное запоминающее устройство (ППЗУ) и предназначено для неразрушаемого хранения управляющих программ, необходимых для работы системы. ППЗУ обеспечивает:

хранение и произвольную выборку 16 К байт информации;

время считывания – 500 нс;

соответствие входных и выходных уровней сигналов стандартным уровням ТТЛ логики.

II.20.2. Структурная схема ППЗУ представлена на рис.37 и состоит из следующих узлов:

ВВС – блок выбора сегмента (D10, D11, D13, D14);

СА – селектор адреса (D17, D18, D19);

БД – буфер данных (D44);

БУ – блок управления (D5, D6, D7, D8, D9, D12, D15, D16);

ВВК – блок выбора кристалла (D24, D25, D26, D27, D28, D29, D30, D20, D21, D33, D34);

БА – буфер адреса (D1, D2, D3, D4.1);

ЗП – запоминающее поле (D22, D23, D31, D32, D35 – D42).

ППЗУ управляется от устройства управления ДИЗ.057.224 или от арифметического процессора.

ЗП организовано в виде 12 блоков (микросхем памяти К573РФ4) по 8 К байт емкостью. Эти блоки могут быть расположены в двух банках и 8 сегментах памяти системы.

Устройство, обращающееся к ППЗУ, дает команду на выбор сегмента. Команда дешифрируется в ВВС, и на ВВК выдается сигнал по шине, соответствующей выбранному сегменту памяти. Старшие разряды кода адреса читаемой ячейки поступают на СА, где возбуждается шина, соответствующая выбранному участку памяти выбранного сегмента.

Структурная схема устройства запоминающего ДЛИ3.065.095

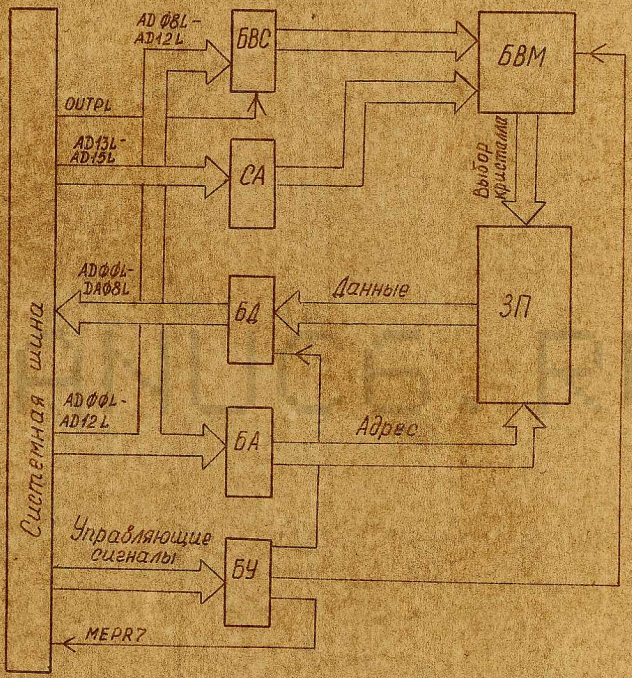


Рис. 37

174049 № - 14.03.88г.

С БВК выдается сигнал выбора кристалла на соответствующий кристалл памяти ЗП. При этом на кристалл с БА поступает адрес ячейки памяти.

С выхода ЗП появляется байт данных. При этом под воздействием управляющих сигналов с системной шины БУ выдается сигнал на открытие БД и данные поступают на шину. БУ также формирует сигнал управления БВК и выдает на шину сигнал "MEPR7" для АП.

II.20.3. Принципиальная электрическая схема ДЛИ3.065.095 (рис.25 ДЛИ1.700.022 ТО2).

В режиме чтения ППЗУ от устройства управления ДЛИ3.057.224 выдается команда "OUT" по адресу выбранного сегмента. Код адреса и сигнала "OUTPL" с шины поступают на схему сравнения D11 и на выводе 6 схемы появляется сигнал "I". Этот сигнал разрешает работу дешифратора D10, который дешифрирует код адреса AD08L и AD10L и выдает десятичный код адреса на регистры D13 и D14. С выхода регистров код через коммутационные поля поступает на элементы D27 – D30, разрешая выборку микросхемы памяти, которая хранит информацию данного сегмента. Старшие разряды кода адреса поступают на D17 и D19, с выхода которых появляется десятичный код, выбирающий определенный участок памяти выбранного сегмента.

С выхода одного из элементов D21.I, D33 и D34 появляется нулевой сигнал разрешающий работу БУ.

На вход БУ поступают сигналы "MHZ4L", "CLO27", "SYNC7" и "MEMRL" с системной шины. На выходе 11 D8.2 появляется "I", которая поступает на вывод 2 D15.I и по заднему фронту MHZ4L на выходе 7 D15.I устанавливается "0" и триггер D15.2 вывод 9 устанавливается в "I". На D12.2 формируется сигнал, разрешающий выбор кристалла микросхем памяти. По единичному сигналу с выхода 9 D15.2 перебрасывается триггер D16.2. "0" с выхода IQ поступает на D15.I для завершения цикла чтения, а "I" с выхода 9 D16.2 поступает на D8.I.

разрешая по сигналу "DBINL" работу триггера D16.I, который с выхода 6 дает нулевой сигнал на открытие буфера данных.

При работе от АП началом цикла является появление на шине сигнала "HLDAL" нулевым уровнем. Циклы чтения будут повторяться пока сигнал "HLDAL" находится в нулевом состоянии. С выхода 3 D9.2 БУ выдает сигнал "MEPR7" на АП.

II.2I. Устройство ввода-вывода ДИ3.049.20I

II.2I.I. Устройство ввода-вывода ДИ3.049.20I осуществляет связь между платами устройства управления (УУ), находящимися в устройстве соединительном ДИ5.282.II5 и платами устройства связи со станком (в дальнейшем УСС), находящимися в устройстве соединительном ДИ5.282.I74 и обеспечивает:

двунеправленный обмен данными между УУ и УСС;

передачу запроса прерывания к УУ;

обработку запроса прерывания от УСС и передачу его в УУ;

дешифрацию старшего байта адреса;

проверку на четность адресов и данных при поступлении сигнала четности "PARBI";

формирование сигнала обновления информации (RICAN);

согласование уровней: ТТЛ-логики с К-МОП и К-МОП с ТТЛ.

II.2I.2. Структурная схема устройства ввода-вывода ДИ3.049.20I (рис.38), в которую входят следующие узлы:

ПУ-I, ПУ-2 - преобразователи уровней ТТЛ-К-МОП;

ПУ-3, ПУ-4 - преобразователи уровней К-МОП-ТТЛ;

ВБI - выходной буфер I;

ВБ2 - выходной буфер 2;

КЧ - контроль четности;

ДМА - дешифратор младшего байта адреса;

ДСА - дешифратор старшего байта адреса;

ЗЧ - записи-чтения;

ПП - подготовки запроса прерывания;

ЗП - запроса прерывания;

Структурная схема устройства ввода-вывода АЛИ3049.201

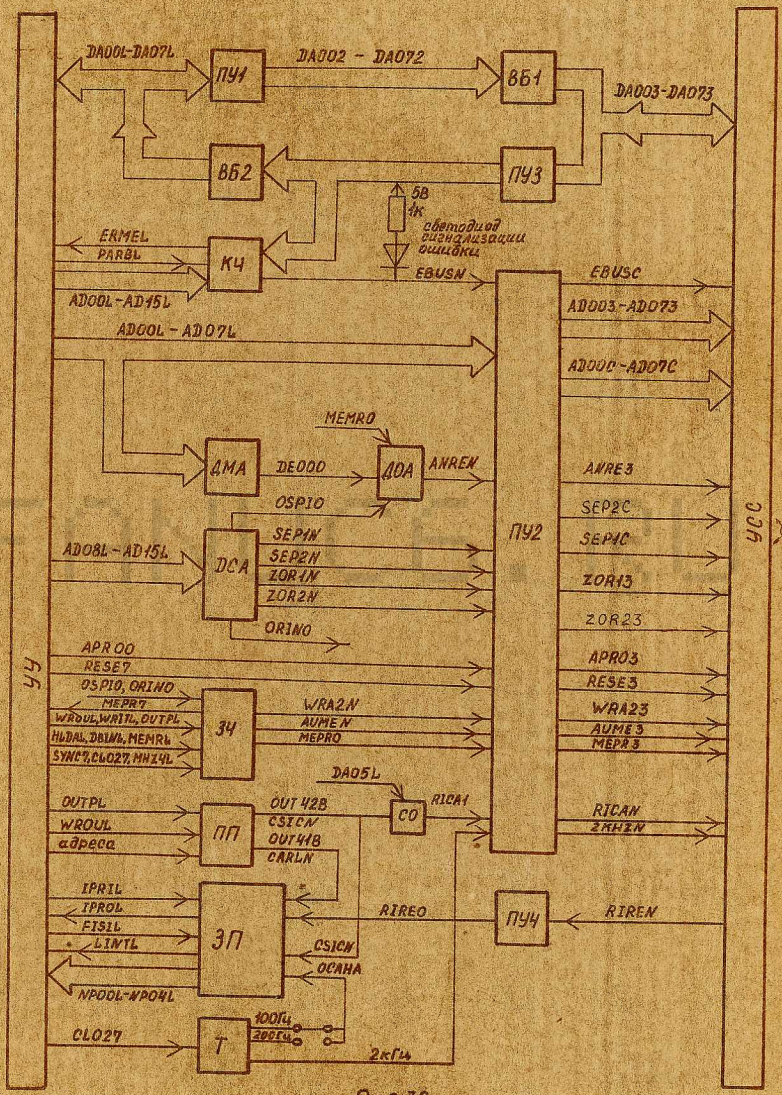


Рис 38

Т – таймер;

ДОА – дешифратор двух особых адресов;

СО – синхронизации обмена.

УСС рассматривается как зона памяти объемом 1 К байт, которая подразделяется на две части. Для каждой из них УУ выдает сигналы обращения:

"SEP1N" для зоны памяти от 360Q-0 до 360Q-377Q (256 адресов);

"SEP2N" для зоны памяти от 361Q-0 до 361Q-377Q (256 адресов);

"ZOR1N" для зоны памяти от 362Q-0 до 362Q-377Q (256 адресов);

"ZOR2N" для зоны памяти от 363Q-0 до 363Q-377Q (256 адресов);

"WRA2N" импульс записи в УСС;

"AUMEN" строб считывания данных из УСС;

"MEPR3/MEPR7" синхроимпульс "память готова", при обмене в режиме прямого доступа к памяти.

Схема запись-чтение при приходе адресов, относящихся к УСС (сигнал "CRINC"), формирует сигналы, необходимые для записи или считывания данных зоны памяти УСС.

Данные, поступающие из УУ, переводятся ПУ1 из уровень К-МОП и передаются в УСС буферами с тремя состояниями ВЕ1. Данные перемещаются и в обратном направлении, преобразуясь из К-МОП-уровня в уровень ТТЛ при помощи ПУ3 и поступают на УУ через ВЕ2.

8 младших разрядов адресов (AD00L-AD07L) с УУ поступают в ПУ2, преобразующий их из ТТЛ в К-МОП-уровень, и подаются в УСС как в прямом, так и инверсном виде. Инвертирование адресов необходимо для задания адресов плат, которые определяются физическим расположением этих плат в УСС.

Схема КЧ проверяет четность адресов и данных, сформированных УУ. Во время каждого цикла записи ПП проверяется число единиц, содержащихся в адресах, данных и сигнале "PARBL". Если суммарное число единиц нечетное, то устройство сигнализирует об "Ошибке четности". При этом:

1) на УУ подается сигнал "ERMEL", для предупреждения ПП по-

средством функции прерывания, о наличии ошибки;

2) включается светодиод на плате устройства;

3) на УСС подается сигнал "EBUSC", по которому выполняется ряд отклонений для того, чтобы избежать поломки станка.

Проверяемые на четность данные не берутся непосредственно с УУ, а проходят через ПУ1, ВБ1, ПУ3, ечм осуществляется проверка возможных ошибок в данных УСС.

При приходе двух особых адресов (36OQ-0 и 36IQ-0) схемы DMA, DCA, DCA вырабатывают сигнал "ANRE3", используемый для чтения кода плат УСС, осуществляющих прерывание.

Схема ПП выполняет две операции:

подготовку запроса прерывания (при приеме OUT4IQ), поступающего из УСС). Это прерывание подается сигналом "RIREN", который переводится на ТТЛ-уровень схемой ПУ4;

подготовку запроса прерывания от таймера (при приеме OUT42Q). Во время этой подготовки при DA05O, равном "I", схема СС формирует сигнал "RICAN", используемый для обновления данных устройства ввода-вывода ДМИ.035.06I.

Схема ЗП состоит из трех частей. Первая из них запоминает запросы прерывания, поступающие из УСС (сигнал "RIREN"); вторая - запросы прерывания от таймера, который определяет частоту приращения. Третья часть служит для осуществления запроса прерывания ЦП и направления названия прерывающего устройства к УУ (сигналы "NPOOL" - "NP04L"), код которых:

00010 - прерывание таймером;

00001 - прерывание РВВ при поступлении сигнала "RIREN".

Т при приходе импульсов "CI027" частотой 2 МГц формирует две частоты запроса приращения. Одна равна 200 Гц (5 мс), другая - I00 Гц (I0 мс), которые выбираются посредством тарировки.

На шине УСС присутствуют сигналы, поступающие от УУ, питание плюс сигналы синхронизации "Оп. $sin\alpha$", "Оп. $cos\alpha$", "20 кГц", "Напр" которые формируются устройством ввода-вывода ДИЗ.049.205 и используются для обработки сигналов датчиков. Соединения между контактами различных разъемов УСС выполнены параллельными проводниками, за исключением контактов, соответствующих адресам с третьего адреса по седьмой, которые подаются в инвертированном или неинвертированном виде в различных комбинациях на каждый конкретный разъем и зависят от его расположения в УСС.

II.2I.3. Описание электрической принципиальной схемы устройства ввода-вывода ДИЗ.049.20I (рис.28 ДИЛ.700.022 ТО2) Восемь старших разрядов адреса дешифрируются DCA (DI, DII) и поступают сигналами К-МОП-уровня (после DI3.2, DI7.4, D20.2) в УСС.

DII вывод I5 "SEPIN" от 360Q-0 до 360Q-377Q;

DII вывод I4 "SEP2N" от 36IQ-0 до 36IQ-377Q;

DII вывод I3 "ZORIN" от 362Q-0 до 362Q-377Q;

DII вывод I2 "ZOR2N" от 363Q-0 до 363Q-377Q.

Младшие 8 разрядов адреса поступают через триггеры Шмитта (D9, DI0.I), преобразуются в К-МОП-уровень и подаются в УСС как в прямом, так и в инвертированном виде преобразователем ПУ2 (D22, DI7.3, D26, D27.I, D3I, DI3.4, D35, D27.3).

При записи с УУ 8 разрядов данных ("DA00L"-"DA07L") обрутся с шины УУ через триггеры Шмитта (D7, D8.I), проводятся к уровню I5 В буферами с открытым коллектором I33ЛП9 (DI6, DI7) и после ПУI (D2I, DI5) поступают на выходные буферы с тремя состояниями ЗБГ D28, D29, D32, D33), через которые они проходят в УСС, только в течение тех циклов записи в память УСС, когда сигнал "WROVC" (DI5.I вывод 2) равен "0".

При считывании данные, поступающие от УСС, приводятся к уровню ТТЛ микросхемами 564ПУ4 (DI8.I, D25.I) и поступают на буферы с тремя состояниями 589АП26 (D30, D34), которые передают их на шину УУ при сигнале "REDLN" (D2.3 вывод 6), равном "0".

"RDBIN" формируется всякий раз, когда происходит считывание по адресу, находящемуся между 3600-0 и 3630-377Q, поскольку сигнал "SPRLO" (D36.1 вывод 8) является расшифровкой именно таких адресов.

Каждый цикл считывания центральным процессором данных УСС начинается с прихода положительного уровня сигнала "SYNC7" (I-31) (рис.39). При этом устанавливается в "0" сигнал "PACPN" (D38.1 вывод 7) – фаза ПП. Сигнал "COMEO" (D48.2 вывод 11) устанавливается в "I" ("COMEO" – разрешение на доступ к памяти). Сигнал "AUMEO" (D37.2 вывод 8) равен "I", так как при считывании сигнала "MEMRL" равен "0". И, если плата выбрана, сигнал "ORINO" (D1 вывод 6) равен "I", сигнал "SEMEN" (D54 вывод 8) равен "0" (выбор памяти). По переднему фронту сигнала "MHZ4I" (D 4 вывод 12) сигнал "MEPRO" (D55.2 вывод 10) переводится в "0", что приводит к установке в "0" D48.1 вывод 6, в "I" D48.3 вывод 8 ("SEPIO"). Эта "I" по следующему переднему фронту "MHZ4I" сигнал "PIMEO" (D55.1 вывод 6) переводит в "I". Сигнал "RDBIN" (D37.1 вывод 6) равен "I" в конце входа данных, когда "DBINL" (I-58) равен "I". Поэтому "MEPRO" возвращается в "I" по переднему фронту "MHZ4I" при "DBINL" равном "I". После этого "PIMEO" возвращается в "0". Сигнал "AUMEN" (D 47.1 вывод 6) является дешифратором команды считывания данных по адресам 360Q и 361Q (при сигнале "OSPIO" (D2.2 вывод 3), равном "I"). Сигналом "AUMES", переведенным на К-МОП-уровень, он поступает в УСС.

Цикл записи центральным процессором данных в УСС начинается таким же образом, как и цикл считывания (рис.40). Сигнал "SEMEN" переводится в "0" так же как и при считывании, с той лишь разницей, что установка "AUMEO" в "I" вызывается сигналом "WROUL" (I-28), равным "0". По переднему фронту "MHZ4I", "MEPRO" переводится в "0" и как только появляется сигнал "WRITL" (D3.2 вывод 6), равный "I" (при "MEPRN" равном "I"), сигнал "SESON" (D 48.1 вывод 3) устанавливается в "0", перебрасывая по переднему фронту сигнала "MHZ4N"

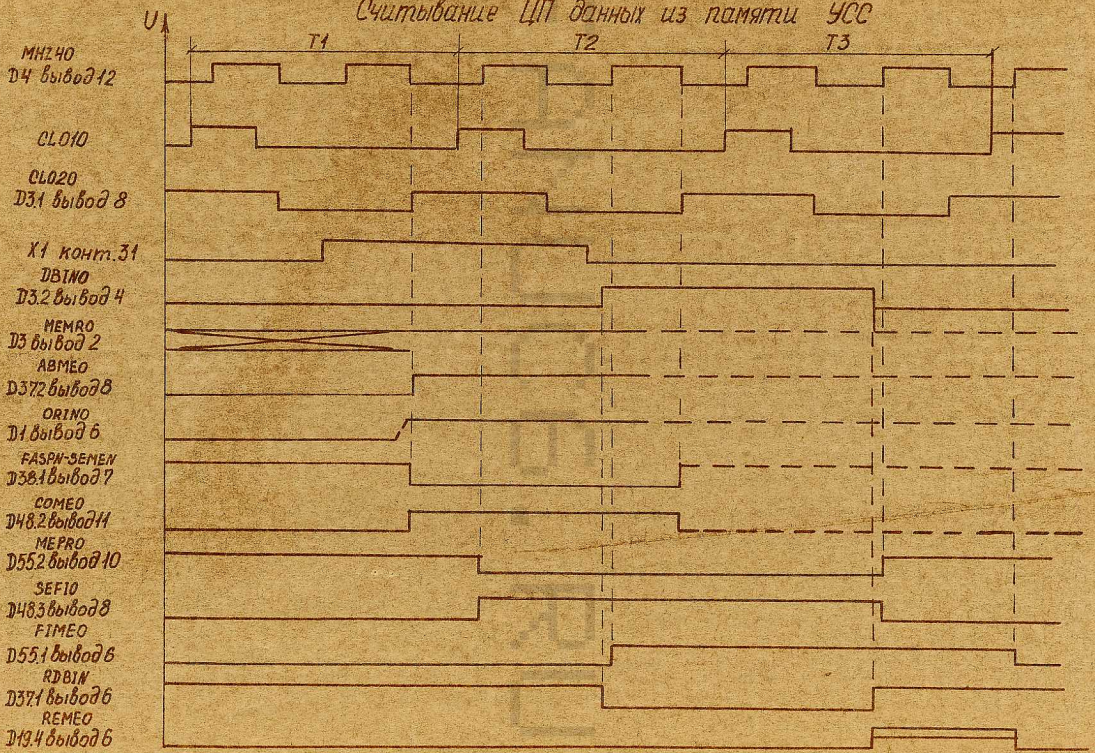

Считывание ЦП данных из памяти УСС
U
T1
T2
T3
MHZ40
D4 вывод 12
CL010
CL020
D31 вывод 8
X1 конт. 31
DBINO
D3.2 вывод 4
MEMRO
D3 вывод 2
ABMEO
D37.2 вывод 8
ORINO
D1 вывод 6
FASPN-3EMEN
D38.1 вывод 7
COMEO
D48.2 вывод 11
MEPRO
D55.2 вывод 10
3EF10
D48.3 вывод 8
FIMEO
D55.1 вывод 8
RDBIN
D37.1 вывод 6
REMEO
D19.4 вывод 6

Рис. 39

Инв. № подл. | Подп. и дата | Взам. инв. № | Инв. № дубл. | Подп. и дата
774094 от 14/03.87

Запись ЦП данных в память УСС

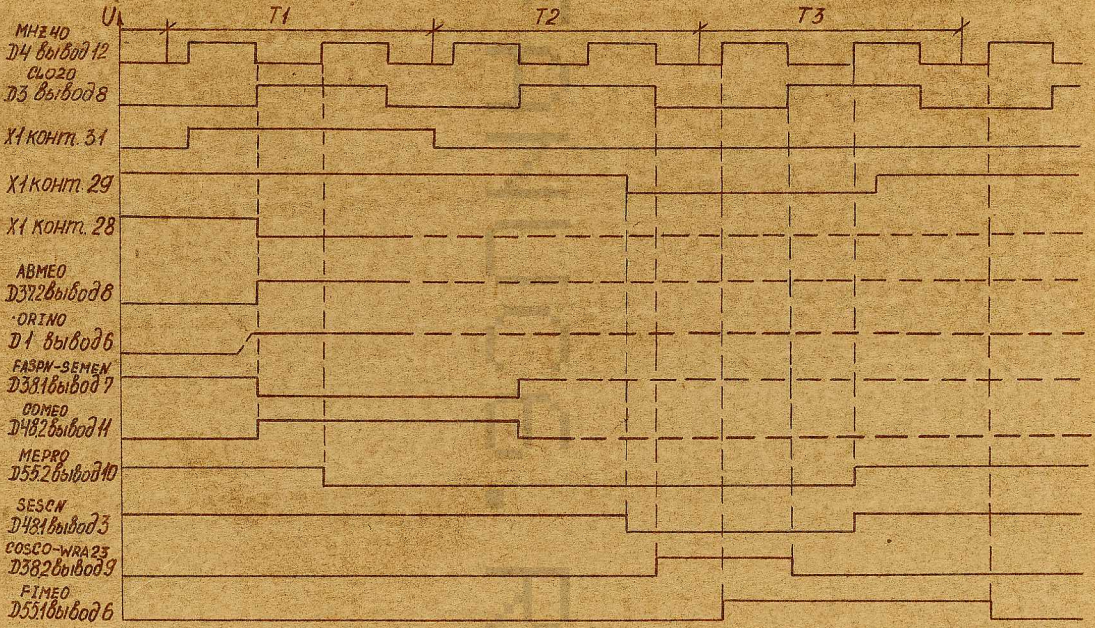


Рис. 40

триггер D38.2 в "I" (сигнал "COSCO"), который возвращается в исходное состояние при поступлении следующего переднего фронта сигнала "MHZ4N" и формирует импульс "WRA2N" (D46.I вывод 8), который после перевода в К-МОП-уровень выдается в УСС импульсом "WRA23" длительностью 250 нс. "COSCO" равный I вызывает появление на D48.3 выводе 8 "I", которая устанавливает "PIMEO" в "I", что переводит "MEPRO" в "I", следующим передним фронтом сигнала "MHZ4I", "PIMEO" в "I", следующим передним фронтом сигнала "MHZ4I", "PIMEO" переводится в "0". Таким образом, цикл завершается, образуя отрицательный импульс сигнала "MEPRO" длительностью I мкс.

УВС для записи в режиме прямого доступа (и дальнейшем РПД) посылает на вход описываемой платы адрес и переводит в "0" сигналы "WROUL" и "WRITL" до полного окончания записи (рис.41):

"ARMEO" равен I, так как "WROUL" равен 0;

"COMEO" равен I, так как "HLDAL" равен 0, так как работа происходит в режиме "HOLD" (захват);

"ORINO" равен I, так как плата выбрана.

Следовательно, "SEMEN" равен 0, что сбрасывает "MEPRO" в "0", при "MEPRN" равном I и "WRITL" равном 0 сигнал "SESCN" равен "0", что устанавливает "COSCO" в "I". По следующему переднему фронту сигнала "MHZ4N" сигнал "COSCO" сбрасывается. "COSCO", поступая на D46.I, вырабатывает на ее выходе сигнал "WRA2N", который, преобразуясь в К-МОП-уровень сигналом "WRA23" поступает в УСС. "COSCO", равный "I", переводит "SEPIO" в "I", что переобрасывает "PIMEO", а "PIMEO" устанавливает "REMEO" D37.2 вывод 3 в "I", "MEPRO" устанавливается в "I"; по следующему переднему фронту "MHZ4I", "PIMEO" переводится в исходное состояние, завершая цикл. Однако, поскольку "SEMEN" все еще равен "0", цикл начинается заново сбросом "MEPRO". Чтобы прекратить запись, сигналы "WROUL" и "WRITL" должны переводиться в "I". По каждому переднему фронту сигнала "MEPRO" УУ меняет

Инв. № подл. | Подп. и дата | Взам. инв. № | Инв. № дубл. | Подп. и дата
174094 | 14/03 85

Запись в УСС в режиме прямого доступа

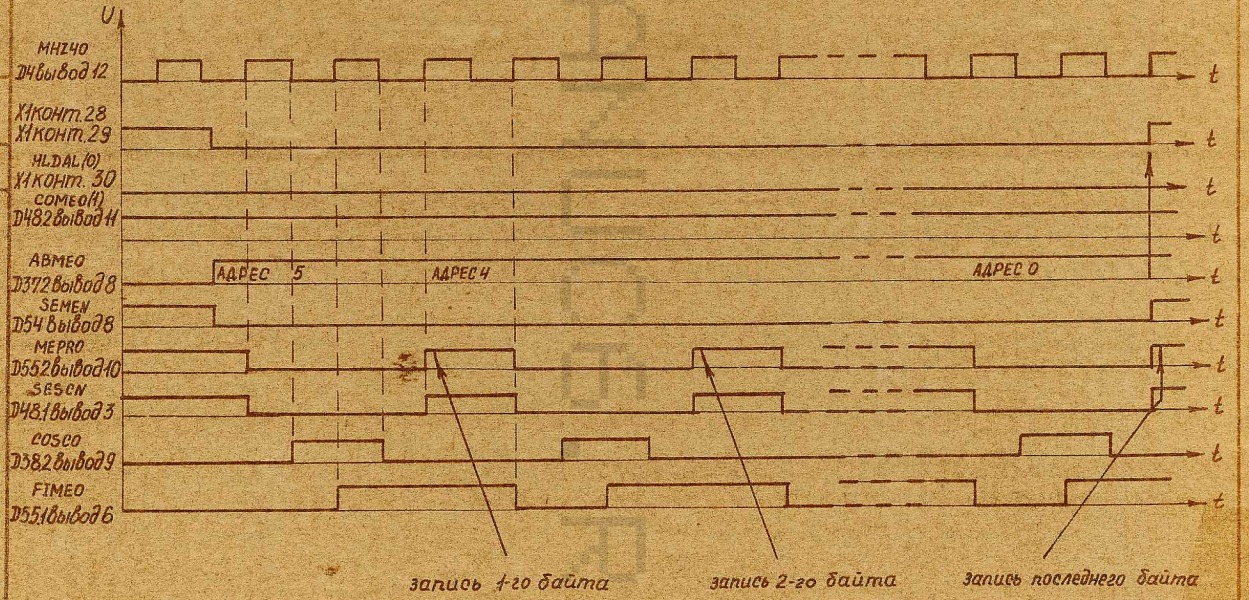


Рис. 41

адрес записи и данные, которые требуется записать, длительность цикла записи равна 750 нс.

УУ для считывания данных в РПД посылает на шину адрес и переводит в "0" сигналы "MEMRL" и "DBINL" (рис.42).

"ABMEO" равен I, так как "MEMRL" равен 0;

"COMEO" равен I, так как "HLDAL" равен 0 (т.е. работа происходит в режиме HOLD);

"ORINO" равен I, так как плата выбрана.

Следовательно, "SEMEN" равен 0, что сбрасывает "MEPRO", при "MEPRN" равном I и "WRCVN" равном I устанавливается на D48.I вывод 6 "0" и "SEPIO" равно I, что перебрасывает "PIMEO" который устанавливает "I" на D19.4 вывод 6 и перебрасывает "MEPRO" в "I", что, в свою очередь, сбрасывает "PIMEO", завершая тем самым первый цикл.

По переднему фронту сигнала "MEPRO" (D12.2 вывод 8) УУ переводит в "I" "MEMRL" и затем возвращает его в "0" по второму заднему фронту сигнала "MHZ40". Именно поэтому при повторной установке "ABMEO" в "I" и "SEMEN" в "0" начинается новый цикл считывания. Этот процесс продолжается до тех пор, пока УУ не перестанет устанавливать сигнал "MEMRL" в "0" в конце считывания. По каждому переднему фронту сигнала "MEPRO" УУ меняет адрес считывания. Цикл считывания равен I мкс.

Запрос прерывания от таймера формируется после установки подготовки прерывания триггером D49.2, который устанавливается после импульса "OCAMA" (D40.I вывод I0), имеющего период I0 мс. Импульсы "OCAMA" вырабатываются при делении на 4 декадах двоично-десятичного счетчика 564ИЕI4 (D4I, D50, D53, D56) и триггере D40.I сигнала "CLO28" частотой 2 МГц. Сигнал "CRCAO" D49.2 вывод 7 сбрасывается после принятия запроса прерывания, как только "SCAMO" D57 вывод 9 станет равным "I". Запрос прерывания может быть подготовлен

Считывание из УСС в режиме прямого доступа

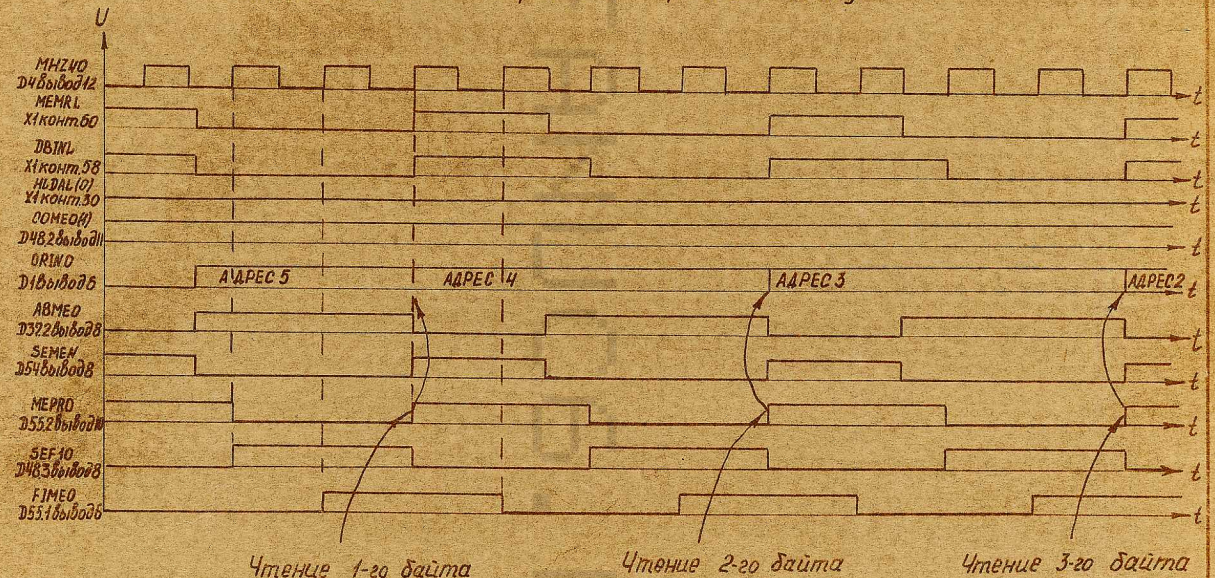


Рис. 42

или отменен посредством триггера D49.I, сигналом "SEICN" D49.I вывод 9.

Подготовка: OUT42B при "DA06I" равном I.

Снятие подготовки: "OUT42B" при "DA06I" равном 0.

При принятии каждого запроса триггер D49.I сбрасывается сигналом "FINTN"(D23.3 вывод I3), поэтому необходимо повторять OUT подготовки.

"OUT42B" (сигнал "CSICN" вырабатывается на D62 вывод I3 для подготовки приращения и поступая на D28.4 при сигнале "DA05O", равном "I", вырабатывает сигнал "RICAN" D52.3 вывод 4, при подаче которого в УСС обновляется содержимое преобразователя цифро-аналогового.

"OUT4IB" (сигнал "CARLN") вырабатывается на D62 вывод I4, служит для подготовки прерывания, поступающего от УСС, и для подачи запроса прерывания. Подготовка осуществляется триггером D40.2 при сигнале "ARLSO" D40.2 вывод 6, равном "I".

Подготовка: "OUT4IB" при DA06I равном I.

Снятие подготовки: "OUT4IB" при DA06I равном 0.

Во время каждого принятого запроса "ARLSO" сбрасывается сигналом "PEFIN" D24.4 вывод 6.

Запрос прерывания может осуществляться двумя способами:

УСС ("REKEN" равен 0);

таймером ("SRCAO" равен 0).

Запрос прерывания УСС принимается только когда "ARLSO" равен I (подготовка). Сигнал "RINTN" (D5I вывод I0) равен "I", сигнал "SRSDN" D45.I вывод II равен "0", что вызывает установку "SCADO" D5I вывод 6 в "I". Сигнал "LINTL" равен I D58 вывод I0 (нет запроса прерывания). "INTEL" равен I (УУ с подготовленным прерыванием) и "IPRIL" равен I (ни одно из устройств с высшим приоритетом не запросило прерывания), на D42.I вывод 8 будем иметь "0", кото-

рий по переднему фронту "MHZ4I" устанавливает "RINTO" D5I вывод 9 в "I". "RINTN", равный "0", сбрасывает "SCADO" и подает на шину УУ запрос прерывания "LINTL" и название. Название меняется в зависимости от того, чем запрошено прерывание – таймером или УСС.

"SCAMO" D57 вывод 9 равно "I" (прерывание таймером) – на выходах D58 выводы 3, I3, 6 и D59 выводы 6, I0 появляется название "000I0" (PESTART2);

"SRTSO" D57 вывод I0 равно "I" (прерывание устройствами УСС) – на выходах D58 выводы 3, I3, 6 и D59 выводы 6, I0 появляется название "0000I" (PESTART1).

Когда прерывание будет осуществлено, УУ подает импульс "PISIL", который при "RINTO", равном "I", вызывает на D24.3 вывод 4 "0", сбрасывающий триггер D57, а значит и "RINTO".

Адреса 360Q-0 и 36IQ-0 дешифрируются D43. На D36.2 вывод 6, "0", а на D4.4 вывод 6 – "I", если младшие разряды адреса от нулевого до седьмого равны "0", "OSPIO" (D2.2 вывод 3) равен "I", если старшая часть адреса равна 360Q или 36IQ, "MEMRL" D3.2 вывод 2 равен "I", если происходит считывание.

При каждой записи, выполняемой ЦП, проводится проверка на четность информации, находящейся на шине. Проверка на четность проводится ЦП, который формирует сигнал "PARBL" таким образом, чтобы его сумма с 8 битами данных и I6 битами адреса давала четное число единиц. Следовательно, требуется проверить 25 линий, что делается тремя схемами контроля четности 533ИП5 (D60, D6I, D63), соединенными последовательно. Выход D60 вывод 6 ("ERRVO") должен равняться "0" в течение строба записи "WRITA" (D5.4 вывод 8) в противном случае триггер D64 перебрасывается в "0" (фиксируется ошибка на шине), что вызывает:

I) включение светодиода V1, указывающего на обнаружение ошибки;

2) посылку сигнала "EMMEL" D12.4 вывод II на шину УУ для предупреждения ЦП об ошибке;

3) посылку сигнала "EBUSC" (D52.2 вывод 2) к УСС для отключения ряда устройств.

Следует заметить, что простое формирование сигнала "EMMEL" не только сигналом "EBUSC" D64 вывод 9, но и каким-то другим устройством, которое посылает его на шину, приводит к появлению сигнала "EBUSC". Сигнал "EMEVC", прежде чем поступить на триггер D64, проходит через микросхему D45.4, которая не только инвертирует сигнал, но и блокирует цепь при записи в РЩ (при "HLDAN" равном 0, выход D45.4 вывод 8 удерживается в "I").

II.2I. Устройство ввода-вывода ДЛИ3.049.205

II.2I.I. Устройство ввода-вывода ДЛИ3.049.205 предназначено для формирования опорных напряжений, используемых в цепях измерения перемещения осей станка и для передачи сигналов адресов и данных между устройством ввода-вывода ДЛИ3.049.201 и УСС.

Устройство формирует:

два напряжения "Оп.sinα", "Оп. cosα" синусоидальной формы частотой I0 кГц, сдвинутые по фазе друг относительно друга на I80° и используемые для выработки сигналов защиты датчиков обратной связи;

импульсное напряжение низкой частоты "20 кГц";

напряжение прямоугольной формы высокой частоты "250 кГц";

напряжение прямоугольной формы "Напр.Т";

напряжение прямоугольной формы "QVAMO" частотой 4 МГц.

Технические характеристики устройства:

сдвиг по фазе между сигналами "Оп.sinα", "Оп.cosα" I60 ± 0,5°;

неравенство амплитуд сигналов "Оп.sinα", "Оп.cosα" ± 0,2 %;

коэффициент нелинейных искажений более 0,5 %.

II.2I.2. Структурная схема устройства приведена на рис.43, в состав которой входят следующие узлы:

ГСН – генератор синусоидального напряжения;

БУ – буферный усилитель;

ФВ – фазовращатель;

ФНЧ – формирователь импульсного напряжения низкой частоты "20 кГц";

ФОН – формирователь опорных напряжений "Оп. $sin\alpha$", "Оп. $cos\alpha$";

ФН – формирователь сигнала "Напр.";

ФВЧ – формирователь напряжения прямоугольной формы высокой частоты "250 кГц", напряжения " QVAMO" частотой 4 МГц.

II.2I.3. Принципиальная электрическая схема устройства ввода-вывода ДЛИ3.049.205 (рис.30 ДЛИ.700.022 ТО2).

ГСН (D2, D3) вырабатывает синусоидальное напряжение частотой 10 кГц. Регулировка частоты осуществляется резистором R3. Сигнал с выхода ГСН (вывод 6 D2) поступает на вход БУ (D6). Регулировка коэффициента усиления БУ осуществляется резистором R21. С выхода БУ (вывод 6 D6) сигнал поступает на вход ФОН (D8, C20, R30, T1). ФОН формирует опорные сигналы "Оп. $sin\alpha$", "Оп. $cos\alpha$", представляющие собой сигналы переменного напряжения равные по амплитуде и сдвинутые по фазе друг относительно друга на 180°, которые снимаются со второй обмотки трансформатора T1 с заземленной средней точкой. Микросхема D8 включена по схеме повторителя напряжения. Сигнал с выхода БУ поступает также на вход ФН (D7) и вход ФВ (D5). ФН, представляющий собой компаратор напряжения, преобразует переменное напряжение в напряжение прямоугольной формы. ФВ предназначен для сдвига фазы переменного напряжения 10 кГц, которое подается на ФНЧ. Регулировка фазы осуществляется резистором R12 и необходима для компенсации сдвига фазы сигнала рассогласования ERRO, используемого в устройстве ввода ДЛИ3.049.202 и возникающего в цепи "система-измерительный датчик". ФНЧ (D9 – D11) преобразует переменное напряжение в импульсное частотой 20 кГц (см.рис.44).

Инв. № подл.	Подп. и дата	Взам. инв. №	Инв. № дубл.	Подп. и дата
174094	14.03.88			

Структурная схема устройства ввода-вывода ДЛИЗ.049.205

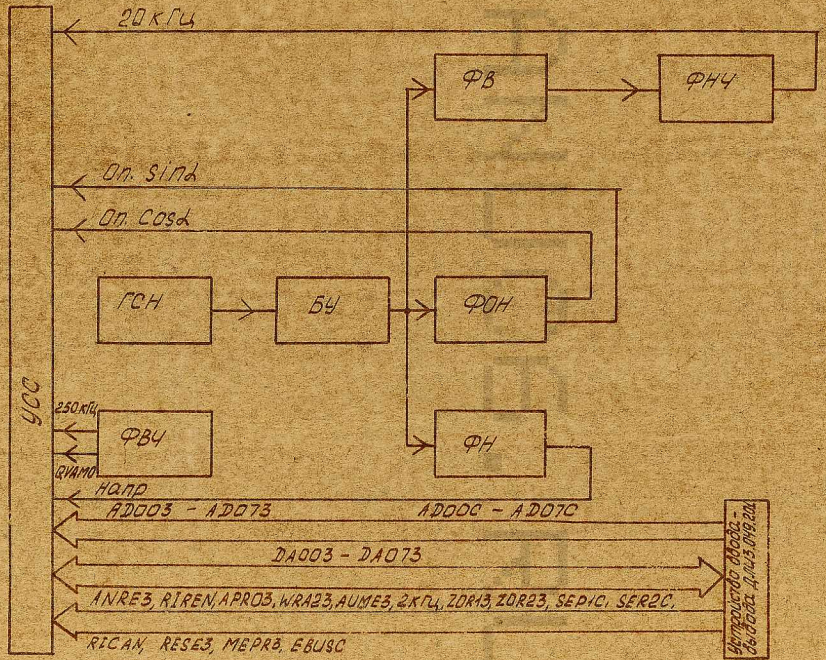


Рис. 43

Инв. № подл. | Подп. и дата | Взам. инв. № | Инв. № дубл. | Подп. и дата
ДЛИЗ.700.022 ЭО
Лист 193

Временное положение импульсного напряжения частотой 20 кГц относительно сигнала рассогласования, вырабатываемого в устройстве ввода ДЛИ3.049.202 (D52 вывод 6), показано на рис. 44а.

ФВЧ состоит из кварцевого генератора (D1, G1), который вырабатывает напряжение частотой 4 МГц и делителя частоты (D4), с выхода которого (вывод 2 D4) снимается напряжение прямоугольной формы частотой 250 кГц.

Через микросхему D12 осуществляется передача и усиление адресов AD003, AD013, AD023.

II.22. Устройтсво ввода ДЛИ3.049.202

II.22.I. Устройство ввода предназначено для преобразования угла поворота (смещения движка) индуктивного датчика положения в цифровой код.

Принцип работы устройтсва заключается в следующем. При наличии сигнала рассогласования на обмотке индуктивного датчика устройство вырабатывает счетные импульсы, которые стробируют выработку синусоидальных сигналов защитки индуктивного датчика амплитудным методом. Счет происходит до тех пор, пока вектор поля статора датчика не развернется таким образом, что в обмотке ротора перестанет наводится сигнал рассогласования. После этого система переходит в равновесное состояние, в котором находится до начала следующего обсчета. Количество счетных импульсов, необходимых для приведения системы в равновесное состояние, подсчитывается и накапливается счетчиками. Цифровой код, поступающий с выхода этих счетчиков на шину данных, является информацией о положении контролируемой оси станка.

II.22.2. Структурная схема устройства ДЛИ3.049.202 приведена на рис.45, в состав которой входят следующие узлы:

ФСР - фильтр сигнала рассогласования;

УСР - усилитель сигнала рассогласования;

ПУ - преобразователь уровня;

Временная диаграмма работы формирователя сигнала „20 кГц"

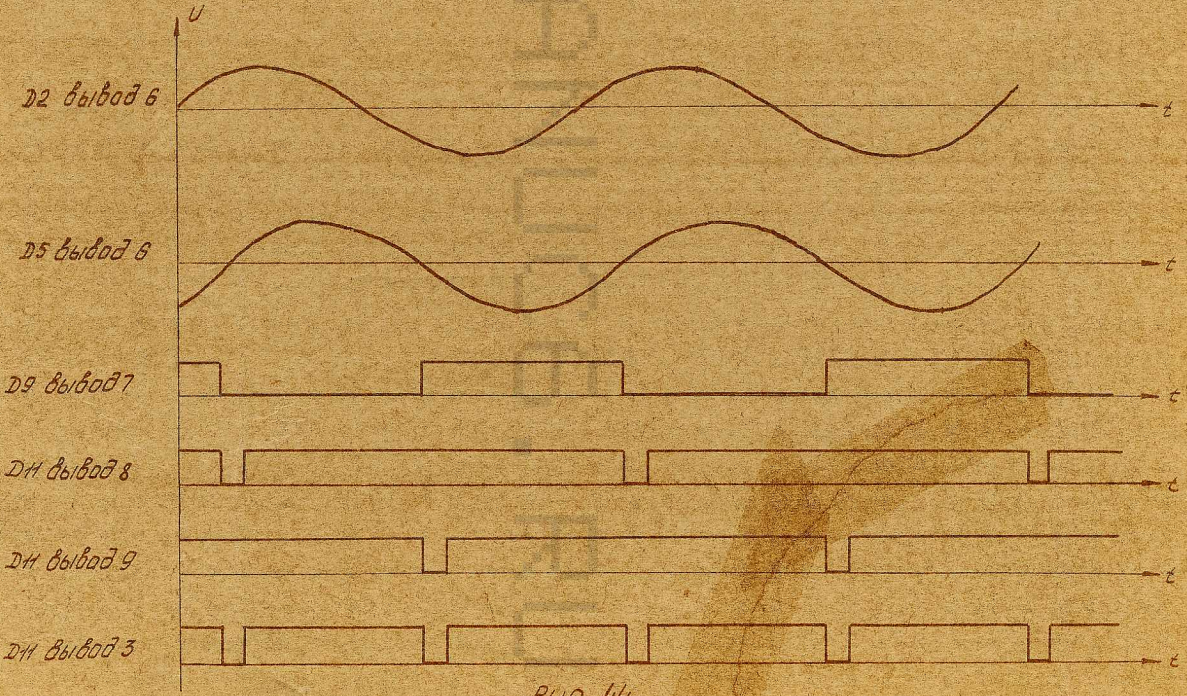


Рис. 44

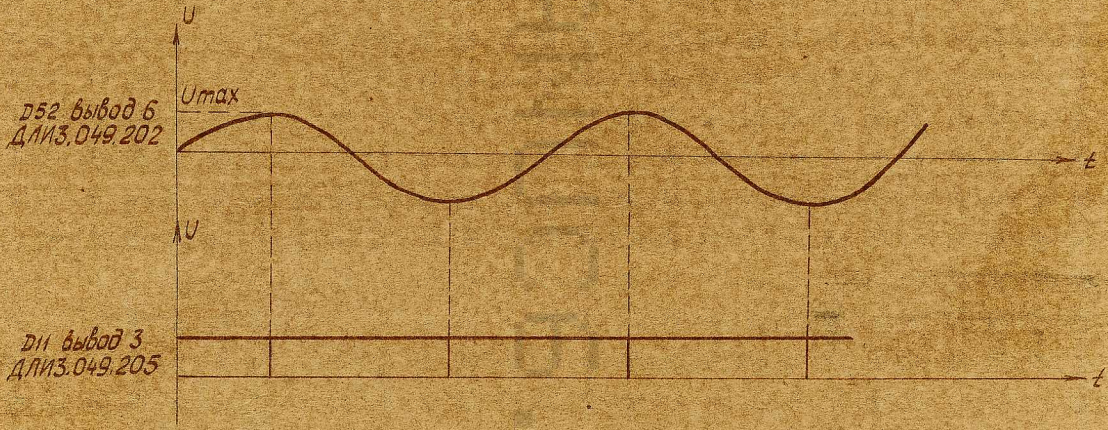


Рис. 44 а

Структурная схема устройства ввода

ДЛИ3.049.202

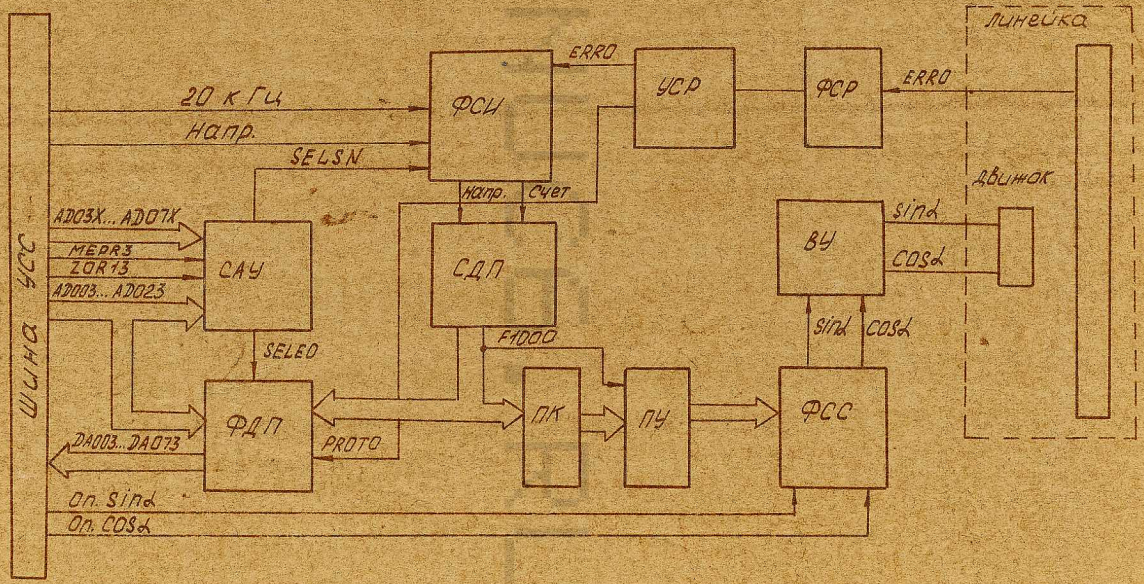


Рис. 45

ФСС – формирователь синусоидальных сигналов;

ВУ – выходной усилитель;

ПК – преобразователь кода;

ФСИ – формирователь счетных импульсов;

СДП – счетчик данных позиций;

САУ – селектор адреса устройства;

ФДП – формирователь данных позиции.

Сигнал "ERRO", поступающий с обметки датчика, подается на вход ФСР, усиливается УСР и далее идет на вход ФСИ. В случае отсутствия сигнала "PROTO3" вырабатывается сигнал "PROTO", при поступлении которого на ФДП формируется и выдается на шину данных слово, все разряды которого равны "I". Такое слово является сигналом о неисправности в измерительном контуре датчик-система.

ФСИ при появлении сигнала, соответствующего перемещению более чем на I мкм, формирует импульсы точного отсчета и вычисляет направление счета СДП. При увеличении скорости перемещения оси станка сигнал может не успевать компенсироваться за счет точного отсчета. Поэтому при появлении сигнала рассогласования, соответствующего перемещению более 5 мкм, ФСИ формирует импульсы грубого отсчета (с учетом направления счета) для СДП. Сигналы с выходов трех младших декад СДП поступают на ПК (преобразователь двоично-десятичного кода в двоичный). Выходы ПК переводятся ПУ на ТТЛ – уровень и поступают на ФСС, который начинает вырабатывать два синусоидальных сигнала $\sin\alpha$ и $\cos\alpha$ частотой 10 кГц. При компенсации сигнала рассогласования, т.е. ошибке менее чем I мкм, ФСИ прекращает выработку счетных импульсов, а амплитуды $\sin\alpha$ и $\cos\alpha$ перестают изменяться.

Сигналы $\sin\alpha$ и $\cos\alpha$, через усилители мощности (ВУ) подаются на статор резольвера (головку индуктосина) (рис. 46, 47).

Счетные импульсы поступают на СДП, который их подсчитывает, суммируя или вычитая их (в зависимости от направления счета)

Инв. № подл. | Подп. и дата | Взам. инв. № | Инв. № дубл. | Подп. и дата
774044 № 14/03-88

Схема подключения резольвера

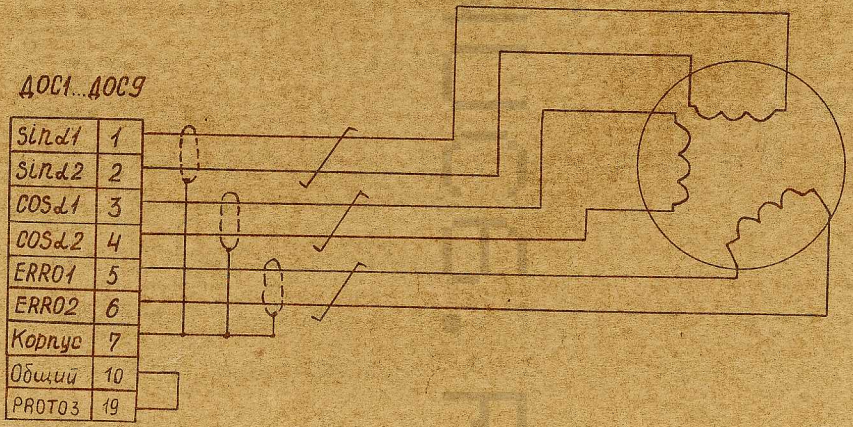


Рис. 46

ЦИТ.400.022 ТО

774.094 РС 14/03. 88 г.

Схема подключения индуктосина

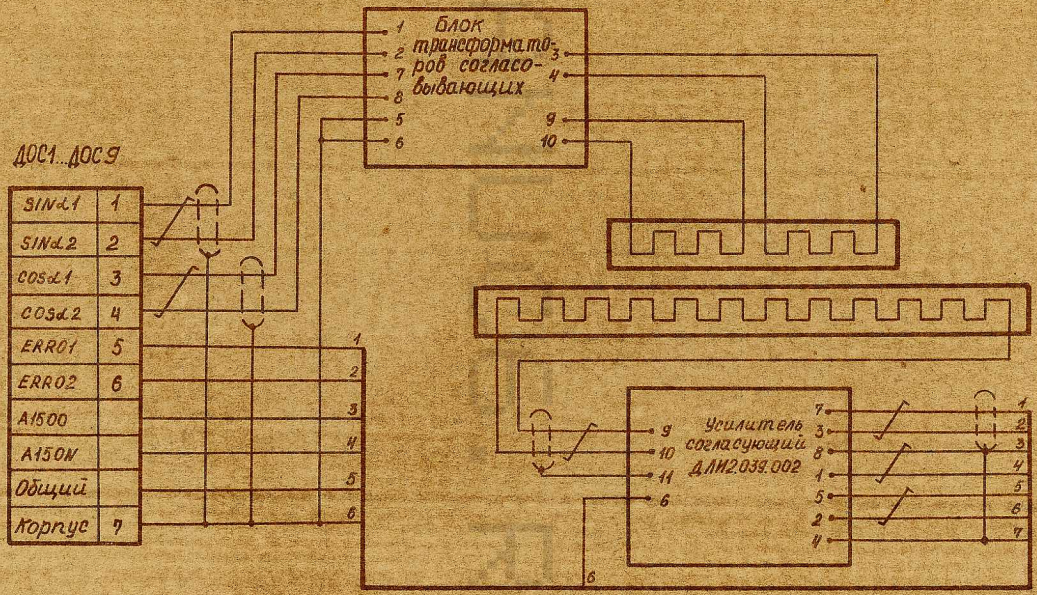


Рис 47

от своего предыдущего состояния.

САУ кодирует при помощи переключателя S1 адрес каждой платы устройства, расположенной в определенном месте УСС. При поступлении адреса, соответствующего данной плате, САУ разрешает считывание цифрового кода положения и вырабатывает сигнал "SELSN", поступающий в ФСИ и запрещающий формирование счетных импульсов во время считывания.

Цифровой код положения оси (двоично-десятичные числа) выбирается по два числа мультиплексором и выдается на шину данных в нормальном виде, если полярность положения положительна, или дополняется до 9, если полярность положения отрицательна.

II.22.3. Принципиальная электрическая схема устройства ввода ДЛИ3.049.202 (рис.32 ДЛИ.700.022 ТО2).

Фильтр сигнала рассогласования (микросхемы D35 и D39) является двухкаскадным полосовым фильтром со сложной отрицательной обратной связью. Он настроен на резонансную частоту 10 кГц, равную частоте сигнала рассогласования "ERRO" (для увеличения помехозащищенности устройства). С микросхемы D39 (вывод 6) снимается отфильтрованный сигнал рассогласования и подается на усилитель сигнала рассогласования (микросхема D52). Микросхема D51 представляет собой компаратор. В случае отсутствия на входе сигнала "PROTO8" на выводе 1 (D51) формируется сигнал "PROTO" равный "0". инвертируясь микросхемой D47.3 он закрывает мультиплексоры ЭДП и поступает на вывод 13 D1.3 для переключения ЭДП в положительную систему координат. С микросхемы D52 снимается усиленный сигнал "ERRO" и подается на вход ФСИ.

При рассогласованиях больше 1 мкм на выходе компаратора D57 (вывод 7) формируется "0", при этом одновибратор (D50.5, D47.4, D63, D67) вырабатывает импульсы точного отсчета (см.рис 48). Резистором R83 осуществляется регулировка порога срабатывания

Временная диаграмма работы ФСИ
/точный отсчет/

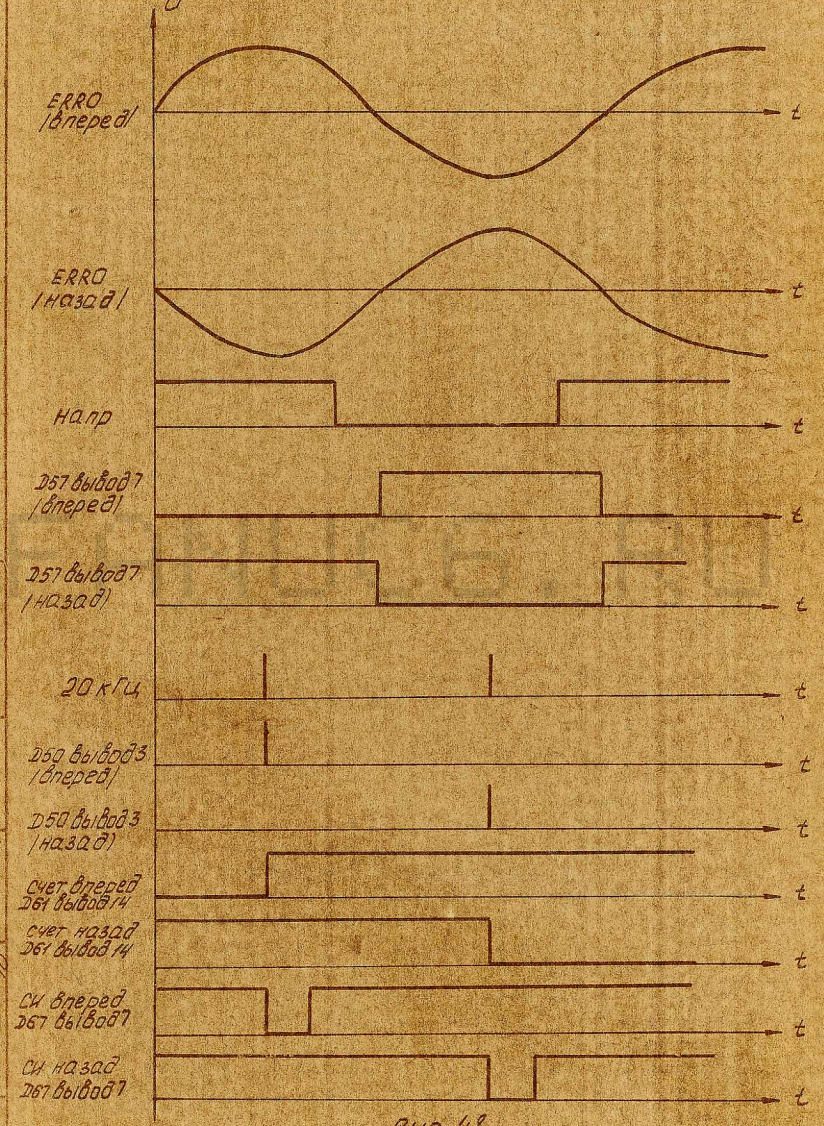


Рис. 48

устройства. Одновременно сигнал рассогласования поступает на пиковый детектор (микросхемы D44, D45), а затем на преобразователь напряжение-частота (микросхемы D46, D47.1). Т.к. сигнал грубой ошибки (D56 вывод 7) равен "I", а на D63.3 вывод 6 присутствует "0" (САУ еще не сработал), то импульсы точного отсчета (20 кГц) снимаются с вывода 7 D67.1 и подаются на счетчики. При рассогласовании примерно 5 мкм на выводе 7 D56 формируется "0". Этот сигнал (грубый отсчет) записывается в D61 и с D63.I вывод II начинают поступать импульсы с преобразователя напряжение-частота. Когда сигнал рассогласования становится меньше I мкм, на выводах 9 D56 и D57 появляются "I". В результате этого прекращается выдача счетных импульсов на счетчики. Перед выдачей счетных импульсов на микросхеме D61 происходит сравнение фазы сигнала рассогласования с фазой опорных импульсов (сигнал "Напр."). При совпадении фазы формируется положительный сигнал направления счета, при несовпадении - отрицательный сигнал направления счета.

Счетные импульсы из ССИ поступают на СДП.

Счетчик СДП (D48, D49, D54, D55, D59, D60, D65) состоит из семи декад (каждая декада - это двоично-десятичный счетчик) и счетчика D64, определяющего полярность положения оси. Полярность положительна (на D64 вывод 2 - "0"), если суммарное число шагов СДП вперед за время, прошедшее после включения, превышает суммарное число шагов назад. Если же суммарное число шагов назад больше, то полярность координаты отрицательна (на D64 вывод 2 - "I").

Выходы трех младших декад счетчиков СДП поступают на ПК (микросхемы D1.1, D1.2, D8, D9, D14, D15). ПК преобразует двоично-десятичный код в двоичный. Выходные данные ПК поступают на ПУ (микросхемы D2.2, D19). Приведенные на ТТЛ-уровень двоичные данные являются адресом ПЗУ (D26, D27, D28), в которые записана информация, определяющая амплитуды $\sin\alpha$ и $\cos\alpha$. В качестве ПЗУ применяются микросхемы К573РФ5. В зависимости от

выходной информации счетчиков С_Д, на выходах ПКУ D26 и двух младших разрядах выхода D27 формируется код амплитуды сигнала sinα, а на выходах D26 и двух последующих разрядах выхода D27 - код амплитуды сигнала cosα (см.рис. 49).

Преобразование двоичного кода амплитуды в аналоговый сигнал производится с помощью перемножающих ЦАПов D31, D32 на вход опорных сигналов которых подается опорная частота (Оп.sinα и Оп.cosα). Для выработки ЦАПами двух полуволн сигналов sinα и cosα служат сигналы F500 и F1000, снимаемые с вывода 15 D27 и вывод 6 D65 соответственно. При поступлении этих сигналов на адресные входы мультиплексора D10 (на входы мультиплексора подаются сигналы Оп. sinα и Оп. cosα), на выходе мультиплексора формируются сигналы опорной частоты требуемой фазы (см.рис. 50).

ЦАПы нагружены на операционные усилители D36, D37. С их выходов сигналы sinα и cosα поступают на БУ (D40, V1, V2, V5, V6, и D41, V3, V4, V7, V8), где усиливаются по мощности и затем подаются на обмотки индуктивного датчика.

Выборка данных производится мультиплексорами ФДП (D6, D7, D12, D13, D21, D22, D24, D25) по две двоично-десятичные цифры за адрес, при поступлении на них адресов AD003, AD013, AD023.

Формат, реализующий передачу кода положения оси станка на шину данных приведен в табл. 26

Таблица 26

Разряд данных	Адрес данных							
	0	1	2	3	4	5	6	7
7	знак мантиссы							
6		м	см		мкм	0		
5								
4								
3	знак степени							

Диаграмма формирования кода амплитуды SIN α и COS α

Двоичный код амплитуды SIN α



Двоичный код амплитуды COS α

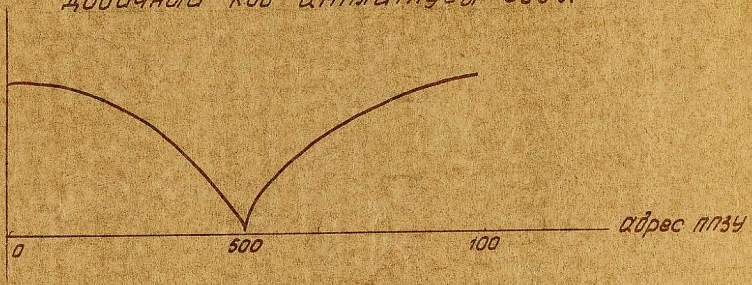


Рис. 49

FREEGOST.RU

Диаграмма формирования фазы опорной частоты для SINα и COSα

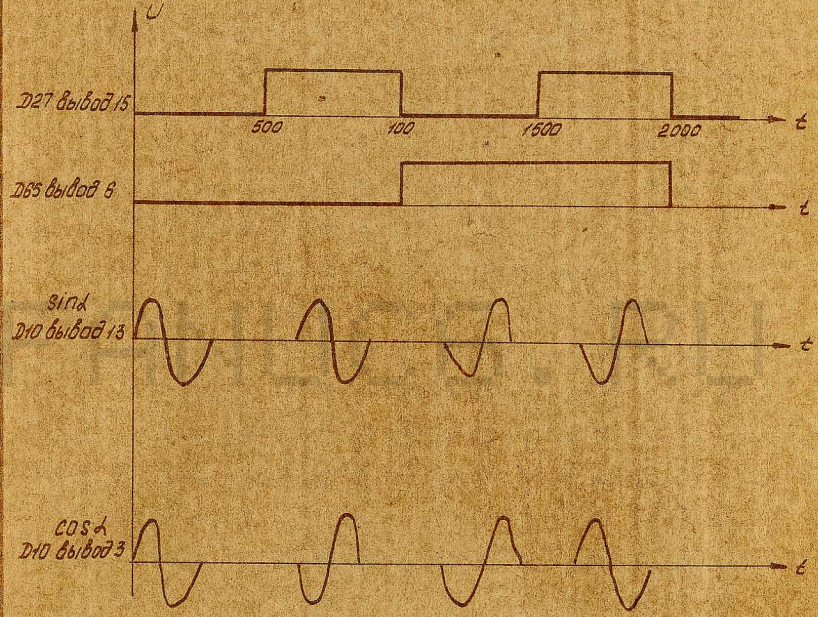


Рис. 50

Разряд данных	Адрес данных							
	0	I	2	3	4	5	6	7
2 I 0		дм	мм		0	0		

Если полярность положения оси положительна, то число направляется на шину данных без преобразования. В случае отрицательной полярности – число дополняется до 9.

Дополненные цифры до 9

Цифра	дополнение	Цифра	Дополнение
0000	I00I	0I0I	0I00
000I	I000	0II0	0III
00I0	0III	0III	00I0
00II	0II0	I000	000I
0I00	0I0I	I00I	0000

Из примера видно, что:

бит 0 – инвертируется;

бит I – остается без изменений;

бит 2 – присутствует "I", если цифры I и 2 бита исключают друг друга;

бит 3 – присутствует "I", если I, 2 и 3 бита равны нулю.

Если сигнал полярности равен "0", то на выводах 3 и I0 D 20 появляется "0", который открывает шинные формирователи D 33, D 42 (при срабатывании селектора адреса на выводах 2, 5, 9, I2 D 20 появляется "I").

Если же сигнал полярности равен "I", то на шину поступают 7 старших цифр, дополненных до 9 и младшая цифра без дополнения. В этом случае начинает работать дешифратор D 3, D 5, D II, D I8 и во время поступления пятого адреса на шину данных поступает один "0" без дополнения.

В время поступления других адресов на шину данных выдается:

4 адрес, 3 адрес, 2 адрес, 1 адрес } второе число, дополненное до 9 (на D43 вывод 4 - "0")

0 адрес } знак мантисы без дополнения (D 42 вывод 4 - "0")

4 адрес } младшая цифра первого числа без дополнения (D 33 вывод 4 - "0")

3 адрес, 2 адрес, 1 адрес } первое число дополненное до 9, без младшей цифры (34 вывод 4 - "0")

0 адрес } знак степени без дополнения (33 вывод 4 - "0")

САУ (S 1, D 53, D 29.3, D 30.3, D 1.4, D 58.1, D 18.3, D 62 D 66) работает следующим образом:

при приходе на одни входы D 53 и D 29.3 адресов (AD3X - AD7X), соответствующих коду платы, набранному на выключателе БДМ1-8 (S 1) и поданному на вторые входы этих микросхем, на их выходах появляется "0".

В этом случае при появлении на D 56.1 положительных уровней сигналов "ZOKI3" и "МЫРК3" на D 56.1 вывод 1 появляется "0", а на D 12.3 вывод 8 - "1", что разрешает передачу данных на шину. Триггер D 66 устанавливается в "1" по общему сбросу "РЕSЕО" при включении питания и во время нулевого адреса считывания и сбрасывается во время пятого адреса считывания. При этом запрещается выработка счетных импульсов ТОИ. Когда УУ перестает обращаться к данной плате, триггер D 66 устанавливается в "1", и запрет на выработку счетных импульсов снимается.

II.24. Преобразователь цифро-аналоговый ДМ3.036.061

II.24.1. Преобразователь цифро-аналоговый ДМ3.036.061 предназначен для преобразования цифровых кодов скорости и направления

движения в аналоговые сигналы и передачи их к исполняющим механизмам.

Технические характеристики:

количество аналоговых выходов – 6;

выходное напряжение – (0±10) В;

параметры сигнала диапазона: "0" – (0–2) В;

"1" – (18–24) В.

II.24.2. Структурная схема преобразователя цифро-аналогового изображена на рис. 51 и состоит из следующих узлов:

СА – селектор адреса;

СС – схема считывания;

СОД – схема определения диапазонов;

ОЗУ – оперативное запоминающее устройство;

МХ1 и МХ2 – мультиплексоры;

РП – регистр памяти;

СЗД – схема запоминания диапазонов;

ПД – преобразователь диапазонов;

ПК – преобразователь десятичного кода в двоичный;

ЦАП – цифро-аналоговый преобразователь;

СУН – схема управления направлением;

АП – аналоговая память;

ФУ – фильтр-усилитель.

Число N, выражающее скорость каждой оси, состоит из четырех цифр (от 0000 до 9999) и рассчитывается по формуле:

$$N = V \frac{Umax}{Vmax},$$

где V – заданная скорость;

$Umax$ – максимальное напряжение;

$Vmax$ – максимальная скорость привода.

FORUMCG.RU

Структурная схема преобразователя цифро-аналогового ДЛИ3038.084

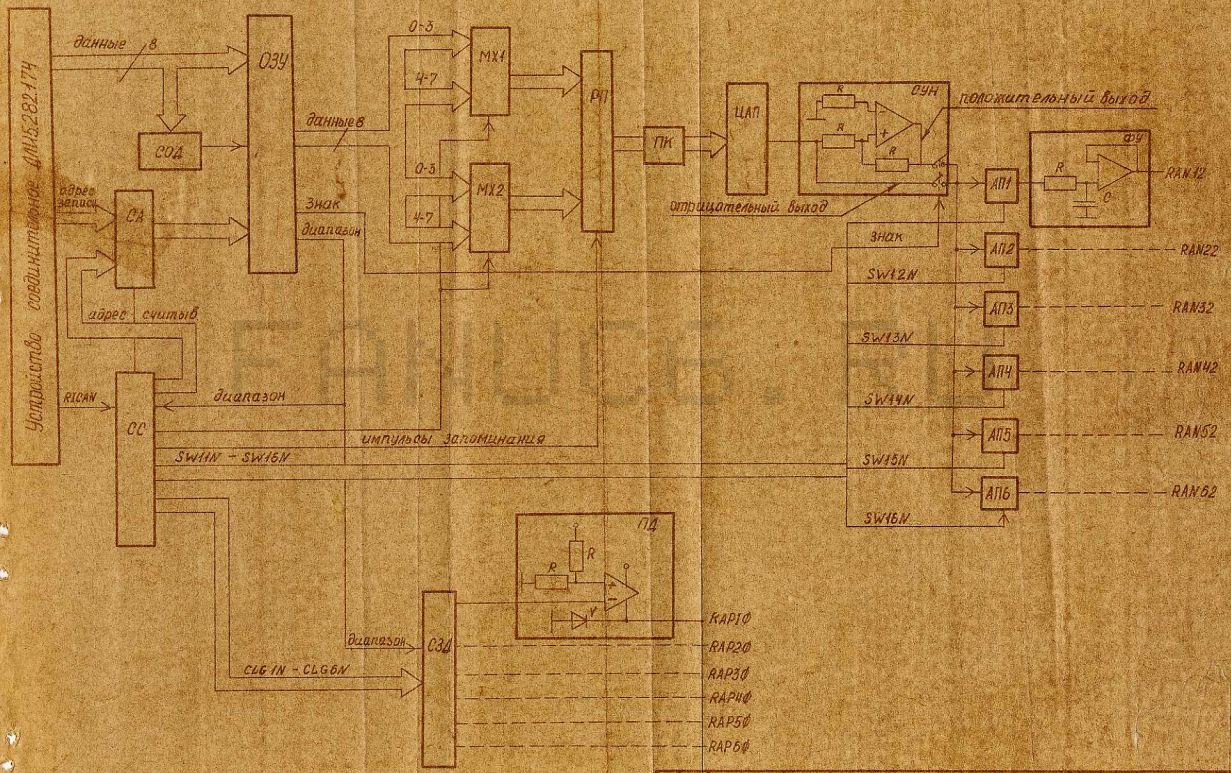


Рис. 51

Высшие разряды адреса составляют код 3628, а низшие – ЗКУ9. Адреса шести данных будут следующими:

362300–362307

362310–362317

362320–362327

362330–362337

362340–362347

362350–362357.

Цифровое значение, которое должно быть преобразовано в аналоговое, представлено в формате табл. 27

Скорость выражена цифровым значением, состоящим из четырех десятично-десятичных цифр и изменяется от 0000 до 9999, т.е. имеет 10000 цифровых шагов скорости. ЦАП не в состоянии преобразовать три цифры в двоично-десятичном коде и поэтому преобразование разделено на два диапазона. Таким образом, на выход ЦАП подается не только напряжение, соответствующее нужной скорости, но и сигнал диапазона для каждой скорости.

Таблица 27

Разряд данных	Поля адреса AD02–AD23							
	База 0 (000)	База 1 (001)	База 2 (010)	База 3 (011)	База 4 (100)	База 5 (101)	База 6 (110)	База 7 (111)
7	Знак мантиссы							
6	0			Тысячи	Десятки			
5	0							
4	0							

Продолжение табл.27

Разряд данных	Коды адреса AD 003-AD 023							
	Фаза 0 (000)	Фаза 1 (001)	Фаза 2 (010)	Фаза 3 (011)	Фаза 4 (100)	Фаза 5 (101)	Фаза 6 (110)	Фаза (111)
3	0			сотни	единицы			
2	0							
1	0							
0	0							

0000 – 0 В
0999 – 0,999 В } Низкий диапазон

1000 – 1 В
9999 – 9,99 В } Высокий диапазон

Цифровые значения, соответствующие скорости оси, записываются в ОЗУ, в то время как ССД, анализируя эти данные, определяет, какой из диапазонов преобразования должен работать и записывает его в ОЗУ. Адреса записи поступают из ОЗУ через СА.

Посредством команды "RICAN", поступающей с шины устройства ввода-вывода ДЛИ3.049.201 (в дальнейшем УВВ), СС осуществляет синхронизацию считывания данных из ОЗУ, ранее туда записанных. СС, определяя сигнал диапазона, выбирает при помощи мультиплексора МХ1 и МХ2 три из четырех цифр, которые запоминает после двух считываний в РП. Эти три цифры в двоично-десятичном коде преобразуются в двоичный код схемой ПДК и подаются на ЦАП. ЦАП преобразует цифровую информацию в напряжение, заключенное в пределах от 0 до 9,99 В. Это напряжение инвертируется в зависимости от знака, поступающего из ОЗУ в соответствующую аналоговую память (АП1-АП6) сигнала, выбранную схемой считывания при поступлении сигналов времени обновления

(SWTN –SW I6N). Выход АП через СУ подается на выход ЦАП.

Схема запоминания диапазонов, при поступлении от СС сигнала диапазона для каждой оси, запоминает эти сигналы, а схема ПД преобразует этот диапазон в напряжение +24 В (сигналы RAPIO–RAP60).

II.24.3. Схема электрическая принципиальная преобразователя цифро-аналогового ДЛИ3.036.061 ЭЗ (рис.34 ДЛИ.700.022 ТО2). Память данного устройства реализована на II микросхемах 564РУ2 (ОЗУ 256хI бит) D19 –D24, D26 –D30. Эта память разбита на 6 зон. При записи из УБУ адрес зон памяти (в восьмеричной системе) выдается в следующем виде:

ZONI3 = 362 B 3 Адрес ячейки

Разряд	I5	I4	I3	I2	II	I0	9	8	7	6	5	4	3	2	I	0
Запись	I	I	I	I	0	0	I	0	I	I	x	x	x	y	y	y
	3		6			2			3					Адрес ячейки (фазы)		

На D3 вывод I0 присутствует "I", если восемь низших разрядов имеют адрес 3008–3778.

Зоны памяти заполняются следующим образом:

Разряд адреса 5432

Зона I	0000	тысячи + сотни записываются в фазе 3
	0001	десятки + единицы записываются в фазе 4
Зона 2	0010	тысячи + сотни
	0011	десятки + единицы
Зона 3	0100	тысячи + сотни
	0101	десятки + единицы
Зона 4	0110	тысячи + сотни
	0111	десятки + единицы
Зона 5	1000	тысячи + сотни
	1001	десятки + единицы
Зона 6	1010	тысячи + сотни
	1011	десятки + единицы

Сигнал "SEPAN" (D6 вывод IO) разрешает мультиплексорам DI3 и DI4 передачу адресов AD023-AD053 в ОЗУ при записи. Запись амбры в ОЗУ подготавливается только во время фазы 4 и фазы 3 (на DIO.3 вывод 3 присутствует "0"). В ОЗУ (DI9 - D22), сигналами DA003-DA033 записываются единицы и сотни, а в ОЗУ (D23, D24, D26, D27) - десятки и тысячи. Третье ОЗУ (D28 - D3I) запоминает знак мантиссы (направление перемещения оси D28), возможное переполнение (D29) и диапазон (D30) и все это происходит во время нулевой фазы (на выводе 4 DIO.3 присутствует "0" только во время нулевой фазы). Переполнение определяется D4 и DII.I и запоминается в триггере DI5.I во время первой и второй фаз. Диапазон определяется и записывается в триггер DI5.2 в третьей фазе второй половиной D4 (на нее в это время подаются тысячи). Сигнал "ABPAN" (вывод 4 DII.4) определяет режим записи или считывания. При "ABPAN" равном I - запись, при "ABPAN" равном 0 - считывание.

Считывание происходит через 5 мс после прихода на плату сигнала "RICAN" (XI-I7) (см.рис.*52*). С сигналом "RICAN" (см.рис.*52*) на выводе 7 D9 появляется сигнал "CARIO" равный I, длительность отрицательного перепада равна 5 мс. По заднему фронту этого сигнала на выводе IO D9 появляется импульс длительностью 3 мкс "RITA", который устанавливает в "I" инверсный выход триггера DI7.2 (SPAZO). Сигнал "SPAZO" равный I переводит в "0" вывод 9 D6.3, а вывод 6 D5.2 - в "I" (сигнал "ABOSO" - запуск импульсного генератора), при этом появляется сигнал "OSCIO" равный I (DI2.3). Так как "INLIO" (вывод 6 DI6) "0", то на выводе IO D3I появляется "CLOIN". По заднему фронту этого сигнала в регистры D38 - D40 через мультиплексоры D34, D37 (в зависимости от сигнала диапазона, вырабатываемого на выводе 2 DI5) записываются:

в D39	в D40	в D38
сотни	сотни	x
тысячи	сотни	x

Временная диаграмма работы ЦАП

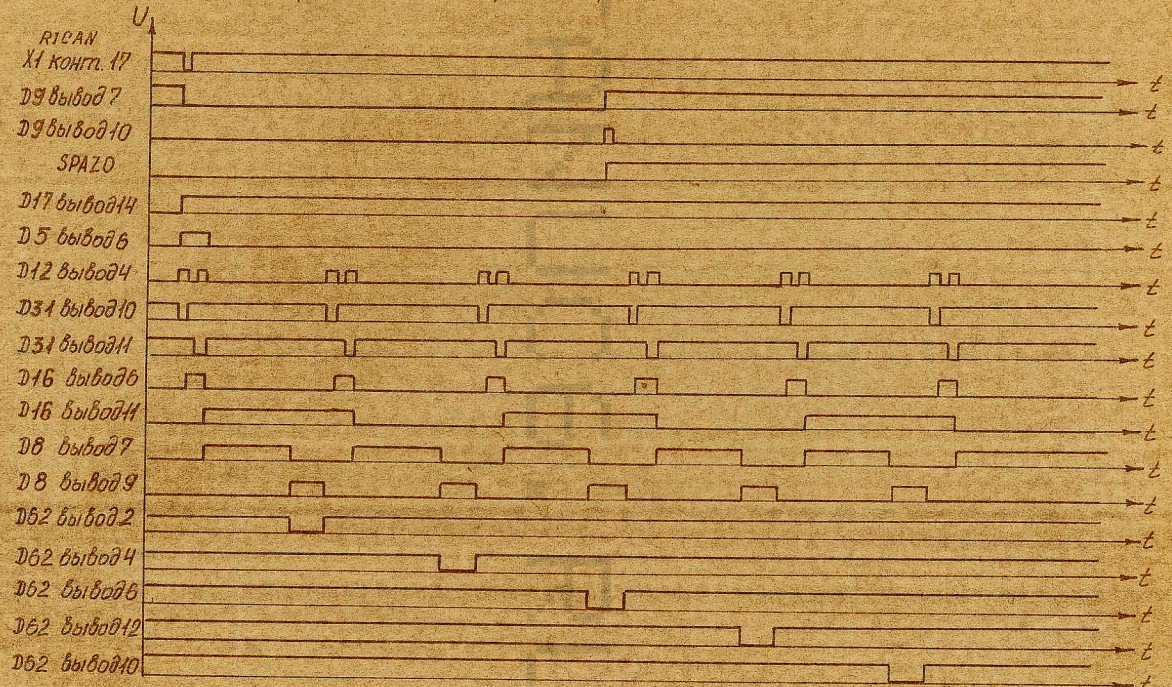


Рис. 52

С сигналом "CLOIN" счетчик D16 (двоичный счетчик 564ИЕ11) изменяет свое значение и на его выводе появляется единица и со следующим сигналом "OSCIO" появляется сигнал "CLOSN" (вывод 11 D31). В этом случае в регистры записываются:

в D39	в D40	в D38
х	десятки	единицы
х	х	десятки

Окончательным результатом записи в регистры после двух этапов (первый -JNLIO равен 0, второй -JNIIO равен 1) будут следующие данные:

при сигнале диапазона, равном "0":

в D39	в D40	в D38
сотни	десятки	единицы

при сигнале диапазона, равном "1":

в D39	в D40	в D38
тысячи	сотни	десятки

Записанные таким образом данные поступают на преобразователь двоично-десятичного кода в двоичный и затем на ЦАП (D43). На ЦАП поступает 10 разрядов двоичных данных, а сигнал диапазона с триггера D33.1 записывается в триггеры D49 – D51 и, преобразуясь в напряжение 24 В микросхемами 521СА3 (D54 – D59), поступает на сервопривод (сигналы "RAP10" – "RAP60").

Сигнал диапазона равен "0", если при проверке самой значащей цифры данных скорости она равна "0". В этом случае считываются три последние цифры. Аналоговый сигнал, поступающий на сервопривод с ЦАП, является "нереальным" (т.е. умноженный на 10, если сигнал "RAP" равен 0). В этом случае в блоке сервоприводов аналоговый сигнал (сигнал скорости) делится на 10 и он становится "реальным". В случае сигнала RAP равным 1 деления не происходит.

ЦАП (572ПА1А) представляет собой БИС параллельного действия, суммирующую N весовых токов в соответствии с разрядностью входного кода. Напряжение с ЦАП подается к шести схемам аналоговой памяти (D63 – D69). Каждая из шести микросхем (1100СК2) обслуживает определенный сервопривод. Каждая из микросхем имеет конденсатор хранения (С11–С16), который заряжается до подаваемого напряжения и держит его заряженным до прихода следующего сигнала. Сигналы с выхода схем аналоговой памяти поступают на фильтры-усилители D69 – D74. Они служат для защиты ЦАП от помех со стороны станка. С выхода ФУ сигналы поступают на сервоприводы.

II.25. Устройство ввода ДЛИ3.049.203

II.25.I. Устройство ввода ДЛИ3.049.203 (в дальнейшем устройство ввода) предназначено для передачи в центральный процессор сигналов состояния исполнительных устройств.

Технические характеристики устройства ввода:

количество входных сигналов – 64;

входное сопротивление – 2 кОм;

уровень логического "0" – от 0 до 2 В;

уровень логической "I" – от 18 В до 24 В.

II.25.2. Структурная схема устройства ввода приведена на рис. 53. Она состоит из следующих функциональных частей:

СА – селектора адреса;

М – мультиплексора;

ВС – входной схемы;

БС – буферной схемы.

Селектор адреса служит для расшифровки адреса при обращении центрального процессора к устройству ввода.

Мультиплексор осуществляет выдачу сигналов исполнительных устройств в соответствии с форматом шины данных.

Структурная схема устройства ввода

ДЛИЗ.049.203

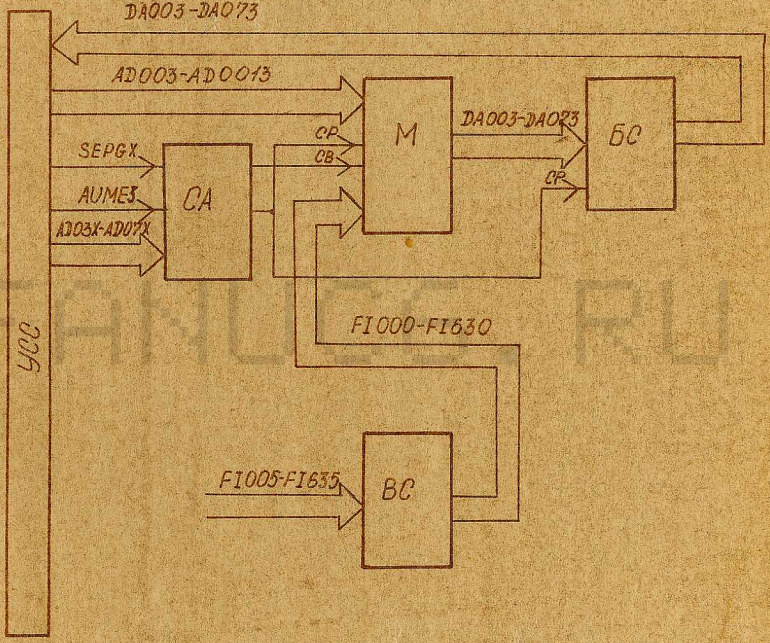


Рис. 53

РАНЦЕВ.RU

Входная схема обеспечивает гальваническую развязку входных сигналов исполнительных устройств с системой управления.

Буферная схема предназначена для непосредственной выдачи сигналов исполнительных устройств на шину данных центрального процессора.

II.25.3. Принципиальная электрическая схема устройства ввода ДИЗ.049.203 (рис.36 ДИЛ.700.022 ТО2).

Анализ сигналов состояния исполнительных устройств осуществляется центральным процессором во время цикла опроса. При этом на адресную шину выставляется адрес устройства ввода, который включает в себя те же разряды, что и адрес устройства вывода ДИЗ.049.204, работа которого описана ниже.

Сигналы исполнительных устройств разбиты на две группы. В первую группу входят сигналы FI005-FI315, во вторую группу - сигналы FI325-FI635.

Селектор адреса первой группы собран на микросхемах DI.2, D4. При наличии нулевой комбинации сигналов AD03X-AD07X и сигналов SEPGX и AUME на выводе 3 D6.2 устанавливается уровень "0", в результате чего разрешается работа мультиплексоров D9-DI2, DI7-D20, открываются буферные схемы DI5, DI6 и на шину данных центрального процессора поступают 8 разрядов данных, представляющих собой 8 сигналов состояния исполнительных устройств.

Селектор адреса второй группы собран на микросхемах D2, D3.I, D5, D1.3. Адресные сигналы AD03X-AD07X поступают на одни входы D2, D3.I, на другие входы поступают сигналы в соответствии с набранным кодом на выключателе SI.

При совпадении этих сигналов на выходах D2 выводы 3, 4, I0, II, D3.I вывод 3 устанавливается уровень "0". При наличии сигнала SEPG на выводе I D5.I и выводе I3 D5.2 устанавливается уровень "I". В результате при наличии сигнала AUME на выводе 3 D6.2 устанавли-

является уровень "0". Далее работа схемы происходит аналогично описанному выше.

Сигналы с выхода DI.3 (вывод 11 DI.3) инвертируются D6.1 и подается на старший разряд адреса мультиплексоров D9 – DI2, DI7 – D20, тем самым осуществляется выбор первой или второй группы сигналов исполнительных устройств. Адресные сигналы AD008, AD013 поступают на младшие разряды адреса указанных мультиплексоров, в соответствие с которыми осуществляется выбор 8 сигналов состояния исполнительных устройств, выдаваемых на шину данных.

В устройстве ввода применена гальваническая развязка входных сигналов исполнительных устройств, выполненная на оптронных коммутаторах 249 КП1.

Для устранения "дребезга контактов" сигналов исполнительных устройств применены триггеры Шмидта D7, D8 и интегрирующие цепочки R11, C3, R13, C4 в схемах гальванической развязки.

II.26. Устройство вывода ДЛИ3.049.204

II.26.1. Устройство вывода ДЛИ3.049.204 (в дальнейшем – устройство вывода) предназначено для бесконтактной выдачи сигналов на исполнительные элементы.

Технические характеристики устройства вывода:

число выходных каналов – 32;

коммутируемое напряжение – не более 30 В;

коммутируемый ток – не более 0,05 А.

II.26.2. Структурная схема устройства вывода приведена на рис. 54 и состоит из следующих функциональных частей:

СА – селектора адреса;

Д – дешифратора;

РП – регистров памяти;

БС – буферной схемы;

Структурная схема устройства вывода ДЛИ3.049.204

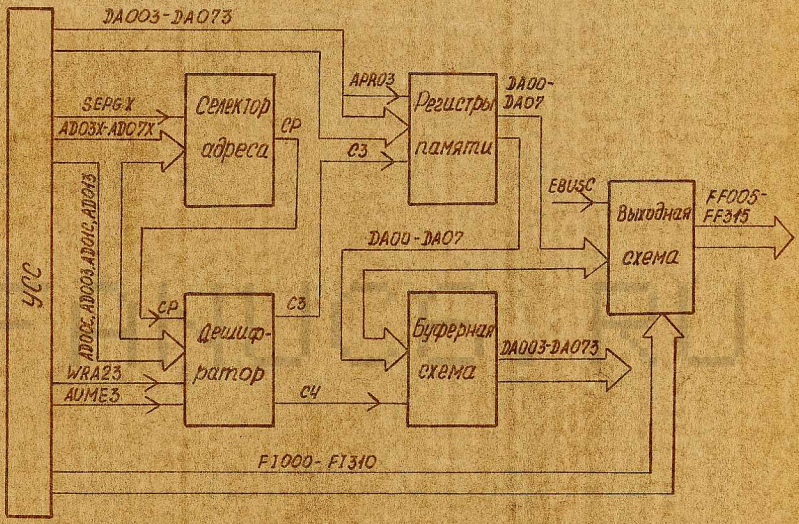


Рис. 54

ВС – выходной схемы.

Селектор адреса служит для дешифрации адреса при обращении к устройству вывода со стороны устройства управления ДЛИ3.057.224 (центральный процессор).

Дешифратор формирует сигналы разрешения функционирования регистров памяти и буферных схем.

Буферная схема с тремя состояниями выдает в центральному процессору информацию, предварительно записанную в регистры памяти, для ее контроля.

Выходная схема предназначена для выдачи напряжения 24 В на исполнительные устройства и для обеспечения гальванической развязки между ними и устройствами вывода.

II.26.3. Принципиальная электрическая схема устройства вывода ДЛИ3.049.264 (рис.38 ДЛИ1.760.022 ТО2). Для выдачи управляющих сигналов на исполнительные элементы, на шину УСС центральный процессор выдает следующие сигналы:

AD03X–AD07X – адресные сигналы, уровень которых зависит от места в УСС;

AD00C, AD00З,

AD01C, AD01З – адресные сигналы прямые и инверсные;

WRA2З – строб-импульс записи;

AUME3 – строб-импульс чтения.

При наличии на входах селектора адреса (D1, D2) нулевой комбинации сигналов "AD02X" – "AD07X" с сигналом обращения к УСС "SEPCX", который при обращении к УСС от центрального процессора устанавливается в "0", на выводе IO D2 селектора адреса устанавливается уровень "I". Этот сигнал разрешает работу дешифратора (D7 – D10).

Сигналы управления исполнительными устройствами выдаются центральным процессором в виде 8-разрядного слова, выставляемого на

шину данных (DA003-DA073), причем активным является сигнал с уровнем "I". Сигналы "DA003" - "DA073" поступают на D- входы регистров памяти. С-входы регистров соединены с выходами дешифратора: вывод I D7, вывод I3 D7, вывод I D8 и вывод I3 D8. В зависимости от комбинации сигналов "ADOOC", "AD003" "AD01C" и "AD013" по заднему фронту сигнала записи "WRA23" на одном из выходов дешифратора возникает положительный импульс. В результате слово данных записывается в соответствующую пару регистров, откуда поступает на управляющие входы "V", соединенных с этими регистрами токовых ключей.

Токовые ключи (D32, D33) входят в выходную схему устройства вывода, в которой применена гальваническая развязка каждого из 32 выходных каналов, выполненная на базе оптрона 3ОТ110Б.

При подаче на управляющий вход "V" токового ключа сигнала "I" он открывается и напряжение +15 В через входной резистор (R2 - R5; R14 - R17) поступает на вход оптрона. Оптрон срабатывает, в результате чего на его выходе появляется напряжение +24 В, которое подается на исполнительный элемент через соответствующий контакт разъема X1.

В схеме устройства вывода предусмотрена возможность контроля центральным процессором выдаваемых им управляющих сигналов и направления их посылки. Для этого слово данных, записанное в регистрах памяти, подается на входа соответствующих им буферов (D11 - D18, D24 -D31). По заднему фронту сигнала "AUME2" соответствующая пара буферов открывается и слово данных опять поступает на шину DA003-DA073 для контроля.

При приходе сигнала ошибки "EBUSC", а также в случае, если на выводе I D3 уровень "I", открывается токовый ключ D32.I и исполнительные устройства отключаются во избежание приема ошибочных сигналов. В схеме устройства вывода предусмотрена возможность отключения сигнала "EBUSC", при снятии перемычки I-2.

II.27. Усилитель согласующий ДЛИ2.039.003

II.27.I. Усилитель согласующий ДЛИ2.039.002 предназначен для усиления сигнала рассогласования, поступающего от индуктосина, до величины, необходимой для нормальной работы устройства ввода ДЛИ3.049.202.

Технические характеристики усилителя согласующего:

коэффициент усиления по напряжению не менее – 30000

коэффициент нелинейных искажений не более – 0,5%.

Схема подключения усилителя согласующего к индуктосину приведена на рис. 47

II.27.2. Принципиальная электрическая схема усилителя согласующего ДЛИ2.039.002 (рис. ДЛИ1.700.022 ТО1).

Сигнал рассогласования, снимаемый с линейки индуктосина, поступает на входной повышающий трансформатор Т1. Вторичная обмотка трансформатора с емкостями С1, С2 образуют контур, настроенный на частоту сигнала рассогласования 10 кГц, для защиты усилителя от электромагнитных наводок и помех.

Выделенный сигнал рассогласования поступает на два каскада усилителя, микросхемы 140УД6А (D1, D2), включенных по схеме масштабного усилителя.

С выхода усилителя сигнал через разделительные конденсаторы С8, С9 поступает на трансформатор Т2, с вторичной обмотки которого снимается усиленный сигнал рассогласования, поступающий на вход платы устройства ввода ДЛИ3.049.202.

II.28. Блок трансформаторов согласовывающих ДЛИ4.735.006

II.28.I. Блок трансформаторов согласовывающих ДЛИ4.735.006 предназначен для согласования выходного сопротивления устройства ввода ДЛИ3.049.202 с входным сопротивлением измерительного датчика

Инв. № подл. | Подп. и дата | Взам. инв. № | Инв. № дубл. | Подп. и дата

Ф.2.106-5а Копировал

типа "индуктосин" (в дальнейшем датчика).

Схема подключения блока трансформаторов согласовывающих изображена на рис.47.

II.28.2. Принципиальная электрическая схема блока трансформаторов согласовывающих ДЛИ4.735.006 (рис.14 ДЛИ.700.022 ТО).

Сигналы " $\sin\alpha$ " и " $\cos\alpha$ ", поступающие с устройства ввода ДЛИ3.049.202, подаются на входы трансформаторов Т1 и Т2 соответственно. Выходы трансформаторов через резисторы R1 и R2 подключаются для запитки датчика. Такое включение позволяет в процессе наладки с помощью регулируемых резисторов R1 и R2 устранить электрическую неортогональность обмоток датчика, влияющую на характер внутриэталонной погрешности и свести ее к минимальной величине. Сущность данной регулировки заключается в выравнивании токов в обмотках датчика при одинаковых напряжениях на входах трансформаторов Т1 и Т2.

II.29. Блок комбинированный ДЛИ2.068.016

II.29.1. Блок комбинированный предназначен для коммутации и распределения гальванически развязанного от сети напряжения ~220 В между потребителями в устройстве.

II.29.2. В состав блока комбинированного (рис.11 ДЛИ.700.022 ТО1) входят: пускатель К1, реле К2, реле К3, фильтр сетевой Z1 и разъемы Х1-Х8.

II.29.3. Блок комбинированный работает следующим образом. Напряжение ~220 В через контакт 3А разъема Х1 поступает на катушку пускателя К1.1, далее через контакт 6Б разъема Х8 – на нормально разомкнутые контакты кнопки ПУСК, расположенной на лицевой панели устройства индикации, и через контакт 6А разъема Х8 на второй полюс напряжения ~220 В (контакт 3Б разъема Х1). Параллельно контактам 3А, 3Б разъема Х1 подключены контакты 1,2 разъема Х2,

предназначенного для технологических целей.

При нажатии кнопки ПУСК ее нормально разомкнутые контакты замыкают цепь питания катушки пускателя КТ.1 и он срабатывает, подавая напряжение ~220 В через контакты КТ.3, КТ.4 на сетевой фильтр Z1 и с его выхода – на разъемы X4–X6. Одновременно при срабатывании пускателя обеспечивается замыкание контактов КТ.2 цепи блокировки питания его катушки КТ.1.

При появлении напряжения ~220 В на контактах 2А, 2В разъемов X4–X6 и контактах 4Б, 5А разъема X7 запитываются вентиляторы, блок питания и другие устройства, расположенные в шкафу. При исправности блока питания в нем формируется сигнал "Блокировка", при этом на контакт 2Б разъема X7 выдается напряжение +24 В.

Это напряжение поступает также на контакт 3Б разъема X3, оттуда через перемычку – на контакт 3А разъема X3. Далее напряжение +24 В поступает на катушку реле КЗ.1. Реле срабатывает и своими контактами КЗ.3 через контакты 6А, 7А разъема X3 и нормально замкнутые контакты кнопки СТОП, расположенной на передней панели устройства индикации, блокирует питание катушки КТ.1 пускателя.

При отпускании кнопки ПУСК питание катушки пускателя осуществляется до тех пор, пока не будет нажата кнопка СТОП или по сигналу "Авария" не выключится сигнал "Блокировка".

Одновременно реле КЗ своими контактами КЗ.2 блокирует цепи силовой автоматики через контакты 5Б, 7Б разъема X3 и нормально замкнутые контакты К2.1 реле К2.2.

II.29.4. Через контакты 1А, 1Б разъемов X1, X2 с развязывающего трансформатора подается напряжение ~5 В, питающее индикатор СЕТЬ.

II.29.5. Цепи питания розетки X2 и разъемов X4–X6, X8 защищены плавкими вставками.

II.30. Трансформатор ДЛИ4.705.028-01

II.30.1. Трансформатор предназначен для гальванической развязки устройства управления от сети и питания индикатора СЕТЬ, установленного на передней панели устройства индикации, напряжением 5 В (рис. I0 ДЛИ1.700.022 ТОI).

II.3I. Фильтр сетевой ДЛИ2.067.036

II.3I.I. Фильтр сетевой входит в состав блока комбинированного и предназначен для подавления высокочастотных помех, возникающих при работе блока питания. Его описание дано в разделе 7.3 ДЛИ2.087.I06 ТО.

II.32. Усилитель масштабирующий ЕЛ5.032.065

II.32.I. Усилитель масштабирующий ЕЛ5.032.065 предназначен для согласования преобразователя цифро-аналогового ДЛИ3.036.06I системы управления НЕЙРОН.ИЗ.617 с блоком приводов станка.

Технические характеристики:

количество каналов - 2;

входное напряжение - (0 ± I0) В;

выходное напряжение - (0 ± I0) В при RAP = I;

- (0 ± I) В при RAP = 0.

II.32.2. Схема электрическая принципиальная усилителя масштабирующего ЕЛ5.032.065 Э3 (рис. 35а ДЛИ1.700.022 ТО2). По шинам RAN и MAN на микросхемы DI и D2 поступают аналоговые напряжения с преобразователя цифро-аналогового. Далее это напряжение через ключи D4.I. и D4.2 подается на прецизионный делитель напряжения, выполненный на микросхемах D5 и D6. Коэффициент усиления схемы определяется величиной сигнала диапазона RAP, поступающего через транзисторы VI, V2 на входы управления ключа D4. Диаграмма

выходного напряжения преобразователя цифро-аналогового с усилителем масштабирующим (2) и без него (1) приведена на рис. 54а.

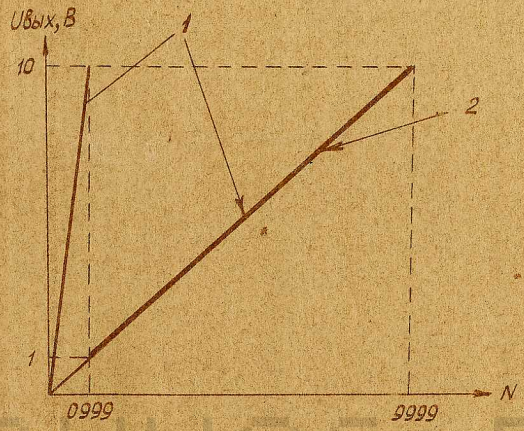


Рис. 54а

На микросхеме D7 собрана схема нормирования аналогового сигнала, несущего информацию о потребляемой мощности главного привода движения.

На модуле управления ДЛИ2.057.229 системы управления НЕЙРОН. ИЗ.617 зарезервирован канал АЦП для преобразования этого напряжения в код и индикации процента потребляемой мощности главного привода.

FANUC6.RU

12. УКАЗАНИЯ ПО УСТРАНЕНИЮ НЕИСПРАВНОСТЕЙ

12.1. При устранении неисправностей системы необходимо соблюдать меры безопасности, изложенные в разделе 7.

12.2. Неисправности системы проявляются при ее включении и в процессе работы.

12.3. Для сужения области поиска неисправности до отдельного узла модуля автодиагностикой производится проверка работоспособности системы. При поиске неисправности системы следует руководствоваться схемами электрическими принципиальными системы ДЛИ.700.022 ТО1, ДЛИ.700.022 ТО2, ДЛИ2.087.104 ТО, ДЛИ2.087.078 ТО.

12.4. При выявлении неисправностей используется контрольно-измерительная аппаратура (КИА), приведенная в табл.28

12.5. Перечень возможных неисправностей и рекомендации по их устранению приведены в табл.29

Таблица 28

Наименование КИА	Тип КИА или номер ТУ	Используемые параметры КИА	Требуемая погрешность КИА	Примечание
1. Осциллограф	С1-55	От 0 до 10 МГц	10 %	
2. Вольтметр	В7-34			
	или			
	В7-23	От 1 мВ до 30 В	1 %	
3. Установка для поверки	В1-12	От 0,01 до 10 В	±0,05 %	
4. Вольтметр	Э533	От 0 до 300 В	±5 %	
5. Измеритель разности фаз	Ф2-34	От 0 до 180°	0,1°	
6. Частотомер	Ч3-63	От 500 Гц до 10 кГц	$1 \cdot 10^{-5}$	

Примечание. Допускается применение КИА, отличной от указанной в таблице, обеспечивающей проведение измерений с указанной точностью

Таблица 29

Внешнее проявление неисправности и дополнительный признак	Вероятная причина	Метод устранения
1. На лицевой панели шкафа светится светодиод "❙". При нажатии кнопки "❙°" пускатель К1 не включается	Неисправны предохранители F1 и F2. Нет контакта в разъемах X1 и X2 блока ДЛИ4.705.028	Заменить неисправный предохранитель. Устранить неплотное соединение в разъемах X1 и X2
2. При нажатии кнопки "❙°" пускатель К1 включается, а при отпускании кнопки ВКЛ - отключается	Неисправны предохранители F1 и F2 Нет контакта в разъемах блока ДЛИ2.087.106 Не поступает сигнал "Блокировка" на реле К2:	Заменить неисправный предохранитель Устранить неплотное соединение в разъемах X10 и X11. Проверить наличие сигнала "Блокировка" в соответствии с описанием в разделе ТО
	неисправен блок ДЛИ3.233.144;	Проверить работу блока ДЛИ3.233.144 в соответствии с описанием в разделе ТО

Продолжение табл. 29

Внешнее проявление неисправности и дополнительный признак	Вероятная причина	Метод устранения
	отсутствует какое-либо из выходных напряжений ДЛИ2.087.106 ±5 В, ±12 В, ±15 В, ±24 В	Проверить работу соответствующего стабилизатора напряжения в соответствии с описанием в разделе ТО
3. Не работает блок вентиляторов или отдельный вентилятор	Неисправен предохранитель блока вентилятора или отдельный вентилятор	Заменить предохранитель или вентилятор
4. При нажатии кнопки "!" на дисплее не высвечивается рабочий кадр	Вышли из строя: дисплей; устройства управления ДЛИ3.057.218 ДЛИ3.057.217 устройство управления ДЛИ3.057.224	Заменить: электронно-лучевую трубку дисплея; проверить работу устройств управления ДЛИ3.057.218 и ДЛИ3.057.217 в соответствии с описанием в разделе ТО; проверить работу устройства управления в соответствии с описанием в разделе ТО

Внешнее проявление неисправности и дополнительный признак	Вероятная причина	Метод управления
5. При нажатии кнопки "!" на дисплее высвечивается надпись "АВАРИЯ 6"	Не введена перфолента с параметрами системы	Ввести перфоленту с параметрами системы
6. При нажатии кнопки "!" на дисплее высвечивается надпись "АВАРИЯ 7"	Вышел из строя арифметический процессор в составе устройств управления ДЛИ3.057.232 ДЛИ3.057.228 ДЛИ3.057.230 ДЛИ3.057.231	Проверить контрольные суммы микросхем ПЗУ и ППЗУ, входящих в состав данных устройств

I3. ТЕХНИЧЕСКОЕ ОБСЛУЖИВАНИЕ

I3.I. При проведении технического обслуживания необходимо соблюдать меры безопасности, изложенные в разделе 7.

I3.2. Различают следующие виды технического обслуживания системы: ежедневное, ежемесячное, ежеквартальное.

I3.3. Ежедневное техническое обслуживание должно включать:

1) наружный осмотр состояния комплекса;

2) протирку наружных частей от пыли;

3) проверку климатических условий в помещении.

При этом нормальным считается, когда все вентиляторы исправны и работают, на системе нет посторонних предметов, препятствующих обмену воздуха, диагностические тесты выполняются без сообщения

об ошибке.

I3.4. Ежемесячное техническое обслуживание должно включать работы, проводимые при ежедневном техническом обслуживании, кроме того, необходимо произвести замер стабилизированных напряжений системы электропитания и проверку работоспособности всех устройств путем выполнения тестов системы при автодиагностике системы в соответствии с разделом 9 настоящего ТО.

I3.5. Ежеквартальное техническое обслуживание должно включать следующие работы:

1) наружный осмотр состояния системы;

2) проверку качества системы заземления;

3) техническое обслуживание вентиляторов;

4) проверку системы электропитания, в том числе исправность кабеля питания системы;

5) проверку целостности контактов разъемных соединений, отсутствие повреждений клеммных разъемных соединений, отсутствие повреждений клеммных зажимов;

6) промывку контактов наружных и внутренних разъемов контактов плат модулей;

7) проверку работоспособности системы по тестам.

I3.6. При проведении ежеквартального технического обслуживания применяют следующие материалы:

1) спирт этиловый ректификат ГОСТ 5962-67 - 0,5 л;

2) марля хлопчатобумажная ГОСТ 9412-77 - 50 дм^2;

3) масло ВНИИ НП50-I-40 ГОСТ I3076-67 - 50 г.

I4. ПРАВИЛА ХРАНЕНИЯ

I4.I. Систему хранят в упаковке в складских помещениях при температуре воздуха от I0 до 35 °С и относительной влажности воздуха не более 80 %.

В помещениях для хранения систем не должно быть агрессивных примесей (паров кислот, щелочей), вызывающих коррозию, а также необходимо избегать воздействия магнитных полей.

15. ТРАНСПОРТИРОВАНИЕ

15.1. Условия транспортирования системы в таре для транспортирования следующие:

температура окружающего воздуха от минус 50 до плюс 50°С;

относительная влажность воздуха до 95 % при 30°С;

атмосферное давление от 84 до 107 кПа (от 650 до 800 мм рт.ст.).

15.2. Система в упаковке предприятия-изготовителя транспортируется на любое расстояние автомобильным и железнодорожным транспортом (в закрытых транспортных средствах), авиационным транспортом (в герметизированных отсеках самолетов), водным транспортом (в трюмах судов). Транспортирование осуществляется в соответствии с правилами перевозок, действующими на каждом виде транспорта. Перевозка по железным дорогам через районы с холодным климатом осуществляется только в период с марта по ноябрь.

ПРИЛОЖЕНИЕ 1

ПЕРЕЧЕНЬ ПРИНЯТЫХ СОКРАЩЕНИЙ

АП – арифметический процессор;

АЦК – алфавитно-цифровая клавиатура;

АЦП – алфавитно-цифровой преобразователь;

ВД – вывод данных;

ВП – временный процессор;

ВУС – вывод слова состояния;

КПДП – канал прямого доступа к памяти;

КШ – контроллер шины;

МП – микропроцессор;

ОЗУ – оперативное запоминающее устройство;

ПЗУ – постоянное запоминающее устройство;

ПДП – прямой доступ к памяти;

ПД – прием данных;

ППЗУ – перепрограммируемое постоянное запоминающее устройство;

ПСС – прием слова состояния;

ПТ – программируемый таймер;

РВВ – расширитель ввода-вывода (условное название устройства соединительного ДДИ5.282.114 с установленными в него устройствами ввода-вывода);

ТГ – тактовый генератор;

УВУ – устройство вычислительное управляющее (условное название устройства соединительного ДДИ5.282.115 с установленными в него устройствами управления и запоминания);

УИ – устройство индикаторное;

ЦП – центральный процессор;

ФСУ – фотосчитывающее устройство;

ШФА – шинный формирователь адреса;

ШФД – шинный формирователь данных.

ПРИЛОЖЕНИЕ 3

СИСТЕМА УПРАВЛЕНИЯ НЦИЕОН.ИЗ.617

ПЕРЕЧЕНЬ ЭЛЕМЕНТОВ

Поз. обозначение	Наименование	Кол.	Примечание
А1	Устройство индикаторное ДЛ12.043.017	1	
А2	Устройство вычислительное управляющее ДЛ13.035.054	1	
А3	Трансформатор ДЛ4.705.028-01	1	
Х1	Розетка ОНЦ-РГ-09-24/27-Р12 бРО.364.082 ТУ	1	
Х2	Вилка ОНЦ-РГ-09-24/27-В12 бРО.364.082 ТУ	1	
Х3	Розетка ОНЦ-РГ-09-19/24-Р12 бРО.364.082 ТУ	1	
Х4	Вилка ОНЦ-РГ-09-19/24-В12 бРО.364.082 ТУ	1	

17.0994 Д-14.03.88

ПРИЛОЖЕНИЕ 4

СИСТЕМА УПРАВЛЕНИЯ НЕЙТРОН.ИЗ.617

ТАБЛИЦА СОЕДИНЕНИЙ

Обозн. провода	Откуда идет	Куда поступает	Давление провода	Примечание
		Кабель I		
I	XI:I	X2:I		Витая
2	XI:2	X2:2		пара
3	XI:3	X2:3		Витая
4	XI:4	X2:4		пара
5	XI:5	X2:5		Витая
6	XI:6	X2:6		пара
7	XI:7	X2:7		Витая
8	XI:8	X2:8		пара
9	XI:9	X2:9		Витая
I0	XI:I0	X2:I0		пара
II	XI:II	X2:II		Витая
I2	XI:I2	X2:I2		пара
I3	XI:I3	X2:I3		
I4	XI:I3	Экран		
I5	XI:I4	X2:I4		Витая
I6	XI:I5	XI:I5		пара
I7	XI:22	X2:22		
I8	XI:22	XI:23		
I9	X2:22	X2:23		

Продолжение

Обозн. провода	Откуда идет	Куда поступает	Данные провода	Примечание
		Кабель 2		
I	X3:I	X4:I		
2	X3:3	X4:3		
3	X3:5	X4:5		
4	X3:5	экран		
5	X3:6	X4:6		
6	X3:7	X4:7		
7	X3:8	X4:8		
8	X3:9	X4:9		
9	X3:I0	X4:I0		
I0	X3:II	X4:II		
II	X3:I3	X4:I3		
I2	X3:I4	X4:I4		
I3	X3:I5	X4:I5		
I4	X3:I6	X4:I6		
I5	X3:I7	X4:I7		
I6	X3:I8	X4:I8		
I7	X3:I9	X4:I9		

РЕМОНТ.РУ

Инв.№ подл. | Подп. и дата | Взам.инв.№ | Инв.№ дубл. | Подп. и дата

17409-14/05.05

Лист регистрации изменений

Изм.	Номера листов: измененных	замененных	новых	аннулированных	Всего листов в докум.	№ докум.	Входящий № сопроводительного докум. и дата	Подп.	Дата
1	2	–	–	–		ДЛИ1120 1/5		ИАИС-141187	
2	2	–	–	–		ДЛИ1130 1/5		ИАИС-141187	
3		11		11		ЕЭ88187 1/6		[illegible]	9.11.89
4	–	л. 192, 194	–	л. 192, 194	238	ЕЭ892741/5	–	[illegible]	15.06.90
–					238	Э1417 1/5		[illegible]	17.08.90 г.
5	2, 21, 22, 23, 26, 38, 62, 68, 147, 148, 154, 155, 156, 157, 160, 168, 174, 175, 185, 187, 189, 191, 192, 203, 211, 213	19, 24, 25, 40, 51, 52, 67, 143, 153, 159, 177, 179, 180, 181, 196, 198, 201, 215, 222	19 а, 195, 198	19, 24, 25, 40, 51, 52, 67, 143, 153, 159, 177, 179, 180, 181, 196, 198, 201, 215, 222	242	ЕЭ90817 1/3		[illegible]	5.09.90

Инв. № подл. | Подп. и дата | Взам. инв. № | Инв. № дубл. | Подп. и дата

Изм.	Лист	№ докум.	Подп.	Дата

ДЛИ.7001.022 ТО

Лист 238